

ΑΣΚΗΣΗ 6

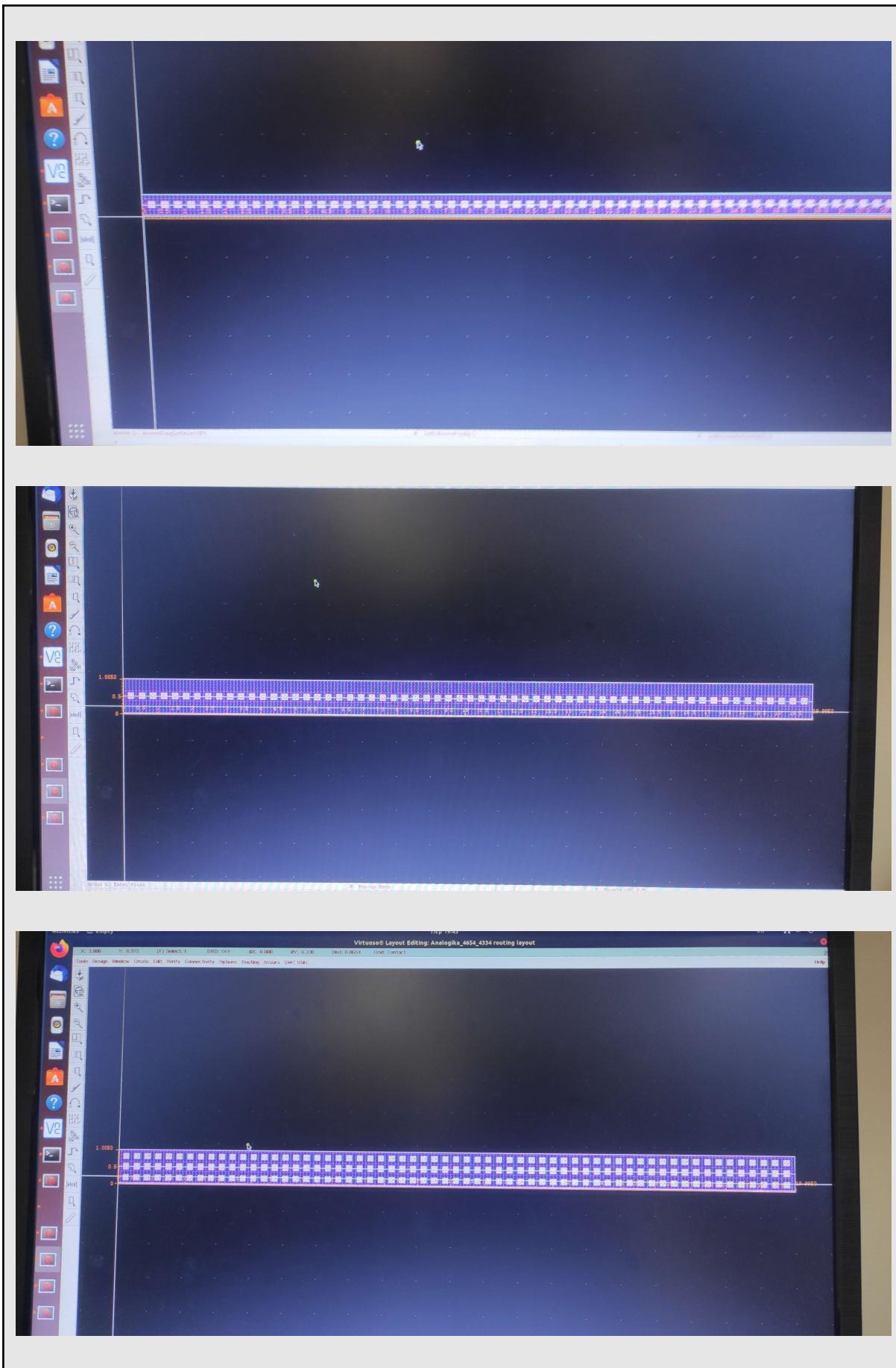
Μέρος Α

1. Με τη βοήθεια του *Cad_manual_5* δημιουργείστε ένα νέο **layout view**.

Cellname: “routing”.

2. Θεωρώντας ότι το sheet resistance είναι $Rs=5\Omega/\text{unit}$:
 - a. Σχεδιάστε ένα path χρησιμοποιώντας metall (ME1) με width 0.5um και εκτείνετε (stretch) το μέταλλο 1 τόσο ώστε να επιτευχθεί αντίσταση $Ra=200\Omega$.
 - b. Χρησιμοποιήστε κατάλληλο αριθμό μετάλλων με τέτοια σύνδεση ώστε η αντίσταση να γίνει από $Ra=200\Omega \rightarrow Rb=50\Omega$.
 - c. Τροποποιώντας κατάλληλα το width των μετάλλων φτιάξτε την αντίσταση να είναι περίπου $Rc=25\Omega$ (αγνοώντας την αντίσταση που βάζουν οι επαφές-via).

Όνοματεπώνυμο: Γκιούλης Κωνσταντίνος Α.Μ. 4654



Παραδοτέο #1a: screenshot του layout που περιέχει τα παραπάνω paths

Μέρος Β

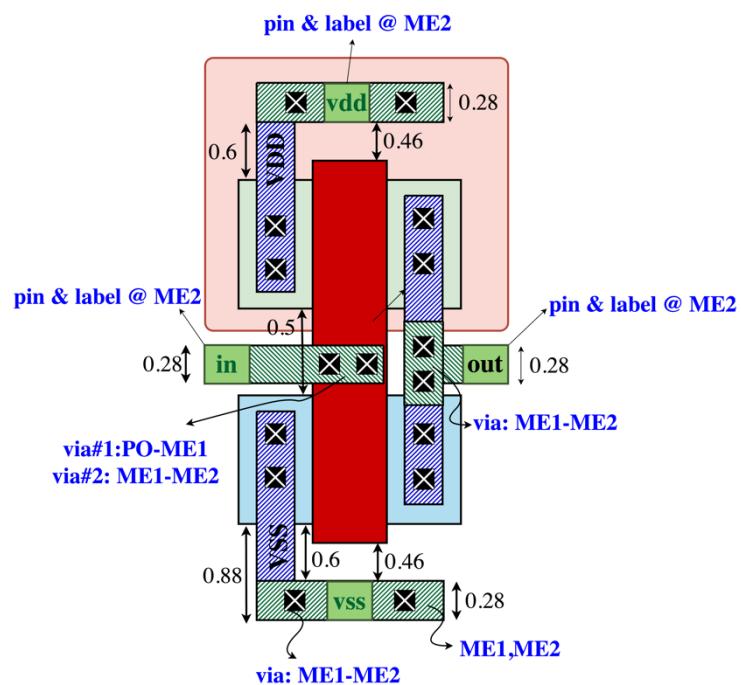
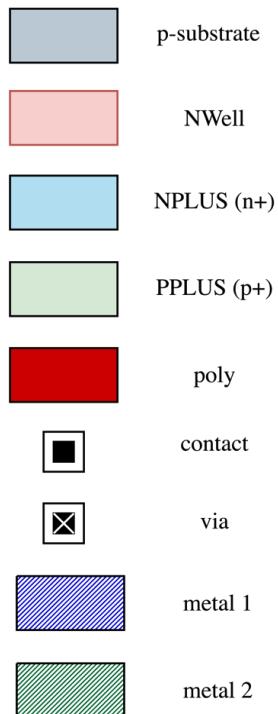
1. Ξεκινώντας από το ήδη υπάρχον σχηματικό του inverter που έχετε φτιάξει σε προηγούμενο εργαστήριο, αλλάξτε τις παραμέτρους των transistor όπως φαίνεται παρακάτω:

NMOS (P_10SP)
W/L=500n/500n
Fingers=1

NMOS (N_10SP)
W/L=500n/500n
Fingers=1

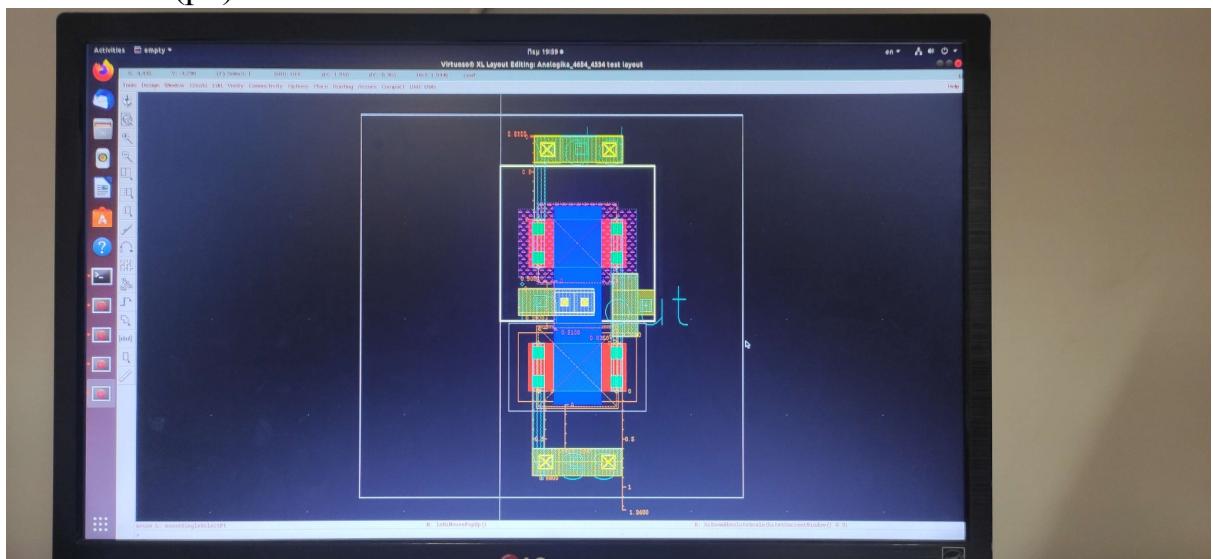
Μόλις ολοκληρωθούν οι αλλαγές με τη βοήθεια του *Cad_manual_5* δημιουργείστε ένα νέο layout view (**generate from source**).

Έπειτα τοποθετήστε τα transistor και όλα τα απαραίτητα layers για τις διασυνδέσεις σε κατάλληλες αποστάσεις όπως φαίνεται παρακάτω.



Προτεινόμενα Βήματα:

- a. Τοποθέτηση transistor σε απόσταση που τα NPLUS, PPLUS να απέχουν 0.5um. Χρήση χάρακα για μέτρηση της σχετικής απόστασης (Bindkey: “k”).
- b. Ένωση των gate κάνοντας ένα τετράγωνο layer από PO1(create rectangle: “r”) με κατάλληλη επιλογή του επιθυμητού layer από την παλέτα με τα layers (lsw window).
- c. Ένωση των δύο εξόδων (drain) του NMOS, PMOS με ME1.
- d. Προέκταση του μετάλλου ME1 στο source για το vss και το vdd κατά 0.88um.
- e. Δημιουργία ενός οριζόντιου μετάλλου (create path) για την τροφοδοσία και τη γείωση σε απόσταση 0.6um από το diffusion του NMOS και PMOS αντίστοιχα και με width 0.28um, όπου τα ME1 και ME2 που θα έχουν ενωθεί παράλληλα (stacked) με τα κατάλληλα contacts (create contact: “o”, choose auto contact).
- f. Τοποθέτηση contact στο gate από PO1 έως ME2.
- g. Προέκταση-δημιουργία οριζόντιου μετάλλου ME2 για το in και out με width 0.28um μέχρι τα όρια του NWELL.
- h. Τοποθέτηση contact ME1-ME2 στο drain που βρίσκεται η έξοδος.
- i. Τοποθέτηση των pins, labels στα σημεία που πρέπει όπως φαίνεται στην εικόνα και επιλογή κατάλληλου Metal layer δηλ. ME1(pn), ME2(pn) κοκ.



Παραδοτέο #1β: screenshot του layout που περιέχει τον inverter κάνοντας όλες τις απαραίτητες διασυνδέσεις.