**ΑΣΚΗΣΗ 3**

1. Με τη βοήθεια του *Cad\_manual\_3* και εκτελώντας βηματικά τη διαδικασία που περιγράφει μέσα, δημιουργείστε έναν **testbench** σχηματικό για την επιβεβαίωση της ορθής λειτουργίας του**.**

**Cellname: “tb\_inv”.**

A triangle with a white circle and a black background

Description automatically generated**Vlpuse:**

**Voltage 1= 0V**

**Voltage 2= 1V**

**Rise time= 10ns**

**Fall time= 10ns**

**Pulse width=500ns**

**Period= 1us**

**Cload=1pF**

Figure . Schematic of testbench tb\_inv

|  |
| --- |
|  |

**Παραδοτέο #1: Σχηματικό του “tb\_inv” που δημιουργήθηκε.**

1. Στη συνέχεια , χρησιμοποιώντας το παράθυρο προσομοίωσης (ADE) απεικονίστε τα σήματα εισόδου και εξόδου.

|  |
| --- |
|  |

**Παραδοτέο #2: waveforms (in, out vs. time)**

1. Κάνοντας χρήση του calculator και ADE (outpus) υπολογίστε και δείξτε την μέση τιμή (avg) του ρεύματος κατανάλωσης (Ivdd)

|  |
| --- |
| **Ivdd (avg) =** |

**Παραδοτέο #3: Υπολογισμός της μέσης κατανάλωσης ρεύματος.**

1. Αλλάζοντας την μέγιστη τιμή της εισόδου (Voltage2) από 1V σε 0.1V προσημειώστε ξανά και σχολιάστε τη διαφορά στο αποτέλεσμα της εξόδου.

|  |
| --- |
| **Σχόλια…** |

**Παραδοτέο #4: Αποτέλεσμα εξόδου για είσοδο 0.1V.**

1. Κάνοντας χρήση της παραμετρικής ανάλυσης απεικονίστε την είσοδο και έξοδο του inverter για τις διάφορες τιμές του Cload.

Cload = 2p → 32pF (step:6pF)

|  |
| --- |
| **A grid of white squares  Description automatically generated** |

**Παραδοτέο #4: waveforms (in, out vs. time) για Cload=2p, 8p, 14p, 20p, 26p, 32p**