

Chipfläche:

Der Compilation Report zeigt die Anzahl an verwendeten logischen Elementen an. Je mehr logische Element verwendet werden, desto größer die verbrauchte Chipfläche.

Hardware-CRC: 106 logische Elemente

Software-CRC: 2070 logische Elemente

Laufzeit:

Der best-case ist wenn in jedem Schritt nur geshiftet und kein xor ausgeführt werden muss.

Entsprechend ist der worst-case wenn in jedem Schritt sowohl geshiftet, als auch ge-xored werden muss.

Hardware-CRC: Dieser CRC arbeitet in clock-Zyklen. Daher kann man die Anzahl der benötigten Zyklen ausrechnen und mit der Dauer eines Zyklus multiplizieren. Bei einer 50MHz clock sind das 20 Millisekunden.

- best case: 25 Zyklen, da 25-mal geshiftet werden muss → 500ms
- worst case: 50 Zyklen, da das xor in einem extra Zyklus ausgeführt wird → 1000ms = 1s

Software-CRC: Bei diesem CRC können wir mit Hilfe des .c-Files die Rechenzeit in Software bestimmen. Dazu ziehen wir von dem Zeitstempel nach der Berechnung den Zeitstempel von vor der Berechnung ab und geben diesen Wert auf dem Terminal aus. Das gewählte Generator-Polynom lautet 10000001.

- best case: Nachricht 0000 0000 0000 0000 0000 0000 0000 0000 → 0 ms
- worst case: Nachricht 1111 1110 0000 0000 0000 0000 0000 0000 → 0 ms

Entwurfsraum:

Hier ist das Prinzip "Fläche gegen Zeit eintauschen" sichtbar. Das nachfolgende Diagramm zeigt die beiden Entwürfe im Entwurfsraum dargestellt für die worst-case Laufzeit.

