# Fase 2: Latencia

## Capturas de pantalla de las señales involucradas en el cálculo de la latencia

Las señales de onda obtenidas se muestran en la Figura 1. La señal del Channel 1 (amarilla) es la señal generada por el generador de funciones y la señal del Channel 2 (azul) representa las instrucciones de cambios de nivel para el pin escogido indicadas en la rutina de la interrupción.

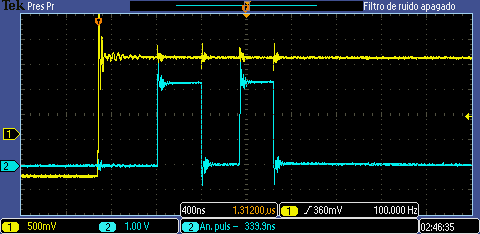


Figura : Señales para el cálculo de la latencia

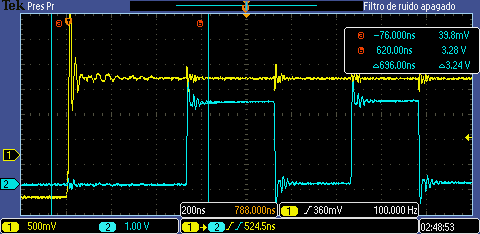


Figura : Medida de tiempo entre el primer flanco del CH1 y el primer flanco del CH2. t1 = 524,5 ns

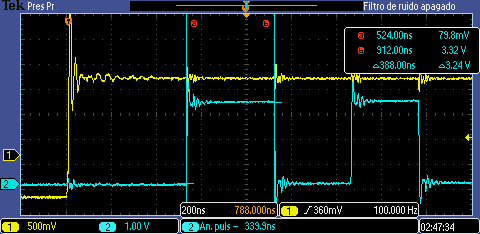


Figura : t2 = 388 ns

La frecuencia de reloj es 100 MHz, de manera que completa 0,1 ciclos por 1 ns. Así:

La instrucción LDR se lleva a cabo en 2 ciclos de reloj, de manera que:

La latencia de la interrupción es:



Observando seguidamente las instrucciones para proporcionar un nivel bajo en el pin de salida seguido de otra instrucción para proporcionar un nivel alto en el pin de salida escogido se obtienen las siguientes medidas.

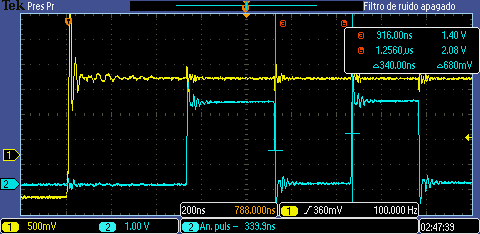


Figura 4: Segunda instrucción t4 = 340 ns

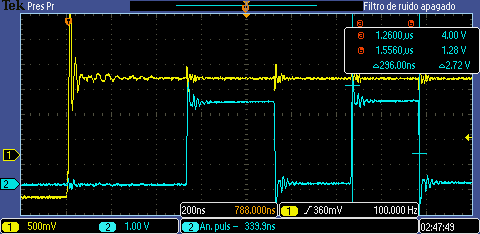


Figura 5: Tercera instrucción t5 = 296 ns

De lo que podemos calcular la latencia de GPIO.

La latencia de GPIO es: