



**ĐỀ CƯƠNG MÔN HỌC**  
**IT006 – KIẾN TRÚC MÁY TÍNH**

**1. THÔNG TIN CHUNG (General information)**

Tên môn học (tiếng Việt):	<b>Kiến trúc Máy tính</b>
Tên môn học (tiếng Anh):	<b>Computer Architecture</b>
Mã môn học:	IT006
Thuộc khối kiến thức:	Đại cương <input type="checkbox"/> ; Cơ sở nhóm ngành <input checked="" type="checkbox"/> ; Cơ sở ngành <input type="checkbox"/> ; Chuyên ngành <input type="checkbox"/> ; Tốt nghiệp <input type="checkbox"/>
Khoa, Bộ môn phụ trách:	Khoa Kỹ thuật Máy Tính Bộ môn Thiết kế vi mạch & Phần cứng
Giảng viên biên soạn:	TS. Nguyễn Minh Sơn Email: <a href="mailto:sonnm@uit.edu.vn">sonnm@uit.edu.vn</a>
Giảng viên cập nhật:	ThS. Hồ Ngọc Diễm Email: <a href="mailto:diemhn@uit.edu.vn">diemhn@uit.edu.vn</a>
Số tín chỉ:	<b>3</b>
Lý thuyết:	3
Thực hành:	0
Tự học:	6
Môn học tiên quyết:	Không
Môn học trước:	Nhập môn Mạch số; Nhập môn Lập trình

**2. MÔ TẢ MÔN HỌC (Course description)**

Môn học này trình bày kiến thức cơ bản về kiến trúc máy tính bao gồm: lịch sử hình thành máy tính và các công nghệ liên quan đến phát triển máy tính; các khái niệm chính trong kiến trúc máy tính như thành phần cấu tạo, quy tắc hoạt động, kiến trúc tập lệnh và hiệu suất của một máy tính. Môn học cũng cung cấp kiến thức liên quan đến lập trình hợp ngữ và các vấn đề liên quan tới CPU như thiết kế datapath cơ bản và cơ chế pipeline.

### 3. MỤC TIÊU MÔN HỌC (Course goals)

Sau khi hoàn thành môn học này, sinh viên có thể:

Bảng 1.

Ký hiệu	Mục tiêu môn học[1]	Chuẩn đầu ra trong CTĐT[2]
G1	Kiến thức nền tảng về máy tính và kiến trúc máy tính	2.1
G2	Khả năng đọc hiểu tài liệu chuyên ngành	9.2

### 4. CHUẨN ĐẦU RA MÔN HỌC (Course learning outcomes)

Bảng 2.

CĐRMH [1]	Mô tả CĐRMH (mục tiêu cụ thể) [2]	Mức độ giảng dạy [3]
G1 (2.1)	Hiểu các kiến thức cơ bản về kiến trúc máy tính và lập trình hợp ngữ. Trình bày, phân tích được các thành phần và nguyên lý hoạt động bên trong một máy tính, cơ chế thực thi lệnh của máy tính, đánh giá được hiệu suất của máy tính.	I, T
G2 (9.2.1)	Biết các khái niệm, nguyên lý và các thuật ngữ tiếng Anh trong nhóm kiến thức về kiến trúc máy tính. Khả năng tự nghiên cứu và cập nhật các kỹ thuật – công nghệ mới.	IU

### 5. NỘI DUNG MÔN HỌC, KẾ HOẠCH GIẢNG DẠY (Course content, lesson plan)

Bảng 3.

Buổi học (3 tiết) [1]	Nội dung [2]	CĐRMH [3]	Hoạt động dạy và học [4]	Hoạt động đánh giá [5]
Buổi 1	<b>Chương 1. Những khái niệm và công nghệ máy tính</b>  1.1. Giới thiệu chung	G1, G2	<b>Dạy:</b> GV giới thiệu về đề cương chi tiết môn học, mục tiêu môn học, các thành phần đánh giá môn học. GV trình bày về lịch sử máy tính. Đặt câu	A1, A2

	<p>1.2. Lịch sử phát triển của máy tính</p> <p>1.3. Các thành phần trong một máy tính</p>		<p>hỏi thảo luận cho sinh viên về các vấn đề liên quan đến máy tính mà SV đã từng biết và hệ thống lại kiến thức căn bản liên quan đến các thành phần máy tính cho SV.</p> <p><b>Học ở lớp:</b> Lắng nghe hướng dẫn từ giảng viên. Tham gia thảo luận và đặt câu hỏi các vấn đề chưa rõ.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan phần nội dung buổi 1 về các khái niệm cơ bản của máy tính. Xem trước slide bài giảng buổi 2. Đọc trước sách giáo trình chương 1, mục 1.4, trang 26.</p>	
<b>Buổi 2</b>	<p><b>Chương 1. Những khái niệm và công nghệ máy tính – Hiệu suất máy tính</b></p> <p>1.4. Giới thiệu về tính hiệu suất của hệ thống máy tính và hiệu suất của bộ xử lý</p> <p>1.5. Hiệu suất theo thời gian thực thi</p> <p>1.6. Hiệu suất theo chu kỳ lệnh</p>	<i>G1, G2</i>	<p><b>Dạy:</b> GV đặt câu hỏi ngắn kiểm tra kiến thức SV đã học trong buổi trước về các thành phần máy tính. Cho điểm cộng SV có đáp án đúng. GV thuyết giảng, đưa các ví dụ minh họa cho tính toán phần hiệu suất. Cung cấp các bài tập về nhà cho sinh viên.</p> <p><b>Học ở lớp:</b> Trả lời các câu hỏi từ GV. Lắng nghe bài giảng, đối chiếu với phần kiến thức đã đọc trước, đặt câu hỏi cho GV ở những điểm nội dung chưa rõ. Thực hành tính toán các ví dụ về đánh giá hiệu suất máy tính.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan phần tính toán hiệu suất máy tính. Xem trước slide bài giảng buổi 3. Đọc trước sách giáo trình chương 2, mục 2.1 đến 2.4, trang 74.</p>	<b>A1, A2</b>

Buổi 3	<p><b>Chương 2. Kiến trúc bộ lệnh</b></p> <p>2.1. Giới thiệu</p> <p>2.2. Các phép tính</p> <p>2.3. Các toán hạng</p> <p>2.4. Số không dấu và có dấu</p>	G1, G2	<p><b>Dạy:</b> GV sửa các bài tập chương 1, điểm cộng cho SV sửa bài. GV giới thiệu về ngôn ngữ của máy tính, vi xử lý MIPS, cách thể hiện phép tính, toán hạng và lưu trữ số trong máy tính.</p> <p><b>Học ở lớp:</b> Sửa bài tập, hỏi GV những phần chưa làm được trong bài tập chương 1. Trao đổi những vấn đề chưa rõ hoặc chưa hiểu trong nội dung bài mới.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan phần Kiến trúc bộ lệnh MIPS. Xem trước slide bài giảng buổi 4. Đọc trước sách giáo trình chương 2, mục 2.5 đến 2.7, trang 94.</p>	A1, A2
Buổi 4	<p><b>Chương 2. Kiến trúc bộ lệnh</b></p> <p>2.5. Phép toán logic</p> <p>2.6. Các lệnh rẽ nhánh và lệnh nhảy</p> <p>2.7. Bộ lệnh cho máy tính MIPS 32 bits</p>	G1, G2	<p><b>Dạy:</b> GV kiểm tra mức độ hiểu của sinh viên về ngôn ngữ của máy tính thông qua các câu hỏi nhỏ. Điểm cộng cho SV trả lời đúng. GV trình bày về các định dạng lệnh trong kiến trúc MIPS, cấu trúc từng loại lệnh. Đưa các ví dụ minh họa và cung cấp các bài tập về nhà cho sinh viên</p> <p><b>Học ở lớp:</b> Trả lời các câu hỏi từ GV. Lắng nghe bài giảng, đối chiếu với phần kiến thức đã đọc trước, đặt câu hỏi cho GV ở những điểm nội dung chưa rõ. Thực hành chuyển đổi giữa lệnh C và assembly.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan về giải mã lệnh MIPS, viết chương trình assembly sử dụng các lệnh luận lý, số học, rẽ nhánh. Xem trước slide</p>	A1, A2

			bài giảng buổi 5. Đọc trước sách giáo trình chương 2, mục 2.8, trang 112.	
Buổi 5	<b>Chương 2. Kiến trúc bộ lệnh</b> 2.9 Stack 2.10 Chương trình con	<i>G1, G2</i>	<p><b>Dạy:</b> GV ôn tập và sửa bài tập phần lệnh hợp ngữ MIPS. Điểm cộng cho SV trả lời đúng. GV thuyết giảng về cách quản lý chương trình con và sử dụng stack trong MIPS. Đưa các ví dụ minh họa và cung cấp các bài tập về nhà cho sinh viên</p> <p><b>Học ở lớp:</b> Trả lời các câu hỏi từ GV. Lên bảng sửa bài tập. Lắng nghe bài giảng, đối chiếu với phần kiến thức đã đọc trước, đặt câu hỏi cho GV ở những điểm nội dung chưa rõ. Hiểu cách viết chương trình con có sử dụng gọi hàm và sử dụng điều khiển stack.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan về chương trình con. Xem trước các file hướng dẫn sử dụng phần mềm MARS hỗ trợ lập trình assembly cho MIPS.</p>	<b>A1, A2</b>
Buổi 6	<b>Chương 2. Kiến trúc bộ lệnh</b> 2.11. Hướng dẫn sinh viên sử dụng công cụ lập trình hợp ngữ MARS	<i>G1, G2</i>	<p><b>Dạy:</b> GV ôn lại kiến thức stack, chương trình con thông qua các câu hỏi nhỏ, sửa các bài tập liên quan. Hướng dẫn sinh viên sử dụng phần mềm mô phỏng MARS. GV đưa các ví dụ minh họa chạy chương trình trên MARS, giúp SV thấy được sự thay đổi giá trị của các thanh ghi khi chương trình chạy.</p> <p><b>Học ở lớp:</b> Lên bảng sửa bài tập. Trao đổi những vấn đề chưa rõ hoặc chưa</p>	<b>A1, A2</b>

			<p>hiểu trong buổi học. Thực hành viết một số chương trình assembly trên MARS.</p> <p><b>Học ở nhà:</b> Tự kiểm tra thêm các đoạn code assembly trên để hoàn thiện kỹ năng lập trình trên MARS. Xem trước slide bài giảng buổi 7. Đọc trước sách giáo trình chương 3, mục 3.1 đến 3.3, trang 222.</p>	
Buổi 7	<p><b>Chương 3. Phép toán số học trong máy tính</b></p> <p>3.1 Giới thiệu</p> <p>3.2 Thuật toán cộng và trừ số nguyên</p> <p>3.3 Thiết kế mạch cộng/trừ số nguyên 32 bits</p> <p>3.4. Thuật toán nhân số nguyên 32 bit</p> <p>3.5. Thiết kế mạch nhân số nguyên 32 bit</p>	<i>G1, G2</i>	<p><b>Dạy:</b> GV trình bày về các giải thuật thực hiện phép tính cộng, trừ, nhân số nguyên trong máy tính. Đưa các ví dụ minh họa và cung cấp các bài tập về nhà cho sinh viên</p> <p><b>Học ở lớp:</b> Lắng nghe bài giảng, đối chiếu với phần kiến thức đã đọc trước, đặt câu hỏi cho GV ở những điểm nội dung chưa rõ. Biết tìm giá trị của các thanh ghi theo thuật toán cộng/trừ, nhân số nguyên.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan về thuật toán cộng/trừ, nhân số nguyên. Ôn tập các nội dung kiến thức từ buổi 1 đến 7, chuẩn bị cho buổi ôn tập vào buổi 8.</p>	<b>A1, A2</b>
Buổi 8	<b>Ôn tập</b>	<i>G1, G2</i>	<p><b>Dạy:</b> Cho sinh viên làm bài kiểm tra về các nội dung đã học (Bài kiểm tra số 1), sau đó yêu cầu SV lên sửa. GV ôn tập lý thuyết, trả lời các câu hỏi và các bài tập sinh viên còn thắc mắc.</p> <p><b>Học ở lớp:</b> Làm bài kiểm tra. Sửa bài tập. Trao đổi những vấn đề chưa rõ</p>	<b>A1, A2</b>

			<p>hoặc chưa hiểu chuẩn bị cho thi giữa kỳ.</p> <p><b>Học ở nhà:</b> Ôn tập các nội dung từ buổi 1 đến 8, chuẩn bị cho thi giữa kỳ.</p>	
	<b>Thi giữa kỳ</b>	<i>G1, G2</i>	<p><b>Dạy:</b> không</p> <p><b>Học ở lớp:</b> không</p> <p><b>Học ở nhà:</b> Xem trước slide bài giảng buổi 9. Đọc trước sách giáo trình chương 3, mục 3.4, trang 236.</p>	<b>A2</b>
9	<p><b>Chương 3. Phép toán số học trong máy tính</b></p> <p>3.4 Thuật toán chia số nguyên 32 bits</p> <p>3.5 Thiết kế mạch chia số nguyên 32 bits</p> <p>3.6 Ôn tập mạch nhân và mạch chia số nguyên 32 bits</p>	<i>G1, G2</i>	<p><b>Dạy:</b> GV đặt câu hỏi ngắn kiểm tra lại các giải thuật cộng/trừ, nhân đã học. Điểm cộng cho SV trả lời đúng. GV trình bày về giải thuật thực hiện phép tính chia trên số nguyên trong máy tính. Đưa các ví dụ minh họa và cung cấp các bài tập về nhà cho sinh viên</p> <p><b>Học ở lớp:</b> Lắng nghe bài giảng, đối chiếu với phần kiến thức đã đọc trước, đặt câu hỏi cho GV ở những điểm nội dung chưa rõ. Biết tìm giá trị của các thanh ghi theo thuật toán chia số nguyên.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan phần giải thuật chia. Xem trước slide bài giảng buổi 10, 11. Đọc trước sách giáo trình chương 4, mục 4.1 đến 4.3</p>	<b>A1, A4</b>
Buổi 10,11	<p><b>Chương 4. Bộ xử lý</b></p> <p>4.1. Giới thiệu cơ chế thực thi lệnh</p> <p>4.2. Qui ước về thiết kế logic</p> <p>4.3. Thiết kế Datapath</p>	<i>G1, G2</i>	<p><b>Dạy:</b> GV trả lời thắc mắc của về giải thuật chia nếu có. GV thuyết giảng về cơ chế thực thi lệnh, Datapath của MIPS, nhắc lại kiến thức một số thiết kế logic đã học trong môn Nhập môn mạch số cần cho thiết kế Datapath. GV giúp SV hiểu được mỗi khối logic</p>	<b>A1, A4</b>

			<p>trong Datapath đang thực hiện bước nào trong cơ thể thực thi lệnh. Cung cấp các bài tập về nhà cho sinh viên</p> <p><b>Học ở lớp:</b> Trao đổi những vấn đề chưa rõ hoặc chưa hiểu trong buổi học. Sinh viên cần nắm được cách thức thực thi lệnh trong MIPS.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan phần cơ chế thực thi lệnh, hoạt động của Datapath, tìm các giá trị thanh ghi và ngõ vào/ ra dữ liệu trong Datapath. Xem trước slide bài giảng buổi 12. Đọc trước sách giáo trình chương 4, mục 4.4</p>	
Buổi 12	<p><b>Chương 4. Bộ xử lý</b></p> <p>4.4. Sơ đồ hiện thực bộ xử lý đơn giản</p> <p>- Sơ đồ thực thi của các lệnh số học, load, store, bne, beq.</p> <p>4.5. Thiết kế bộ điều khiển</p>	<i>G1, G2</i>	<p><b>Dạy:</b> GV đặt một số câu hỏi ôn lại các bước thực thi lệnh và thiết kế datapath, sửa bài tập. GV tổng hợp lại cách thức datapath thực thi từng lệnh số học, load, store, bne, beq của MIPS. GV phân tích ý nghĩa các tín hiệu điều khiển để thực thi đúng mỗi lệnh. Cung cấp các bài tập về nhà cho sinh viên.</p> <p><b>Học ở lớp:</b> Trả lời câu hỏi GV, hỏi GV các bài tập chưa thực hiện được. Trao đổi những vấn đề chưa rõ hoặc chưa hiểu trong buổi học.</p> <p><b>Học ở nhà:</b> Làm các bài tập xác định giá trị các ngõ điều khiển. Xem trước slide bài giảng buổi 13. Đọc trước sách giáo trình chương 4, mục 4.5</p>	<b>A1, A3</b>
13	<p><b>Chương 5. Bộ xử lý pipeline</b></p> <p>5.1. Tổng quan về Pipeline</p>	<i>G1, G2</i>	<p><b>Dạy:</b> GV giải thích cơ chế hiện thực pipeline ứng dụng vào kiến trúc MIPS, giúp SV nắm được số chu kỳ xung</p>	<b>A1, A4</b>



	<p>5.2. Pipelined Datapath và điều khiển</p> <p>5.3. Bộ xử lý pipeline</p>		<p>clock thực hiện lệnh khi processor có pipeline và không có pipeline. Cung cấp các bài tập về nhà cho sinh viên</p> <p><b>Học ở lớp:</b> Lắng nghe bài giảng, đối chiếu với phần kiến thức đã đọc trước, đặt câu hỏi cho GV ở những điểm nội dung chưa rõ.</p> <p><b>Học ở nhà:</b> Làm các bài tập về pipeline. Xem trước slide bài giảng buổi 14. Đọc trước sách giáo trình chương 4, mục 4.5.</p>	
14	<p><b>Chương 5. Bộ xử lý pipeline</b></p> <p>5.4. Những vấn đề phát sinh và hướng giải quyết trong pipeline</p> <p>5.5. Kỹ thuật forwarding</p> <p>5.6. Kỹ thuật prediction.</p>	<i>G1, G2</i>	<p><b>Dạy:</b> GV đặt câu hỏi ôn lại cơ chế pipeline và sửa một vài bài tập liên quan. Điểm cộng cho SV trả lời đúng. GV thuyết giảng về những xung đột điều khiển hoặc dữ liệu có thể xảy ra khi processor được pipeline. Cung cấp các bài tập về nhà cho sinh viên.</p> <p><b>Học ở lớp:</b> Sửa bài tập đã làm ở nhà. Trao đổi những vấn đề chưa rõ hoặc chưa hiểu trong buổi học. Sinh viên cần nắm được các trường hợp xung đột và cách giải quyết.</p> <p><b>Học ở nhà:</b> Làm các bài tập liên quan phân xung đột dữ liệu/điều khiển và cách giải quyết. Ôn tập các nội dung từ buổi 9 đến 14 chuẩn bị buổi 15.</p>	<b>A1, A4</b>
15	<b>Ôn tập</b>	<i>G1, G2</i>	<p><b>Dạy:</b> Cho sinh viên làm bài kiểm tra tổng hợp kiến thức từ buổi 10 đến buổi 14 (Bài kiểm tra số 2), sau đó yêu cầu SV lên sửa. GV ôn tập lý thuyết, trả lời các câu hỏi và các bài tập sinh viên còn thắc mắc.</p>	<b>A1, A4</b>

			<b>Học ở lớp:</b> Làm bài kiểm tra. Sửa bài tập. Trao đổi những vấn đề chưa rõ hoặc chưa hiểu chuẩn bị cho thi cuối kỳ. <b>Học ở nhà:</b> Ôn tập tổng quan nội dung buổi 9 đến 15 chuẩn bị cho thi cuối kỳ.	
	Thi cuối kỳ	<i>G1, G2</i>	<b>Dạy:</b> không <b>Học ở lớp:</b> không <b>Học ở nhà:</b> Không	<b>A4</b>

## 6. ĐÁNH GIÁ MÔN HỌC (Course assessment)

Bảng 4.

Thành phần đánh giá [1]	CĐRMH (Gx) [2]	Tỷ lệ (%) [3]
A1. Quá trình (Kiểm tra trên lớp, bài tập, đồ án,...)	<i>G1, G2</i>	<i>30%</i>
A2. Giữa kỳ	<i>G1, G2</i>	<i>20%</i>
A3. Thực hành		<i>0%</i>
A4. Cuối kỳ	<i>G1, G2</i>	<i>50%</i>

Rubric của thành phần đánh giá A1

<b>Kiểm tra trên lớp</b>	<b>Giỏi (8-10đ)</b>	<b>Khá(6-7đ)</b>	<b>TB(5đ)</b>	<b>Yếu(3-4đ)</b>	<b>Kém(0-3đ)</b>
Hỏi bài cũ, bài mới và làm bài tập tại lớp (kiểm tra khả năng tự học của sinh viên CDR G4)	Xung phong trả lời hoặc lên bảng làm bài tập 4 - 5 lần	Xung phong trả lời hoặc lên bảng làm bài tập 3 lần	Xung phong trả lời hoặc lên bảng làm bài tập 2 lần	Xung phong trả lời hoặc lên bảng làm bài tập 1 lần	Xung phong trả lời hoặc lên bảng làm bài tập 0 lần
Điểm danh đi học đầy đủ	Đi học đầy đủ 100% các buổi điểm danh	Đi học 75% các buổi điểm danh	Đi học 50% các buổi điểm danh	Đi học 25% các buổi điểm danh	Không đi học
<b>Bài kiểm tra 30 phút</b>	<b>Giỏi (8-10đ)</b>	<b>Khá(6-7đ)</b>	<b>TB(5đ)</b>	<b>Yếu(3-4đ)</b>	<b>Kém(0-3đ)</b>
Bài kiểm tra số 1 về kiến trúc tập lệnh, lập trình hợp ngữ, và phân tích giải thuật thực hiện phép cộng trừ nhân (Kiểm tra CDR G1, G2)	Hiểu và thực hiện đúng 80 đến 100% các định nghĩa, khái niệm và kiến thức liên quan đến Kiến trúc tập lệnh, lập trình hợp ngữ, giải thuật thực hiện phép tính cộng trừ nhân.	Hiểu và thực hiện đúng 60 đến 80% các định nghĩa, khái niệm và kiến thức liên quan đến Kiến trúc tập lệnh, lập trình hợp ngữ, giải thuật thực hiện phép tính cộng trừ nhân.	Hiểu và thực hiện đúng 50 đến 60% các định nghĩa, khái niệm và kiến thức liên quan đến Kiến trúc tập lệnh, lập trình hợp ngữ, giải thuật thực hiện phép tính cộng trừ nhân.	Hiểu và thực hiện đúng 30 đến 50% các định nghĩa, khái niệm và kiến thức liên quan đến Kiến trúc tập lệnh, lập trình hợp ngữ, giải thuật thực hiện phép tính cộng trừ nhân.	Hiểu và thực hiện đúng dưới 50% các định nghĩa, khái niệm và kiến thức liên quan đến Kiến trúc tập lệnh, lập trình hợp ngữ, giải thuật thực hiện phép tính cộng trừ nhân.
Bài kiểm tra số 2 về phân tích datapath khi thực thi lệnh cụ thể và cơ chế pipeline của MIPS (Kiểm tra CDR G2, G3)	Hiểu và thực hiện đúng 80 đến 100% việc phân tích datapath, xác định các tín hiệu và/ hoặc ra, điều khiển trong datapath, phân tích chu kỳ clock khi thực thi lệnh và giải quyết xung đột nếu có khi thực hiện pipeline.	Hiểu và thực hiện đúng 60 đến 80% việc phân tích datapath, xác định các tín hiệu và/ hoặc ra, điều khiển trong datapath, phân tích chu kỳ clock khi thực thi lệnh và giải quyết xung đột nếu có khi thực hiện pipeline.	Hiểu và thực hiện đúng 50 đến 60% việc phân tích datapath, xác định các tín hiệu và/ hoặc ra, điều khiển trong datapath, phân tích chu kỳ clock khi thực thi lệnh và giải quyết xung đột nếu có khi thực hiện pipeline.	Hiểu và thực hiện đúng 30 đến 50% việc phân tích datapath, xác định các tín hiệu và/ hoặc ra, điều khiển trong datapath, phân tích chu kỳ clock khi thực thi lệnh và giải quyết xung đột nếu có khi thực hiện pipeline.	Hiểu và thực hiện đúng dưới 30% việc phân tích datapath, xác định các tín hiệu và/ hoặc ra, điều khiển trong datapath, phân tích chu kỳ clock khi thực thi lệnh và giải quyết xung đột nếu có khi thực hiện pipeline.

Rubric của thành phần đánh giá A2

<b><i>Phần trắc nghiệm+Tự luận</i></b>	<b><i>Giỏi (8-10đ)</i></b>	<b><i>Khá(6-7đ)</i></b>	<b><i>TB(5đ)</i></b>	<b><i>Yếu(3-4đ)</i></b>	<b><i>Kém(0-3đ)</i></b>
<i>Các định nghĩa, khái niệm căn bản về công nghệ máy tính, thành phần máy tính.</i>	<i>Nhận diện đúng 80 đến 100% các định nghĩa, khái niệm và các kiến thức liên quan đến công nghệ máy tính và thành phần máy tính.</i>	<i>Nhận diện đúng 60 đến 80% các định nghĩa, khái niệm và các kiến thức liên quan đến công nghệ máy tính và thành phần máy tính.</i>	<i>Nhận diện đúng 50 đến 60% các định nghĩa, khái niệm và các kiến thức liên quan đến công nghệ máy tính và thành phần máy tính.</i>	<i>Nhận diện đúng 30 đến 50% các định nghĩa, khái niệm và các kiến thức liên quan đến công nghệ máy tính và thành phần máy tính.</i>	<i>Nhận diện đúng dưới 30% các định nghĩa, khái niệm và các kiến thức liên quan đến công nghệ máy tính và thành phần máy tính.</i>
<i>Kiến trúc bộ lệnh</i>	<i>Nhận diện đúng 80 đến 100% các khái niệm và các kiến thức liên quan đến kiến trúc tập lệnh MIPS và lập trình hợp ngữ assembly cho MIPS.</i>	<i>Nhận diện đúng 60 đến 80% các khái niệm và các kiến thức liên quan đến kiến trúc tập lệnh MIPS và lập trình hợp ngữ assembly cho MIPS.</i>	<i>Nhận diện đúng 50 đến 60% các khái niệm và các kiến thức liên quan đến kiến trúc tập lệnh MIPS và lập trình hợp ngữ assembly cho MIPS.</i>	<i>Nhận diện đúng 30 đến 50% các khái niệm và các kiến thức liên quan đến kiến trúc tập lệnh MIPS và lập trình hợp ngữ assembly cho MIPS.</i>	<i>Nhận diện đúng dưới 30% các khái niệm và các kiến thức liên quan đến kiến trúc tập lệnh MIPS và lập trình hợp ngữ assembly cho MIPS.</i>
<i>Các phép toán số học trong máy tính</i>	<i>Phân tích đúng 80 đến 100% các giải thuật thực hiện phép tính cộng/trừ, nhân.</i>	<i>Phân tích đúng 60 đến 80% các giải thuật thực hiện phép tính cộng/trừ, nhân.</i>	<i>Phân tích đúng 50 đến 60% các giải thuật thực hiện phép tính cộng/trừ, nhân.</i>	<i>Phân tích đúng 30 đến 50% các giải thuật thực hiện phép tính cộng/trừ, nhân.</i>	<i>Phân tích đúng dưới 30% các giải thuật thực hiện phép tính cộng/trừ, nhân.</i>

## Rubric của thành phần đánh giá A4

<i><b>Phần trắc nghiệm+Tự luận</b></i>	<i><b>Giỏi (8-10đ)</b></i>	<i><b>Khá(6-7đ)</b></i>	<i><b>TB(5đ)</b></i>	<i><b>Yếu(3-4đ)</b></i>	<i><b>Kém(0-3đ)</b></i>
<i>Các phép toán số học (giải thuật chia)</i>	<i>Phân tích đúng 80 đến 100% các giải thuật thực hiện phép tính chia.</i>	<i>Phân tích đúng 60 đến 80% các giải thuật thực hiện phép tính chia.</i>	<i>Phân tích đúng 50 đến 60% các giải thuật thực hiện phép tính chia.</i>	<i>Phân tích đúng 30 đến 50% các giải thuật thực hiện phép tính chia.</i>	<i>Phân tích đúng dưới 30% các giải thuật thực hiện phép tính chia.</i>
<i>Thiết kế Datapath và các tín hiệu điều khiển cho Datapath.</i>	<i>Phân tích đúng 80 đến 100% cách datapath hoạt động cho từng lệnh của MIPS.</i>	<i>Phân tích đúng 60 đến 80% cách datapath hoạt động cho từng lệnh của MIPS.</i>	<i>Phân tích đúng 50 đến 60% cách datapath hoạt động cho từng lệnh của MIPS.</i>	<i>Phân tích đúng 30 đến 50% cách datapath hoạt động cho từng lệnh của MIPS.</i>	<i>Phân tích đúng dưới 30% cách datapath hoạt động cho từng lệnh của MIPS.</i>
<i>Cơ chế pipeline cho vi xử lý MIPS</i>	<i>Phân tích đúng 80 đến 100% cơ chế pipeline cho MIPS và cách giải quyết xung đột dữ liệu/điều khiển khi xảy ra.</i>	<i>Phân tích đúng 60 đến 80% cơ chế pipeline cho MIPS và cách giải quyết xung đột dữ liệu/điều khiển khi xảy ra</i>	<i>Phân tích đúng 50 đến 60% cơ chế pipeline cho MIPS và cách giải quyết xung đột dữ liệu/điều khiển khi xảy ra</i>	<i>Phân tích đúng 30 đến 50% cơ chế pipeline cho MIPS và cách giải quyết xung đột dữ liệu/điều khiển khi xảy ra</i>	<i>Phân tích đúng dưới 30% cơ chế pipeline cho MIPS và cách giải quyết xung đột dữ liệu/điều khiển khi xảy ra</i>

## 7. QUY ĐỊNH CỦA MÔN HỌC (Course requirements and expectations)

- Dự lớp: theo qui định chung của trường.
- Sinh viên đọc trước slide bài giảng của môn học và những tài liệu theo yêu cầu của giảng viên trước mỗi buổi học.
- Làm bài tập về nhà, trả lời các câu hỏi ngắn trên lớp, và các bài kiểm tra tại lớp: các điểm này sẽ được đánh giá vào cột điểm quá trình của sinh viên.

## 8. TÀI LIỆU HỌC TẬP, THAM KHẢO

## **Giáo trình**

1. Patterson, D. A., and J. L. Hennessy. Computer Organization and Design: The Hardware/Software Interface, 4-th ed. San Mateo, CA: Morgan Kaufman, 2009.

## **Tài liệu tham khảo**

2. Vũ Đức Lung. Giáo trình kiến trúc máy tính. Nhà xuất bản Đại học quốc gia Tp Hồ Chí Minh, 2009, 280 trang.
3. Monstafa Abd-El-Barr, Hesham El-Rewini. Fundamentals of Computer Organization and Architecture . Wiley-Interscience, 2004, 288 trang.
4. William Stallings, Computer Organization and Architecture: Designing for Performance 8<sup>th</sup> Edition, Prentice Hall, 13/04/2009, 792 trang.

## **9. PHẦN MỀM HAY CÔNG CỤ HỖ TRỢ BÀI TẬP HOẶC THỰC HÀNH**

1. MARS Simulator

*Tp.HCM, ngày 12 tháng 4 năm 2021*

**Trưởng khoa/bộ môn**

(Ký và ghi rõ họ tên)

**Giảng viên biên soạn**

(Ký và ghi rõ họ tên)

Nguyễn Minh Sơn

Hồ Ngọc Diễm