## Uputstvo

Pre pristupanja izradi laboratorijske vežbe pročitati dati tekst u celini. Sve što nije precizirano u tekstu zadatka ostavlja se studentima da definišu i obrazlože svoj izbor. Ukoliko su postavljeni kontradiktorni zahtevi, od studenata se očekuje da uvedu razumnu pretpostavku, jasno je obrazlože komentarima u izvornom kodu i nastave da na njoj izgrađuju preostali deo rešenja.

Laboratorijska vežba se radi 180 minuta. Ocenjivanje se u potpunosti vrši na licu mesta. Prvih 60 minuta nije dozvoljeno napuštati laboratoriju. Laboratorijska vežba nosi 30 poena. Komunikacija nije dozvoljena. Literatura se nalazi na mrežnom disku sa materijalima.

# Zadatak – Verilog 3

Sastaviti na jeziku *Verilog* modul koji predstavlja asocijativni bafer. Asinhroni reset povezati na prekidač *SW0*. Za potrebe ocenjivanja mora se izvršiti povezivanje implementiranih modula sa prekidačima, dugmićima i diodama na odgovarajući način kako bi bilo moguće prikazati sve njihove funkcionalnosti.

## 1. Faza (3 poena, pločica)

Napisati modul koji vrši detekciju ivice ulaznih signala. U trenutku instanciranja modula navodi se broj ulaznih signala i ivica (uzlazna, silazna ili obe) koju će modul detektovati. Svaki put prilikom detekcije navedene ivice ulaznih signala na delu izlaza, koji odgovara ulaznim signalima kod kojih je detektovana ivica, postavlja se aktivna vrednost u trajanju jedne periode signala takta.

## 2. Faza (3 poena, pločica)

Napisati modul koji vrši konverziju binarne predstave jedne decimalne cifre u njoj odgovarajuću predstavu za prikaz na sedmosegmentnom displeju.

## 3. Faza (6 poena, pločica)

Implementirati registar sa mogućnošću (1) paralelnog upisa, (2) inkrementiranja i (3) brisanja. Širina registra mora biti skalabilna.

## 4. Faza (6 poena, pločica)

Koristeći modul iz prethodne faze realizovati asocijativni bafer. U cilju što veće skalabilnosti širina ključa, širina podatka i veličina asocijativnog bafera zadaju se u trenutku instanciranja modula. Moguće je izvršiti (1) paralelni upis, (2) inkrementiranje i (3) brisanje podatka koji odgovara navedenom ključu. Ukoliko ne postoji podatak koji odgovara navedenom ključu potrebno je dodati dati ključ (samo ako u asocijativnom baferu postoji slobodno mesto). Na izlazu asocijativnog bafera nalazi se podatak koji odgovara ključu sa ulaza asocijativnog bafera i informacija da li je taj podatak validan (da li podatak odgovara navedenom ključu).

## 5. Faza (6 poena, pločica)

Proširiti modul iz prethodne faze mogućnošću čitanja svih podataka u asocijativnom baferu. Potrebno je dodati ulazni signal kojim se započinje čitanje. Podaci se čitaju redom, jedan po jedan na svaku sekundu, nezavisno od svojih ključeva.

## 6. Faza (6 poena, pločica)

Proširiti modul iz prethodne faze mogućnošću izbacivanja najređe korišćenog (least recently used) podatka u situacijama kada je asocijativni bafer pun a potrebno dodati nov podatak.