## Uputstvo

Pre pristupanja izradi laboratorijske vežbe pročitati dati tekst u celini. Sve što nije precizirano u tekstu zadatka ostavlja se studentima da definišu i obrazlože svoj izbor. Ukoliko su postavljeni kontradiktorni zahtevi, od studenata se očekuje da uvedu razumnu pretpostavku, jasno je obrazlože komentarima u izvornom kodu i nastave da na njoj izgrađuju preostali deo rešenja.

Laboratorijska vežba se radi 150 minuta. Ocenjivanje se u potpunosti vrši na licu mesta. Prvih 60 minuta nije dozvoljeno napuštati laboratoriju. Laboratorijska vežba nosi 30 poena. Komunikacija nije dozvoljena. Literatura se nalazi na mrežnom disku sa materijalima.

# Zadatak – Verilog 2

Sastaviti na jeziku *Verilog* modul koji uključuje diode. Asinhroni reset povezati na prekidač ***sw0***.

## 1. Faza (5 poena, pločica)

Implementirati uređaj koji uključuje jednu cifru displeja. Cifra koju treba prikazati se unosi pomoću svičeva ***sw3..9*** i dugmeta ***button2***. Prilikom pritiska na dugme ***button2*** učitava se cifra za prikaz. Vrednost cifre je broj sviča koji je uključen. Ukoliko je uključeno više svičeva, prioritet ima svič sa najvećim rednim brojem. Prilikom detecije pritiska dugmeta upaliti diodu ***led0***. Dioda ***led0*** se gasi čim neki svič promeni svoju vrednost. Cifre sa vrednošću od nula do dva, nije moguće prikazati. Ako nije uneta cifra ne treba ništa prikazivati.

## 2. Faza (5 poena, pločica)

Unaprediti uređaj iz prethodne faze tako da može prikazati prethodnih 16 unetih cifara. Pritiskom na dugme ***button1*** prikazuje se cifra koja je uneta prva pre one cifre koja se trenutno prikazuje. Pritiskom na ***button1*** u slučaju kad se prikazuje cifra koja je najranije uneta, prelazi se na prikazivanje najskorije unete cifre. Ukoliko se unese nova cifra u bilo kom trenutku, ona postaje najskorije uneta cifra i ona se prikazuje. Ako nije uneta ni jedna cifra ne treba ništa prikazivati.

## 3. Faza (5 poena, pločica)

Unaprediti uređaj iz prethodne faze tako da postoje dva moda rada. Prvi mod rada je isti kao u prethodnoj fazi. To je i mod rada u kome se uredjaj nalazi nakon asinhronog reseta. Drugi mod rada je prikazivanje poslednjih 16 cifara, gde se svaka cifra prikazuje jednu sekundu. Nakon prikazivanje najranije unete cifre prelazi se na prikaz najskorije unete cifre. Promena moda uređaja vrši se pomoću dugmeta ***button0***. Menjanje moda rada moguće je raditi naizmenično.

## 4. Faza (5 poena, pločica)

Napraviti uređaj koji sadrži četiri identična uređaja iz prethodne faze. Poduređaj koji se kontroliše određen je svičevima ***sw1*** i ***sw2***. Tačka pored cifre treba da označi koji je poduređaj aktivan. U slučaju da su sva četiri poduređaja u drugom modu rada, treba detektovati slučaj kada sva četiri poduređaja prikazuju istu cifru. U tom slučaju treba zaustaviti sve poduređaje i celokupan uređaj više ne reaguje ni na šta, osim na asinhroni reset.

## 5. Faza (5 poena, simulator)

Napraviti *testbench* koji sadrži modul iz faze 3. *Testbench* treba da generiše barem 1000 pritisaka dugmadi. U svakom modu rada treba se zadržati 10 perioda signala takta. Vreme čekanja sa sekunde skratiti na 2 periode signala takta. Prilikom simulacije prikazati vremenski oblik svih bitnih signala u okviru datog *testbench*.

## 6. Faza (5 poena, simulator)

Unaprediti *testbench* iz faze 5 tako da vrši proveru da li su izlazni podaci tačni. Provera izlaznih podataka vrši se u svakoj periodi signala takta i za svaki mogući slučaj.