HSC Infos zu UE6

Christoph Viehboeck

\today

1 Interrupts

- Hinzufügen eines Interrupts in den Cordic Core
- $\bullet\,$ HLS Synthese mit Interrupt
- SC_{Thread} sensitiv auf bool Leitung
- Interrupt muss auch rückgesetzt werden
- IRQ Handling
- Design Erklärung

2 Firmware

Handling der Interrupts in der Firmware soll gleich dem des Timers erfolgen. Daher sollten wie beschrieben die Funktionen implementiert werden.

- Aufbau der FW als wenn diese auf HW läuft
- Alle Strukturen Schnittstellen gleich
- Basisadressen

Einfacher Austausch der API wenn VP fertig ist und auf der HW verwendet werden kann.

- Naming: X<instance> <function>
- Error Handling für die Berechnung
 - Erweiterung Rückgabewert
 - Interrupt wait loop