DMA模块与viterbi模块通信接口设计

1. 简述

dma模块已经把来自viertbi模块的编码数据成功的传输到外设内存区的一个16bit内存代码下了。在利用标准解码模板把这16bit数据读出来并且正确的写入一个寄存器里面。再把这个数据送入一个fifo中并且送出两个并行的4bit数据以及使能信号。当数据随时钟变化的时候使能位有效，当fifo进入即将满或者即将空的时候，使能位无效。