

ΕΡΓΑΣΤΗΡΙΑΚΕΣ ΑΣΚΗΣΕΙΣ ΣΧΕΔΙΑΣΗΣ ΣΥΣΤΗΜΑΤΩΝ ΜΕ CAD

ΠΑΝΑΓΙΩΤΗΣ ΠΑΠΑΝΙΚΟΛΑΟΥ ΑΜ 1067431 ΕΤΟΣ 4

2022-07-06

ΑΣΚΗΣΗ 1

Πίνακας καθυστερήσεων:

7408	74ALS08	74AS08	74S08	74LS08
Χρόνος καθυστέρησης μετάβασης στο λογικό 0	27	9	4	8
Χρόνος καθυστέρησης μετάβασης στο λογικό 1	27	9	4	8

ΑΣΚΗΣΗ 2

Δεν κατάφερα να κάνω την άσκηση 2. Ορισμένα καλώδια φάνηκε στο simulation πως δεν ήταν συνδεδεμένα, ή ίσως το module που προσπαθούσα να τα συνδέσω δεν λειτουργούσε, και δεν βρήκα γιατί.

ΑΣΚΗΣΗ 3

Τα παραδοτέα σχηματικά είναι τα DESIGN_ASK3_SINGLE και DESIGN_ASK3_DOUBLE. Για την επιλογή μόνο ενός επιπέδου για διαδρόμηση άλλαξα τα Nets από το Database Spreadsheets.

ΑΣΚΗΣΗ 4

Από την προσομείωση προέκυψε ότι η καθυστέρηση είναι 34ns, άρα η μέγιστη συχνότητα λειτουργίας είναι 29.4MHz. Το αρχείο stimulus βρίσκεται στο φάκελο 4_simul. Δεν κατάφερα να κάνω το μέρος Γ της άσκησης 4.

ΑΣΚΗΣΗ 5

1. Έχει υλοποιηθεί στο `count4b.v`
2. Έχει υλοποιηθεί στο `count8b.v`. Η είσοδος επίτρεψης του high order nibble έχει συνδεθεί με το and των 4 ψηφίων του lower order nibble.
3. Έχει υλοποιηθεί στο `testCount8b.v`. Είναι αντιγραφή του `test-counter.v`.
4. Ο μετρητής λειτούργησε όπως περίμενα.
5. Υλοποίηση στο φάκελο `syncCounter8Bit`
6. Υλοποίηση στο φάκελο `delayCounter8Bit`. Η καθυστέρηση του μετρητή 8 ψηφίων θα είναι ίδια με αυτή του μετρητή 4 ψηφίων, αφού ο high order μετρητής δεν περιμένει τα αποτελέσματα του low order στον ίδιο κύκλο. Αφού το ρολόι Αν υποθέσουμε ότι μια “χρονική στιγμή” είναι ένας κύκλος ρολογιού στη μέγιστη συχνότητα του FPGA 100MHz τότε αν το module έχει καθυστέρηση 20 στιγμές η μέγιστη συχνότητα λειτουργίας του θα είναι $100\text{MHz}/20 = 5\text{MHz}$

ΑΣΚΗΣΗ 6

1. Υλοποίηση στο φάκελο `readBinary`. Η χειρότερη καθυστέρηση είναι 12.295ns, άρα η μέγιστη συχνότητα λειτουργίας είναι 81.33MHz.
2. Υλοποίηση στο φάκελο `multiplypos` για τη περίπτωση α και `multiplyneg` για τη περίπτωση β. Η χειρότερη καθυστέρηση είναι 13.198ns για τη περίπτωση α και 12.309 για τη β, άρα η μέγιστη συχνότητα λειτουργίας είναι 75.77MHz και 81.24MHz αντίστοιχα.

Το αρχείο προγραμματισμού σε κάθε περίπτωση είναι ονομασμένο `top.ucf`.

ΑΣΚΗΣΗ 7

Η λειτουργία stop-watch υλοποιήθηκε στο φάκελο `stopwatch`. Προστέθηκαν 2 register, `pss` και `pts`, τα οποία κρατάνε τα ψηφία που απεικονίζονται και ενημερώνονται με τις τιμές από το μετρητή μόνο όταν ο διακόπτης παγώματος είναι ανενεργός. Η λειτουργία μέτρησης δεκάτων υλοποιήθηκε στο φάκελο `subsecond`. Το `cnt25` έχει αλλάξει για να μετράει το 1/10 της τιμής που μετρούσε πριν και το `secondcounter` έχει επεκταθεί ώστε να βγάζει ως επιπλέον έξοδο τα δέκατα του δευτερολέπτου.

ΑΣΚΗΣΗ 8

1. Δεν συμβαίνει τίποτα κρατώντας ένα πλήκτρο κρατημένο, καθώς το πάτημα ενός πλήκτρου καταχωρείται μόνο μόλις το αφήσουμε.
2. Λειτουργία προηγούμενου πλήκτρου: Υλοποίηση στο φάκελο `last_digit`. Στο `kbd_protocol` προστέθηκε ως έξοδος το `f0` ώστε να υπάρχει ειδοποίηση όταν πρόκειται να αλλάξει το ψηφίο. Στο `module eight` προστέθηκε το `register right` που κρατάει την τιμή του προηγούμενου ψηφίου και ενημερώνεται με το παρόν ψηφίο όταν ανιχνευτεί το `f0`.

Λειτουργία `calculator` : Στο φάκελο `calculator`. Προστέθηκαν `modules` για καθεμία από τις 4 πράξεις. Όταν πατηθεί κουμπί που αντιστοιχεί σε πράξη το παρόν ψηφίο τίθεται στο αποτέλεσμα αυτής της πράξης μεταξύ των 2 προηγούμενων ψηφίων `modulo 10` και το προηγούμενο ψηφίο τίθεται στο παρόν ψηφίο.