



北京航空航天大学计算机学院

School of Computer Science and Engineering, Beihang University

计算机组成 (2020级)

计算机组成课程组

(高小鹏、刘旭东、肖利民、栾钟治、万寒)

Tel : 82316285

Mail: liuxd@buaa.edu.cn

liuxd@act.buaa.edu.cn

❖ 课程

- 课程名称：计算机组成（Computer Organization）
- 任课教师：刘旭东（理论课程）、万寒（实验课程）
- 学时学分：64学时（理论）+48学时（实验）/5.5学分

❖ 理论课程教学目的

- 从原理性的角度出发，以**MIPS系统**为主要研究对象，讲述计算机硬件系统的组成、各部件的结构及其底层硬件工作原理，使学生理解计算机的组织与结构和工作过程，掌握计算机硬件系统的基本设计方法，培养学生分析、设计和开发计算机硬件系统的基本能力，为后续课程打下坚实基础。

❖ 实验课程教学目的

- 以MIPS体系结构指令集为例，理解计算机软硬件接口
 - 能够编写一定规模的汇编语言程序
 - 能够根据每条指令的操作语义总结出处理需求，对应至功能部件
 - 根据处理需求的逻辑关系建立功能部件的连接关系
- **自主开发MIPS流水线CPU**
 - 掌握流水线CPU的工作原理及其构造方法
 - 用工程方法开发符合工业标准且具有一定工程规模的流水线CPU
 - 通过工程能力训练过程建立系统观点

❖ 主要目标：理解并掌握计算机的运行原理

- 学习计算机硬件的组成
- 掌握计算机硬件的设计
- 理解计算机硬件/软件的协同机制

❖ 核心任务：实现基于MIPS的功能型计算机

- 以数字电路为基础，设计MIPS的功能组件
- 以功能组件为基础，构造MIPS CPU
- 编写MIPS程序，验证系统功能

❖ 助教信息

- 孟祥鑫，BY1806131，mengxx@act.buaa.edu.cn

理论学时分配：总学时64学时

序号	内容	学时数
第1讲：计算机组成概述	<ul style="list-style-type: none">● 计算机基本组成与典型架构● 计算机中数的表示● 计算机程序执行基本原理	4
第2讲：组合逻辑设计	<ul style="list-style-type: none">● 布尔代数，逻辑函数的表示（2学时）● 逻辑门电路（2学时）● 基本组合逻辑部件设计（4学时）	8
第3讲：时序逻辑设计	<ul style="list-style-type: none">● 锁存器与触发器（2学时）● 有限状态机FSM（2学时）● 时序电路设计与分析（4学时）	8
第4讲：主存储器	<ul style="list-style-type: none">● 基本存储单元电路（1学时）● 存储器芯片结构（1学时）● 存储器的扩展（2学时）	4
第5讲：指令系统与MIPS汇编语言	<ul style="list-style-type: none">● 指令系统概述● 典型指令系统简介（MIPS, X86）● MIPS汇编语言编程	6
第6讲：MIPS处理器设计	<ul style="list-style-type: none">● 处理器设计概述（2学时）● MIPS单周期处理器设计（4学时）● MIPS多周期处理器设计（4学时）● MIPS流水线处理器设计（6学时）	16
第7讲：高速缓存存储器与虚拟存储系统	<ul style="list-style-type: none">● 高速缓存存储器（4学时）● 虚拟存储系统（2学时）	6
第8讲：外部存储器与输入输出方式	<ul style="list-style-type: none">● 外部存储器（2学时）● 输入输出方式（4学时）	6
机动	<ul style="list-style-type: none">● 习题课（4学时）● 总复习（2学时）	6

实验安排

序号	项目名称	课下测试 (PW)	课上测试 (PT)	启动周	工作周数	检查周
预备	基础知识, Logisim, 汇编, Verilog-HDL	SPOC平台完成自学 9月7日平台开放, 校历第六周周二17时截止教程部分评测提交		1	5	6
P0	部件及状态机设计 (Logisim)	搭建CRC校验码计算电路, ALU, GRF, 正则表达式匹配	Logisim完成部件及FSM设计	6	1	7
P1	部件及状态机设计 (Verilog-HDL)	实现splitter, ALU, EXT, 格雷码计数器, 合法表达式识别	Verilog-HDL完成部件及FSM设计	7	1	8
P2	汇编语言	矩阵乘法、回文串判断、卷积运算	选择题+编程题	8	1	9
P3	Logisim开发单周期CPU	完成支持8条指令的单周期CPU设计	新增指令	9	1	10
P4	Verilog开发单周期CPU	完成支持10条指令的单周期CPU设计	新增指令	10	1	11
P5	Verilog开发流水线CPU(1)	完成支持10指令流水线CPU设计	流水线工程化方法	11	1	12
P6	Verilog开发流水线CPU(2)	完成支持50指令流水线CPU设计	流水线工程化方法	12	1	13
P7	Verilog开发MIPS微系统	完成微型MIPS系统设计 开发简单I/O, 验证中断	现场测试	13	2	15-17

实验安排——预备阶段（第1-5周）

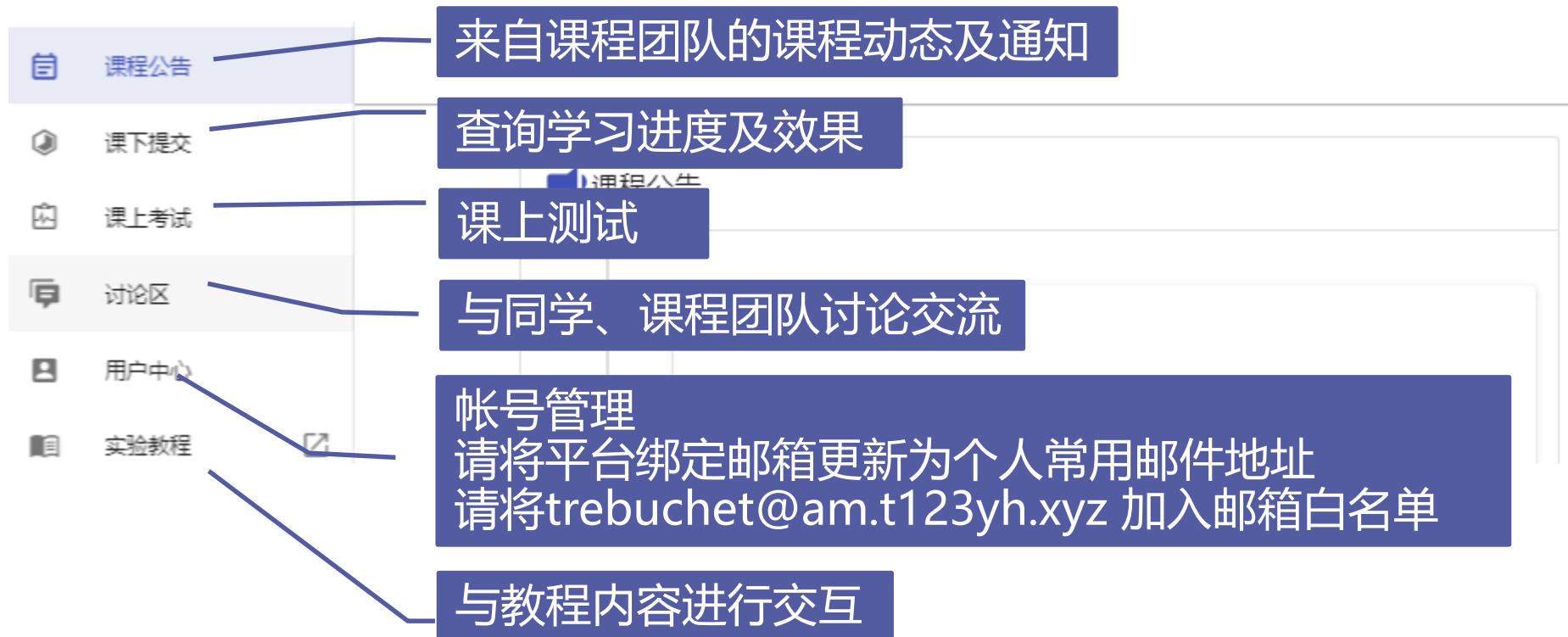
❖ 目标：学习相关基础知识、编程语言及设计工具

- 数制：二进制
- 数字电路：门电路、组合电路、时序电路
- 语言
 - Verilog-HDL：语法、数字系统硬件设计与验证
 - 汇编语言：MIPS指令集、汇编程序解析及设计
- 工具
 - Logisim：数字电路模拟器，具有直观友善的电路建模和仿真功能
 - ISE：硬件描述语言模拟器，搭建功能型计算机，并仿真验证
 - MARS：MIPS模拟器，辅助MIPS汇编程序编写、调试，设计验证

❖ 学习方式：在SPOC平台完成相关教学内容的自学与评测


- 平台已为9月1日在教务系统选课学生进行注册，重修生选课截止后统一加入
- 课程平台使用方法参看《计算机组成课程平台使用说明》
 - <https://bhpan.buaa.edu.cn/#/link/5C5846A383A05CCA93C1B084187F70F0>
有效期限：2021-10-03 23:59
访问密码：ZkZH

SPOC平台：基本使用 (1/2)



- ✓ 在登录、修改课程平台绑定邮箱过程中遇到问题，请发送邮件至 **co_account@cscore.net.cn**
- ✓ 在顺利登录平台后，访问教程学习中遇到的问题，请在课程平台讨论区发帖答疑
- ✓ 平台使用邮件进行课程公告、精华贴等内容的推送，**建议将平台邮箱设为个人常用邮箱。**

SPOC平台：基本使用 (2/2)

 计算机组成教程

课程各个单元，按照课程进度发布

Q 搜索

Welcome 课程信息 基础知识 Logisim Verilog-HDL 与 ISE MIPS 指令集及汇编语言

Logisim

欢迎来到 Logisim 的世界 >

Logisim 门电路 >

Logisim 门电路第一步

常见门电路

Tunnel

Probe

探索 Logisim 库

搭建 swap 电路

Logisim 组合电路 >

子电路

Wire Bundles

组合电路初步练习

多路选择器、译码器和多路分配器

应用中的多路选择器、译码器和多路分配器

利用 Logisim 进行组合逻辑分析

分析复杂电路

排序电路

Logisim 时序电路 >

Logisim 仿真与调试 >

应用与挑战 >

对应一组学习序列

Logisim 门电路第一步

Logisim 门电路

目录

Logisim 门电路

初学示例

- 工具布局
- 构建简单的异或电路
 - 放置门
 - 添加连线
 - 添加文本信息
 - 测试电路

- ✓ Lecture Video: 知识点视频讲解
- ✓ Lecture Text: 知识点讲解
- ✓ Quiz: 知识点测试 (选择/填空/判断等)
- ✓ Worked Example: 示例题解
- ✓ Project Work: 提交课下作业

0:00 / 6:21

❖ 实验开发：课下自学学习，并独立完成实验

- 1) 学习SPOC平台提供的学习材料
- 2) 在SPOC平台完成知识点评测（选择题、填空、判断题等）
- 3) 完成实验开发，并提交project至SPOC平台进行自动评测

❖ 实验考核：实验课进行测试评价完成质量

- 1) 基于SPOC平台完成知识点测评（选择题、填空、判断题等）
- 2) 以课下project为基础，在限定时间内实现课上新增设计要求
 - 第1步) 从SPOC平台下载个人课下提交的project
 - 第2步) 完善project以支持课上新增设计要求
 - 第3步) 提交project至SPOC平台进行自动评测
 - 第4步) 一对一方式，回答问题

对于任一实验，如未通过实验考核，须继续参加次周实验考核，直至通过考核

❖ 教学素材 (Lecture Video, Lecture Text)学习情况

- “Progress” 栏目将记录知识点评测情况(Quiz, Worked Example)

❖ 论坛活跃情况

- 近年来教学经验，更多与参与讨论，将更可能成功
- 能够努力利用网络资源搜索或以讨论的方式解决问题
 - 欢迎大家将未能解决的问题在论坛发布，寻求帮助
 - 希望大家将个人问题的解决方案在论坛分享，并积极帮助他人解决问题

❖ 学术诚信：自动评测及查重

- 将记录在SPOC平台的历次提交版本及评测结果，用于查重溯源
- 查重范围涵盖**本届及往届**
- **！！抄袭零容忍**
 - 我们鼓励大家交流、讨论，但请一定做到“学术诚实”！
 - 若发现重复率高，将人工复查，并进行答辩
 - 抄袭行为确认后，该生最终成绩为“零”（2016Fall，15人）

❖ 单次Project得分构成

- SPOC学习情况
- 课下Project Work完成情况
- 课上Project Test完成及问答情况

❖ 实验最终成绩

- 最终成绩由教程及历次Project成绩及SPOC论坛活跃度综合评定
 - 依据SPOC论坛活跃度（有效提问 / 回复）适度加分

❖ 特别说明：P5是课程及格线的必要条件

- 完成P5仅是及格的必要条件之一，但不是充分条件

计组实验教学团队

❖ 教师团队



高小鹏



万寒



张亮



李辉勇



杨建磊



傅翠娇

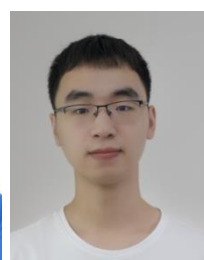
❖ 教辅团队 —— Student Teaching Assistant advisor



钟梓皓



孔祥浩



田韵豪



王鹏博



仲书璋



叶焯仁



王光祖



田旗舰



潘天蔚



马婧颖



刘传



郭衍培



樊佳昊



杜雨新



董翰元



陈纪源



陈昊



常浩轩

❖ 成绩评定

- 理论部分成绩：A，期末考试卷面成绩（满分100分）
- 实验部分成绩：B，成绩评定办法详见实验课程（满分100分）
- 平时作业成绩：，平时作业完成情况（满分10分）
- 总成绩 = $A*50\% + B*40\% + C$

❖ 补考

- 理论课补考：常规动作，参加补考考试
- 实验课补考：从挂掉的P开始，补考3小时内能做多少个P算多少个。

❖ 不及格重修

- 理论课重修：理论课补考仍然不及格，理论课重修；
- 实验课重修：从挂掉的P开始继续做

❖ 刷分重修

- 理论与实验：想重修哪部分就重修哪部分，从零开始重修

- ❖ 计算机组成与实现，高等教育出版社，高小鹏编著
- ❖ Computer Organization & Design - The Hardware / Software Interface，计算机组成与设计—硬件/软件接口（第3版或第4版），机械工业出版社，David A. Patterson & John L. Hennessy著
- ❖ Digital Design and Computer Architecture，数字设计和计算机体系结构，机械工业出版社，David Money Harris & Sarah L. Harris著

