实验二要求

1. 对照原理图，理解七段显示器的工作原理
2. 找出字符笔画对应的引脚
3. 用Verilog语言实现BCD-七段显示译码器，输入4位BCD码，输出7位直接驱动数码管显示
4. 每个工程独立建一个文件夹，不要覆盖；找到源文件，约束文件及bit文件的存储位置，验收时按要求演示