

LUCRAREA NR. 10

NUMĂRĂTOARE (II)

1. Scopul lucrării

Se verifică modul de comportare al unor numărătoare MSI, conform descrierii funcționale din catalog. Se studiază posibilitățile de realizare a diferite secvențe de numărare, sub și peste limita domeniului de numărare al numărătoarelor MSI disponibile. Se realizează mai multe variante de implementare a unor numărătoare modulo p .

2. Considerații teoretice

2.1 Generalități

Numărătoarele prezentate în lucrarea anterioară erau numărătoare modulo 2^n obținute prin interconectarea a n celule binare.

Un numărător modulo p este un numărător la care se folosesc numai p stări ($p < 2^n$), restul de $2^n - p$ fiind omise. Alegerea stărilor omise poate fi făcută în principiu arbitrar. Însă, în funcție de stările omise, pentru același număr p vor exista mai multe variante de numărătoare modulo p .

Un numărător modulo p se mai numește și *divizor prin p* .

Un numărător modulo 10 obținut dintr-un numărător binar pe 4 biți prin omiterea a 6 stări, și anume: 1010, 1011, 1100, 1101, 1110, 1111, este de fapt un numărător zecimal. Acesta se mai numește și numărător *decadic*.

2.2 Numărătoare MSI sincrone

2.2.1 Numărătoarele MSI 74162, 74163, 74192 și 74193

Există mai multe tipuri de numărătoare sincrone integrate, dintre care cele mai folosite sunt: 74162 și 74163, 74192 și 74193.

Circuitul 74163 (figura 10.1) este un numărător sincron binar direct. Singura deosebire dintre acest numărător și 74162 este că acesta din urmă este zecimal (numără numai de la 0 la 9), pe când 74163 numără de la 0 la

15. În rest, pinii sunt identici și semnificația semnalelor la pini de asemenea. Pentru ca circuitele să funcționeze intrările **ENT** (**EnableT** sau **CET** – **C**ount **E**nable **P**arallel) și **ENP** (**E**nable**P** sau **CEP** – **C**ount **E**nable **T**rickle) trebuie să ia valoarea 1 logic. Intrările notate **LD** (**L**oad sau **PE** – **P**arallel **E**nable) și **CLR** (**C**lear sau **SR** - **S**ynchronous **R**eset) sunt *sincrone* și realizează, în cazul în care sunt active (pe 0 logic) și în prezența unui impuls de ceas, încărcarea paralelă și respectiv resetarea număratorului. De exemplu, pentru a încărca paralel un anumit număr în numărător, se va proceda, în ordine, astfel:

1. pe liniile de date (**A-D** sau **P₀-P₃**) se stabilește numărul pe care dorim să-l încărcăm;
2. se activează intrarea **LD** cu 0 logic;
3. la sosirea următorului impuls de ceas, numărul va fi încărcat în numărător. Dacă apoi se dezactivează intrarea **LD** (cu 1 logic), procesul de numărare va continua plecând de la starea încărcată anterior.

În mod analog se procedează și pentru intrarea **CLR** (sau **SR** – **S**ynchronous **R**eset), rezultatul fiind aducerea număratorului în starea 0 (resetare):

1. se va activa linia **CLR** (**SR**) cu 0 logic;
2. la sosirea următorului impuls de ceas, numărătorul va fi resetat (adus la zero). Dacă apoi se dezactivează intrarea **CLR** (cu 1 logic), procesul de numărare va continua plecând din starea zero.

În starea 15 (pentru 74163), respectiv 9 (pentru 74162), se va activa (va lua valoarea 1 logic) ieșirea **RCO** (**R**ipple **C**arry **O**utput sau **TC** – **T**erminal **C**ount), cu semnificația de transport (se folosește la cascada numărătoarelor). În tabelul 10.1 sunt descrise operațiile care pot fi executate de numărătorul sincron binar direct 74163.

Tabel 10.1 Operațiile efectuate de numărătorul sincron binar direct 74163

Operație	Descriere	$\overline{\text{CLR}}$	$\overline{\text{LD}}$	ENP
CLEAR (șterge)	$(Q_D, Q_C, Q_B, Q_A) \leftarrow (0,0,0,0)$ $\text{RCO} = Q_D \cdot Q_C \cdot Q_B \cdot Q_A \cdot \text{ENT}$	0	\emptyset	\emptyset
LOAD (încarcă paralel)	$(Q_D, Q_C, Q_B, Q_A) \leftarrow (D, C, B, A)$ $\text{RCO} = Q_D \cdot Q_C \cdot Q_B \cdot Q_A \cdot \text{ENT}$	1	0	\emptyset
HOLD (memorează)	$(Q_D, Q_C, Q_B, Q_A) \leftarrow (Q_D, Q_C, Q_B, Q_A)$ $\text{RCO} = Q_D \cdot Q_C \cdot Q_B \cdot Q_A \cdot \text{ENT}$	1	1	0
COUNT (numără)	$(Q_D, Q_C, Q_B, Q_A) \leftarrow [(Q_D, Q_C, Q_B, Q_A) + (0,0,0,\text{ENT})] \bmod 16$ $\text{RCO} = Q_D \cdot Q_C \cdot Q_B \cdot Q_A \cdot \text{ENT}$	1	1	1

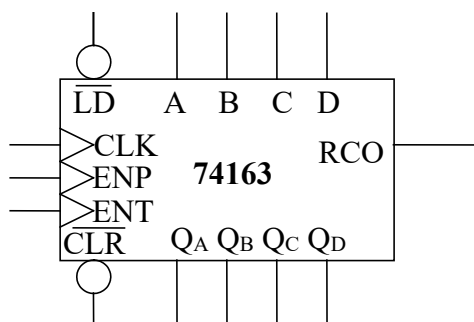


Figura 10.1 Numărătorul integrat MSI 74163

Circuitul 74193 (figura 10.2) este un numărător sincron binar și bidirecțional (poate număra atât crescător cât și descrescător). Singura deosebire dintre acest numărător și 74192 este că acesta din urmă este zecimal, numără numai în bucla 0-9 sau 9-0, pe când 74193 numără în bucla 0-15 sau 15-0. În rest, pinii sunt identici și semnificația semnalelor la pini de asemenea. Intrările notate **LD** (Load sau **PL** - **Parallel Load**) și **CLR** (Clear sau **MR** - **Master Reset**) sunt *asincrone* și realizează, în cazul în care sunt active, încărcarea paralelă și respectiv resetarea numărătorului. De exemplu, pentru a încărca un anumit număr în numărător, se va proceda, în ordine, astfel:

1. pe liniile de date (**A-D** sau **P₀-P₃**) se va stabili numărul pe care dorim să-l încărcăm;
2. se va activa intrarea **LD** (cu 0 logic). Imediat, numărul de pe intrările de date se încarcă în numărător. Dacă apoi se dezactivează intrarea **LD** (cu 1 logic), procesul de numărare va continua plecând din starea încărcată anterior.

De remarcat că la acest numărător, spre deosebire de 74163, nu mai este necesară prezența unui impuls de ceas pentru încărcare paralelă: la simpla activare a intrării **LD**, datele de pe **A-D** se înscriu în numărător.

În mod analog se procedează și pentru intrarea **CLR** (**MR**), rezultatul fiind aducerea numărătorului în starea 0 (resetare):

1. se va activa linia **CLR** (**MR**) cu 1 logic;
2. imediat, numărătorul va fi resetat (adus la zero). Dacă apoi se dezactivează intrarea **CLR** (cu 0 logic), procesul de numărare va continua plecând din starea zero.

Aceste numărătoare au două regimuri de lucru, corespunzătoare numărării crescătoare sau descrescătoare, deci sunt reversibile. În cazul în care se primește un impuls de ceas pe intrarea **CountUp** (sau **CP_U**), numărătorul va număra crescător, iar dacă se primește un impuls de ceas pe

intrarea **CountDown** (sau **CP_D**), va număra descrescător. Numărătorul nu permite activarea simultană a celor 2 impulsuri de ceas.

În starea 15 (pentru 74193), respectiv 9 (pentru 74192), se va activa ieșirea **Carry** (sau **TC_U** – **Terminal Count Up**) – dacă regimul de lucru este de numărare crescătoare, iar în starea 0 (atât pentru 74193 cât și pentru 74192), se va activa ieșirea **Borrow** (sau **TC_D** – **Terminal Count Down**) – dacă regimul de lucru este de numărare descrescătoare. Aceste ieșiri, cu semnificația de transport sau împrumut, se folosesc la cascada numărătoarelor și sunt active pe 0 logic.

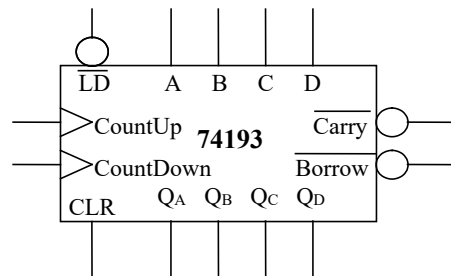


Figura 10.2 Numărătorul integrat MSI 74193

Pentru extinderea domeniului de numărare se conectează circuitele în cascadă. Prin conectarea circuitelor 74163 ca în figura 10.3 se obține un numărător pe 8 biți care va număra de la 0 la 255. Pentru ca schema să funcționeze intrările **ENT** (**EnableT**) și **ENP** (**EnableP**) neconectate trebuie să ia valoarea 1 logic.

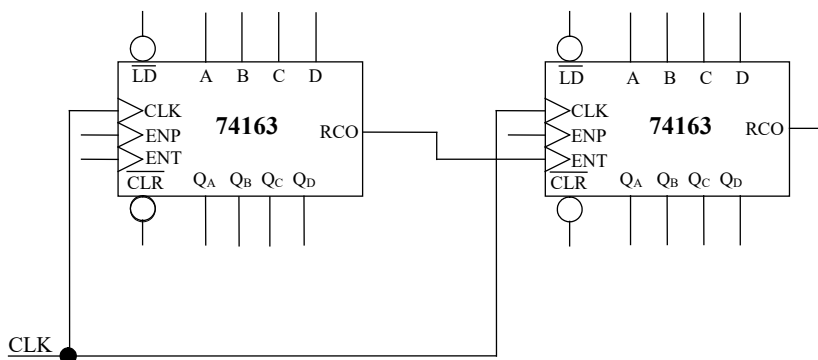


Figura 10.3 Cascadarea numărătoarelor sincrone 74163

2.3 Numărătoare modulo p

2.3.1 Numărătoare modulo p realizate cu circuite 74192 și 74193

Cu ajutorul acestor numărătoare MSI se pot realiza numărătoare modulo p directe sau inverse prin intermediul unei logici combinaționale adecvate.

Dar cu aceste circuite se pot realiza și numărătoare programabile, care nu necesită o logică combinațională suplimentară. Vom prezenta în continuare un exemplu utilizând circuitului 74193 (numărător sincron binar reversibil).

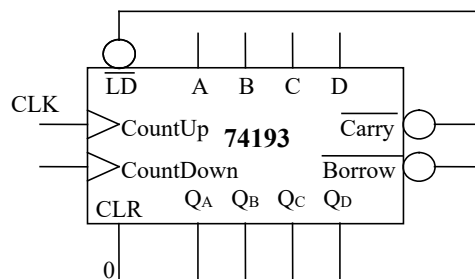


Figura 10.4 Numărător modulo p realizat cu numărător 74193 (se pierde ultima stare)

Dacă aplicăm intrărilor A-D ale numărătorului 74193, legat ca în figura 10.4, o secvență oarecare, în momentul în care numărătorul numărând direct va ajunge în starea 1111, ieșirea de transport Carry va deveni 0 și va determina, prin activarea intrării LD, încărcarea asincronă a numărătorului cu acea secvență (dar se pierde o stare).

Pentru ca încărcarea secvenței respective (de exemplu 1010) să se facă cu o întârziere față de momentul trecerii numărătorului în ultima stare (1111) vom introduce un bistabil D care să întârzie cu o perioadă de tact semnalul Carry și apoi să comande intrarea de încărcare LD. Schema este prezentată în figura 10.5. Secvența de numărare va fi 1010, 1011, 1100, 1101, 1110, 1111 și din nou 1010 (se stă 2 perioade în 1010 și apoi se trece la 1011, ...).

Modul acesta de conectare poate fi utilizat și pentru numărătorul sincron zecimal 74192, dar secvența detectată pe TC_U este 1001 în loc de 1111.

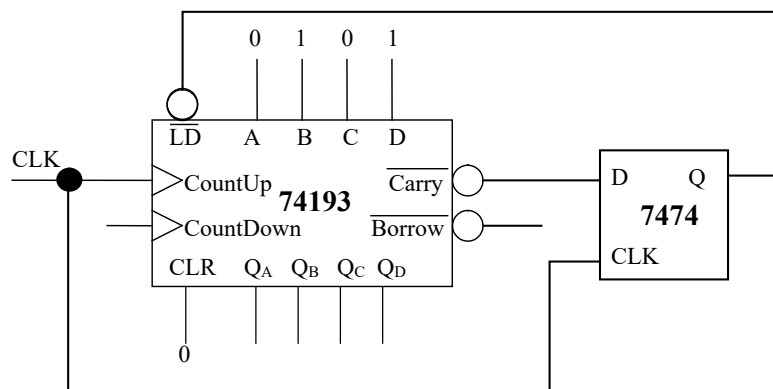


Figura 10.5 Numărător modulo p realizat cu circuitul 74193

2.3.2 Numărătoare modulo p realizate prin aducere la 0

În cazul în care dorim realizarea unui numărător modulo p vom proceda astfel:

- determinăm numărul minim de celule de memorie necesare pentru realizarea numărătorului cu relația:

$$2^n \geq p$$

- interconectăm celulele numărătorului astfel încât din cele 2^n stări posibile să se omită $2^n - p$ stări.

Metoda aducerii la 0 este frecvent utilizată pentru realizarea numărătoarelor modulo p , în special cu numărătoarele MSI 7490, 7493, 74192, 74193 care dispun de intrări asincrone de ștergere.

Această metodă constă din următoarele etape:

- se lasă numărătorul să evolueze normal până în starea $p-1$;
- în momentul în care se atinge starea p se aplică printr-o logică combinațională un impuls de ștergere a tuturor celulelor numărătorului.

Ne propunem să realizăm cu circuitul 7493 (numărător asincron binar) un numărător modulo 4. Secvența de numărare a acestui numărător este: 000, 001, 010, 011, 000. Pentru a realiza această secvență este necesar să se aducă numărătorul în starea 000 prin activarea intrărilor asincrone de ștergere R0(1) și R0(2), atunci când numărătorul ajunge în bucla de numărare în starea 100 (figura 10.6).

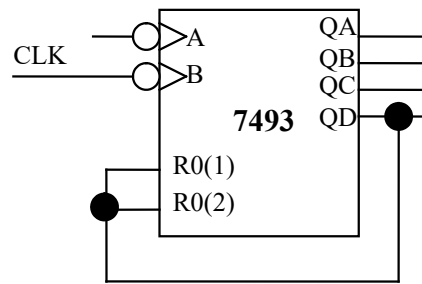


Figura 10.6 Numărător modulo 4 realizat cu circuitul 7493

Pentru realizarea unui numărător modulo 14 va fi necesară o logică combinațională care să aducă intrările R0(1) și R0(2) în 1 atunci când numărătorul ajunge în starea 1110 (figura 10.7).

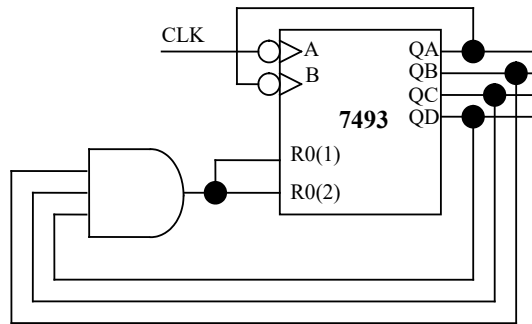


Figura 10.7 Numărător modulo 14 realizat cu circuitul 7493

În mod asemănător se poate realiza orice numărător modulo p cu p mai mic decât 16 sau prin conectarea în cascadă pentru $16 < p < 255$.

3. Desfășurarea lucrării

1. Se testează funcționarea corectă a numărătoarelor MSI 74162, 74163, 74192, 74193, 7490, 7493. Se verifică intrările de încărcare și de resetare, constatându-se diferențele dintre aceste funcții la 74162, 74163 și 74192, 74193 (încărcare paralelă și resetare sincrone și asincrone; nivel logic activ pe 0 sau 1).
2. Se realizează diferite numărătoare modulo p cu aducere la 0, cu circuitele MSI anterioare, după modelele prezentate în lucrare.

3. Se va implementa un numărător care să numere în bucla 3-12, cu ajutorul unui circuit 74163.
4. Verificați funcționarea montajelor din figurile 10.4 și 10.5.
5. Se implementează toate numărătoarele prezentate în lucrare folosind Logisim și se realizează și simularea funcționării acestora. Cum se remarcă la simulare deosebirile dintre intrările sincrone și cele asincrone?