

# LUCRAREA NR. 9

## NUMĂRĂTOARE (I)

### **1. Scopul lucrării**

Se realizează numărătoare asincrone, sincrone, binare și zecimale, directe, indirecte și reversibile, sintetizate cu bistabile D, T sau JK. Se studiază avantajele și dezavantajele proprii fiecărei implementări. Numărătoarele prezentate sunt apoi implementate cu ajutorul Logisim.

### **2. Considerații teoretice**

Numărătoarele sunt circuite logice secvențiale specializate pentru probleme de temporizare și control. Se pot realiza numărătoare pentru a număra în orice mod de codificare a informației, cu condiția ca pentru fiecare număr cuprins în gama de înregistrare (bucă) numărătorului, acesta să prezinte câte o stare distinctă.

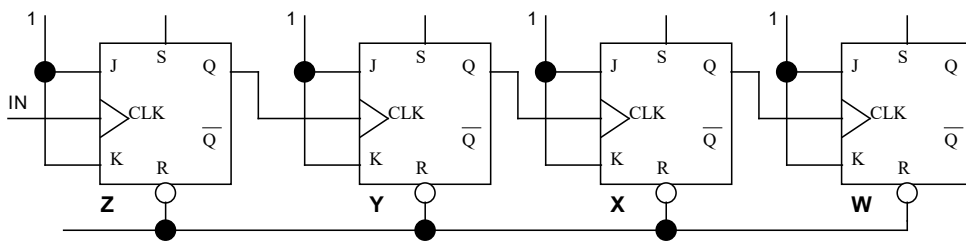
Numărătoarele se clasifică după următoarele criterii:

- modul de codificare a informației (binare, binar-zecimal, modulo  $p$ );
- modul de comutare a bistabilelor din numărător (asincrone, sincrone);
- modul de modificare a stărilor numărătorului (directe, indirecte, reversibile).

Un numărător binar înregistrează în sistemul de numerație binar succesiunea impulsurilor aplicate la intrare. Capacitatea de numărare a numărătorului binar depinde de numărul bistabilelor. Considerând pentru fiecare număr o stare distinctă, rezultă că acesta poate număra în gama  $0 \div 2^n - 1$ ,  $n$  fiind numărul bistabilelor. Există multe situații în care nu sunt necesare  $2^n$  stări. Dacă numărătorul are  $p = 2^n - k$  stări în buclă să de numărare înseamnă că este un numărător modulo  $p$ . Se definește *capacitatea* unui numărător ca fiind numărul de stări distincte pe care le are. *Factorul de divizare* al numărătorului este raportul dintre numărul impulsurilor de la intrare și numărul impulsurilor de la ieșire. Astfel, unul dintre domeniile de largă aplicabilitate a numărătoarelor îl constituie divizoarele de frecvență.

### 2.1. Numărătoare asincrone binare și zecimale

La începuturile proiectării numărătoarelor electronice s-a folosit modul de funcționare asincron sau cu transport intern. În acest mod de funcționare, impulsul de numărare este introdus în prima secțiune a numărătorului, iar ieșirea fiecărei secțiuni comandă intrarea de tact a următoarei secțiuni, ca în figura 9.1, unde numărătorul este realizat cu bistabile T.

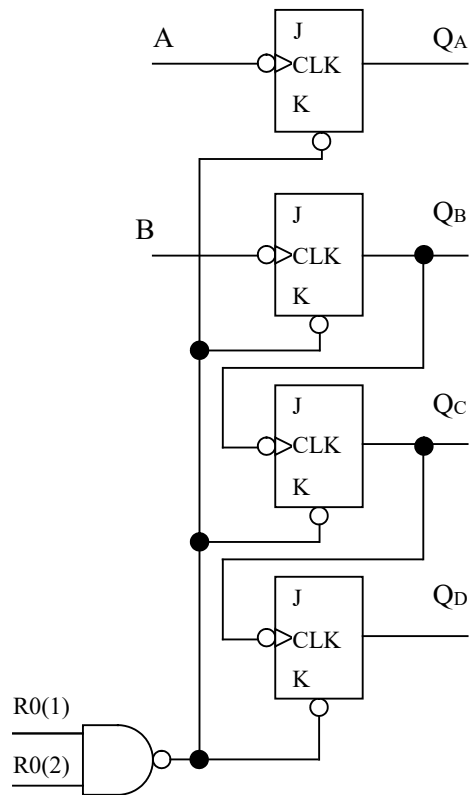


**Figura 9.1** Numărător asincron binar

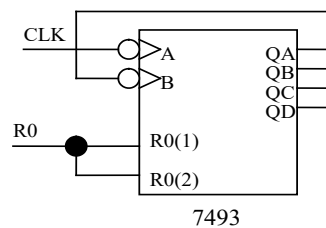
Funcționarea acestui tip de numărător este asincronă în raport cu impulsul de numărare recepționat la intrare. Schema prezintă dezavantajul că numărătorul urmărește impulsul de intrare cu o întârziere mare și variabilă. Acesta este un serios factor de limitare în utilizarea numărătoarelor asincrone.

Numărătorul asincron binar există și sub formă de circuit integrat, în mai multe variante constructive MSI. Un exemplu este circuitul 7493, unde ieșirea  $Q_A$  este legată direct la intrarea B.

În figura 9.2 este reprezentată structura internă a numărătorului asincron integrat 7493, iar în figura 9.3 este prezentat modul de conectare a terminalelor circuitului 7493, pentru realizarea unui numărător binar direct pe 4 biți, la fel cu cel din figura 9.1.

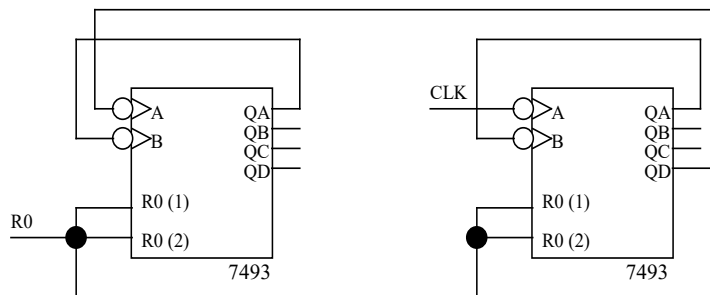


**Figura 9.2** Schema internă a numărătorului asincron 7493



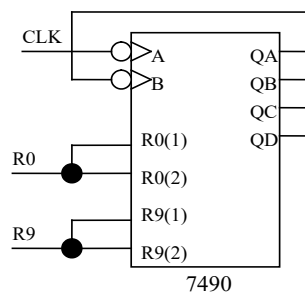
**Figura 9.3** Numărător direct pe 4 biți realizat cu 7493

Pentru extinderea domeniului de numărare se conectează circuitele în cascadă. Prin conectarea circuitelor ca în figura 9.4 se obține un numărător asincron binar direct pe 8 biți, care va număra de la 0 la 255.



**Figura 9.4** Numărător pe 8 biți obținut prin cascaderare

Circuitul integrat 7490 (figura 9.5) este un numărător asincron a cărui comportare este asemănătoare cu cea a circuitului 7493, cu deosebirea că 7490 este zecimal (are 10 stări distincte).



**Figura 9.5** Numărătorul MSI 7490

Extinderea domeniului de numărare se face tot prin cascaderare.

## 2.2 Numărător sincron binar serie

Numărătorul sincron binar a fost realizat după tipul asincron și deoarece creează mai puține probleme în aplicații, a devenit în scurt timp foarte utilizat. Multe tipuri de numărătoare sincrone ca: binar de 4 biți, BCD, decadice (zecimale), reversibile, toate cu încărcare paralelă, au devenit larg răspândite. O parte dintre acestea sunt disponibile comercial ca circuite integrate. Unele sunt implementate cu bistabile de tip JK, T, iar altele sunt o combinație de bistabile RS și JK.

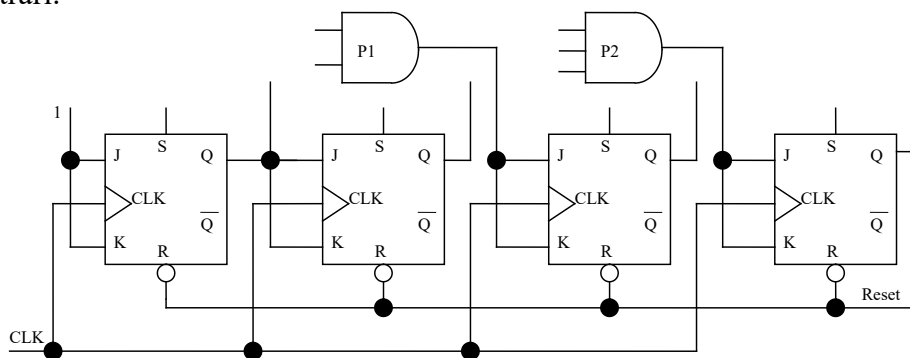
În figura 9.6 este prezentată implementarea unui numărător sincron binar serie, cu bistabile JK conectate în configurație de bistabile de tip T. În



Intrările J și K sunt comandate cu ajutorul porților P<sub>1</sub> și P<sub>2</sub> în conformitate cu tabelul de adevăr (tabelul 9.1). Conform tabelului, respectiv coloanei Q<sub>0</sub>, intrările primului bistabil trebuie legate la nivel 1 logic. Al doilea bistabil basculează din două în două impulsuri de ceas, conform coloanei Q<sub>1</sub>, adică atunci când Q<sub>0</sub> trece din 1 logic în 0 logic. Deci vom lega intrările J<sub>1</sub> = K<sub>1</sub> la ieșirea Q<sub>0</sub> a primului bistabil. Al treilea bistabil basculează din 4 în 4 impulsuri, conform coloanei Q<sub>2</sub>, adică atunci când Q<sub>0</sub> și Q<sub>1</sub> trec din 1 logic în 0 logic. Această coloană este asigurată de poarta P<sub>1</sub>, la ieșirea căreia au fost legate J<sub>2</sub> și K<sub>2</sub>. La fel se petrec lucrurile și pentru bistabilul al patrulea, care este comandat de poarta P<sub>2</sub>.

### 2.3 Numărător sincron binar paralel

O mărire suplimentară a vitezei de lucru a numărătorului sincron binar direct de tip serie se poate obține dacă porțile ȘI nu se leagă în cascadă. Fiecare poartă ȘI are cuplate direct pe intrările sale ieșirile bistabilelor care condiționează deschiderea bistabilului următor (figura 9.7). Acest fapt determină utilizarea unor porți ȘI cu un număr mai mare de intrări.

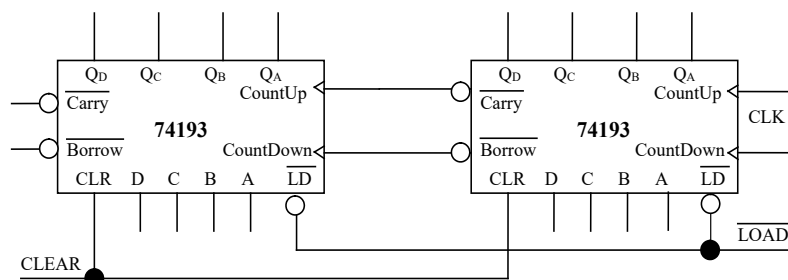


**Figura 9.7** Numărător sincron binar paralel direct, cu bistabile JK în configurație de tip T

### 2.4 Numărător sincron binar reversibil

Numărătorul sincron binar reversibil este disponibil sub formă de circuit integrat 74193. El este prevăzut cu 2 intrări de ceas, **CountUp** pentru numărare directă și **CountDown** pentru numărare inversă. Numărătorul mai are disponibile două ieșiri, realizate prin două porți suplimentare de tip ȘI-NU, pentru generarea comenzilor **Carry** = 0 când numărătorul “se umple”:

$Q_A = Q_B = Q_C = Q_D = 1$  și **Borrow** = 0 când numărătorul “se golește”:  $Q_A = Q_B = Q_C = Q_D = 0$ . Aceste ieșiri se folosesc pentru conectarea în cascadă a numărătoarelor (figura 9.8).

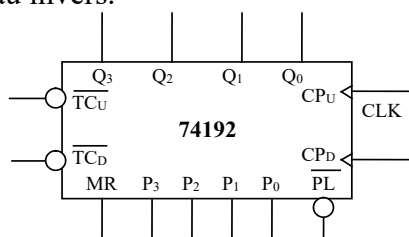


**Figura 9.8** Legarea în cascadă a numărătorului sincron binar reversibil (integratul 74193)

Numărătorul realizat în figura 9.8 va număra în intervalul 0-255, direct sau invers, după cum se aplică semnalul de ceas CLK pe **CountUp** sau pe **CountDown**.

## 2.5 Numărător sincron zecimal reversibil

Acest numărător este disponibil sub forma circuitului integrat 74192 (figura 9.9) și are intrări și ieșiri cu același rol (însă altă denumire) ca și circuitul 74193. Diferența constă în faptul că numărătorul numără de la 0 la 9 sau invers, iar la conectarea în cascadă a 2 numărătoare de acest tip, numără de la 0 la 99 sau invers.



**Figura 9.9** Numărător sincron zecimal reversibil (integratul 74192)

## 3. Desfășurarea lucrării

1. Se realizează numărătorul asincron binar direct din figura 9.1 cu bistabile integrate JK, 7473 sau 7476.

2. Se studiază numărătorul asincron binar direct MSI 7493 (figurile 9.2 și 9.3).
  - a) Se verifică funcționarea numărătorului de 1 bit prin legarea ieșirii  $Q_A$  la un LED și a intrării A la un generator de tact.
  - b) Se verifică funcționarea numărătorului pe 4 biți făcând legăturile din figura 9.3 și legând  $R_0$  la masă.
  - c) Se urmăresc ieșirile când  $R_0$  este conectat la  $V_{cc}$  ( $R_0 = 1$ , adică  $CLEAR = 0$ ,  $Q_A Q_B Q_C Q_D = 0000$ ).
  - d) Se verifică funcționarea numărătorului pe 8 biți făcând legăturile pentru cascada ca în figura 9.4.
3. Se studiază numărătorul asincron zecimal direct realizat cu circuitul integrat 7490 (figura 9.5).
  - a) Se verifică funcționarea numărătorului pe 4 biți făcând legăturile ca în figura 9.5 și legând  $R_0$  și  $R_9$  la masă.
  - b) Se urmăresc ieșirile când  $R_0$  și  $R_9$  sunt legate pe rând la  $V_{cc}$  ( $R_0 = 1$ ,  $Q_A Q_B Q_C Q_D = 0000$  respectiv  $R_9 = 1$ ,  $Q_A Q_B Q_C Q_D = 1001$ ). Se urmărește prioritatea intrării  $R_9$  față de  $R_0$  astfel: legând  $R_9$  la 1 și apoi  $R_0$  la 1 ieșirile vor rămâne în starea 1001.
4. Se studiază numărătorul sincron binar reversibil de 4 biți disponibil sub forma circuitului MSI 74193.
  - a) Se verifică funcționarea circuitului ca numărător direct legând intrările CountUp la ceas și Countdown la nivelul logic 1. Se urmărește ieșirea de transport Carry atunci când numărătorul “se umple” ( $Q_A Q_B Q_C Q_D = 1111$ ).
  - b) Se verifică funcționarea circuitului ca și numărător invers legând Countdown la ceas și CountUp la nivelul logic 1. Se urmărește ieșirea de împrumut Borrow atunci când numărătorul “se golește” ( $Q_A Q_B Q_C Q_D = 0000$ ).
  - c) Se aplică pe intrările de încărcare paralelă A,B,C,D o secvență oarecare și se urmărește operația de încărcare a ieșirilor  $Q_A$ ,  $Q_B$ ,  $Q_C$ ,  $Q_D$  cu acea secvență, prin legarea la masă a intrării LD.
  - d) Se leagă intrarea de ștergere Clear la  $V_{cc}$  și se urmăresc ieșirile. Se conectează în cascadă două circuite ca în figura 9.8 și se verifică funcționarea acestui numărător.
5. Se studiază numărătorul sincron zecimal reversibil pe 4 biți (figura 9.9) disponibil sub forma circuitului MSI 74192. Se repetă subpunctele a) – d) de la punctul 4.
6. Se implementează și se simulează tipurile de numărătoare prezentate în lucrare cu ajutorul Logisim. Care metodă de implementare este preferabilă și în ce context?