

# Progetto Reti Logiche

Davide Grazzani

**Indice**

# 1 Codifiche Convoluzionali e Introduzione al Progetto

Una codifica convoluzionale è un tipo di codifica utilizzata per la *Forward Error Correction* (FEC) in sistemi di telecomunicazioni basati su canali monodirezionali.

Quindi un codice generato da una codifica convoluzionale, detto anche codice convoluzionale, è un codice che trasforma ogni parola  $P_1$  in una parola  $P_2$ . Definite  $l_1 = \text{length}(P_1)$  e  $l_2 = \text{length}(P_2)$  si definisce il rapporto  $l_1/l_2$  come *tasso di trasmissione del convolutore* (rate);  $l_2 \geq l_1$ . Inoltre la trasformazione è una funzione degli ultimi  $k$  bit in entrata,  $k$  è quindi la *lunghezza dei vincoli* del codice.

Lo scopo del progetto è quello di implementare un componente hardware, tramite l'utilizzo del linguaggio di specifica dello hardware VHDL, in grado di interfacciarsi con una memoria ram e di applicare una codifica convoluzionale con  $\text{rate} = \frac{1}{2}$  e  $k = 3$ .

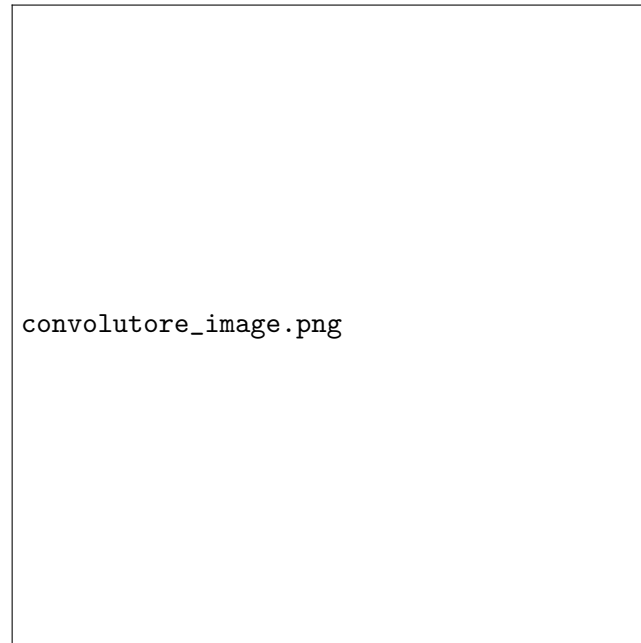


Figura 1: Codificatore convoluzionale con  $r = \frac{1}{2}$  e  $k = 3$

## 1.1 Specifiche del progetto

Viene qui sotto riportata l'interfaccia del modulo hardware da sviluppare insieme alle Specifiche progettuali

```
entity project_reti_logiche is
  port (
    i_clk : in std_logic;
    i_rst : in std_logic;
    i_start : in std_logic;
    i_data : in std_logic_vector(7 downto 0);
    o_address : out std_logic_vector(15 downto 0);
    o_done : out std_logic;
    o_en : out std_logic;
    o_we : out std_logic;
    o_data : out std_logic_vector (7 downto 0)
  );
end project_reti_logiche;
```