

МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ  
Федеральное государственное автономное образовательное учреждение высшего образования  
«Нижегородский государственный университет им. Н.И. Лобачевского» (ННГУ)

Физический факультет

Кафедра информационных технологий в физических исследованиях

Отчет по лабораторной работе

# Реализация цифровых управляющих систем на основе ПЛИС

Выполнили  
студенты 2 курса 05144 группы  
**Василевский А.В.**  
**Зайцев Д.А.**

Проверил  
ст.пр. ИТФИ, к.ф.-м.н.  
**Морозов О.А.**

Нижний Новгород  
2017 г.

## Цель работы.

1. Ознакомление с возможностями ПЛИС и среды разработки цифровых устройств для ПЛИС.
2. Практическое ознакомление с разработкой простых управляющих устройств для ПЛИС Xilinx.

# 1. Теоретические сведения

## 1.1. Цифровые устройства и их описание

Комбинационным устройством называется такое устройство, значения выходных сигналов которого в данный момент времени определяются только значениями его входных сигналов в тот же момент времени. Иными словами, комбинационное устройство представляет собой устройство, не содержащее в себе элементов памяти.

Устройства, значения выходных сигналов которых зависят не только от значений входных сигналов в данный момент времени, но и от некоторой предыстории входных сигналов, называют последовательностными устройствами, или устройствами с памятью.

Входные сигналы, воспринимаемые лишь в моменты перепадов тактового сигнала, называются тактируемыми, или синхронными. Это означает, что любые изменения внутреннего состояния последовательностного устройства, к которым они могут привести, происходят только в моменты перепадов тактового сигнала (в реальных устройствах — устанавливаются к моменту перепада тактового сигнала).

Существуют устройства и с асинхронными входами. Асинхронные входные сигналы непрерывным образом влияют на состояние устройства, и наличие в сигнале промежутков времени, в течение которых происходит установление сигнала, может привести к неожиданным последствиям.

## 1.2. Базовая библиотека Xilinx

Для схемотехнического проектирования применяется программный пакет Xilinx ISE. Рассмотрим некоторые элементы библиотеки компонентов Xilinx ISE (рис. 1).

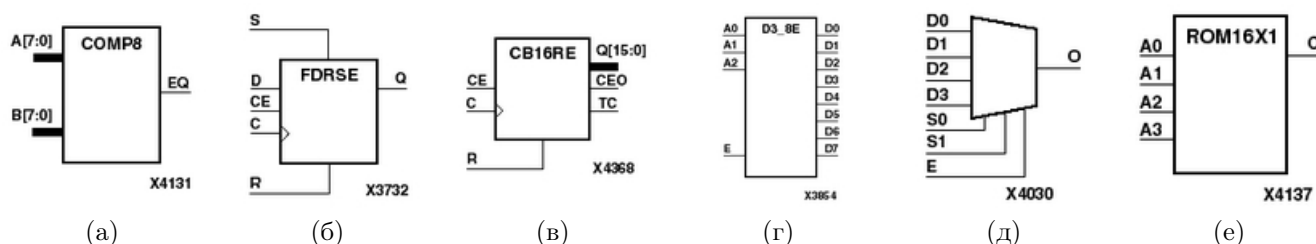


Рис. 1. Примеры компонентов базовой библиотеки: (а) Компаратор; (б) D-триггер; (в) Счетчик; (г) Дешифратор; (д) Мультиплексор; (е) Постоянная память

### 1.2.1 Компараторы

Представляют собой комбинационные устройства, предназначенные для сравнения чисел. Выходной сигнал EQ принимает значение «1», если значения на входах А и В совпадают, и значение «0» в противном случае.

### 1.2.2 Триггеры и регистры

В базовой библиотеке представлено большое количество триггеров и регистров различного типа и разрядности. Регистры представляют собой несколько параллельно подключенных D-триггеров.

D-триггеры представляют собой последовательностное устройство, являющееся элементарной ячейкой памяти емкостью 1 бит. Т-триггер — последовательностное устройство, являющееся элементарным 1-битным счетчиком.

JK-триггер является «обобщением» D- и Т-триггеров.

### 1.2.3 Счетчики

Счетчики представляют собой последовательностные устройства, предназначенные для генерации нарастающего или убывающего счетного кода. Тактовый сигнал С определяет моменты времени, в которые возможно изменение состояния счетчика. Наращивание состояния счетчика возможно только при наличии «1» на входе разрешения счета СЕ. Если значение счетного кода достигает максимально возможного, сигнал ТС принимает значение «1». Сигнал СЕО определяет моменты времени, в которые должен нарастать следующий за этим каскад счетчиков. Если значение кода достигло максимально возможного, и сигнал разрешения счета СЕ установлен в «1», то по правилам счета значение счетчика должно перейти в начальное, а следующий каскад счетчиков должен нарастить свое значение на «1».

### 1.2.4 Логические элементы

В библиотеке компонентов среды разработки присутствует большое количество различных логических элементов, среди которых вентили «И», «ИЛИ», «И-НЕ», «ИЛИ-НЕ», «НЕ», «Исключающее ИЛИ», «Исключающее ИЛИ-НЕ», «И-ИЛИ».

### 1.2.5 Дешифраторы

Дешифраторы представляют собой комбинационные элементы для декодирования входного числового кода в позиционный.

### 1.2.6 Мультиплексоры

Мультиплексоры представляют собой комбинационные элементы для мультиплексирования сигналов (подключения к выходному сигналу одного из нескольких входных сигналов). Управляющие сигналы S определяют, какой из входных сигналов D подключить к выходному сигналу О. Управляющий сигнал Е разрешает или запрещает выдачу на выход значения одного из входных сигналов.

### 1.2.7 Память

В базовой библиотеке память представлена различными элементами ROM — Read-Only Memory и RAM — Random Access Memory. Сигналы A и DPRA обозначают адрес записываемого или считываемого слова. Сигналы WE и D обозначают соответственно разрешение записи и записываемые данные. Сигналы O, SPO и DPO — считываемые данные.

## 1.3. Динамическая индикация

Для уменьшения числа сигнальных линий, используемых для управления устройствами отображения, применяется так называемая динамическая, или непрерывная, индикация.

Уменьшение числа линий достигается путем использования процедуры сканирования (последовательного перебора всех элементов) системы индикации с одновременным заданием состояния для выбранного в процедуре сканирования в данный момент элемента. Сканирование подразумевает наличие блока, перебирающего все возможные элементы системы индикации с определенной частотой, т.е. формирующего коды, соответствующие элементам системы индикации. Таким образом, динамическая индикация требует передачи индикатору кода, определяющего номер выделенного элемента (адрес элемента), а также сигнала состояния выделенного элемента.

## 1.4. Лабораторная установка

Для выполнения лабораторных работ используется лабораторная установка (рис. 2), оснащенная интерфейсами для связи с ПК и разъемами расширения, а также приставка «блок динамической индикации».

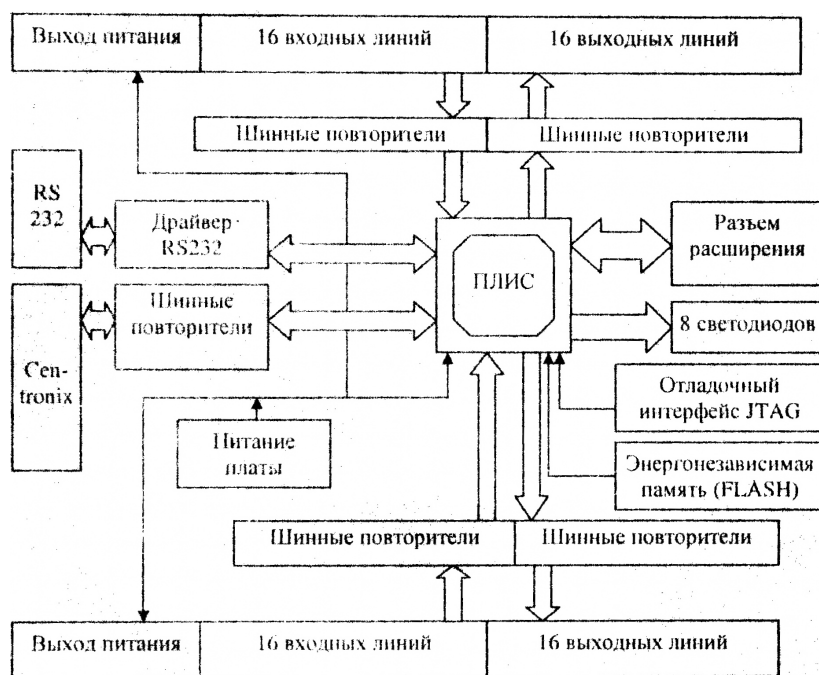


Рис. 2. Лабораторная установка

Приставка оснащена четырьмя семисегментными индикаторами, входом внешнего сигнала и звуковым динамиком.

## 2. Методика эксперимента

Предлагается при помощи описанного аппаратного лабораторного комплекса разработать следующие схемы цифровых устройств.

### 1. Индикация цифровых эффектов на светодиодах.

- а) Эффект «бегущая тень». Включен всегда только один из светодиодов. Номер включенного светодиода наращивается каждую секунду на единицу от 0 до 7. Когда номер светодиода переходит через значение 7, эффект начинается с начала.
- б) Эффект «бегущая тень - 2». Когда номер светодиода переходит через значение 7, эффект повторяется в обратном направлении — каждую секунду номер включенного светодиода уменьшается на единицу до значения 0, после которого все повторяется с начала.

- в) «Счетный код Джонсона». Включаются по очереди все светодиоды от 0 до 7 с интервалом времени в 1 с. Через 1 с после включения светодиода №7 светодиоды с 0 по 7 по очереди должны выключиться также с интервалом в 1 с. После выключения седьмого светодиода эффект начинается с начала.
- г) «Произвольный эффект». Состояние светодиодов в каждый момент времени задается при помощи блока памяти.

## 2. Частотомер.

Реализация устройства измерения частоты периодического сигнала и индикация полученного значения частоты на индикаторах приставки «блок динамической индикации».

Если на вход подается сигнал частоты, превышающий разрешение частотомера, требуется отобразить на блоке индикаторов сообщение об ошибке и подать звуковой сигнал.

После синтеза схемы производится генерация файла прошивки и загрузка его в ПЛИС.

## 3. Результаты и их обсуждение

В ходе работы были реализованы два проекта в среде разработки Xilinx ISE, отвечающие приведенным в разд. 2 заданиям. Рассмотрим их по порядку.

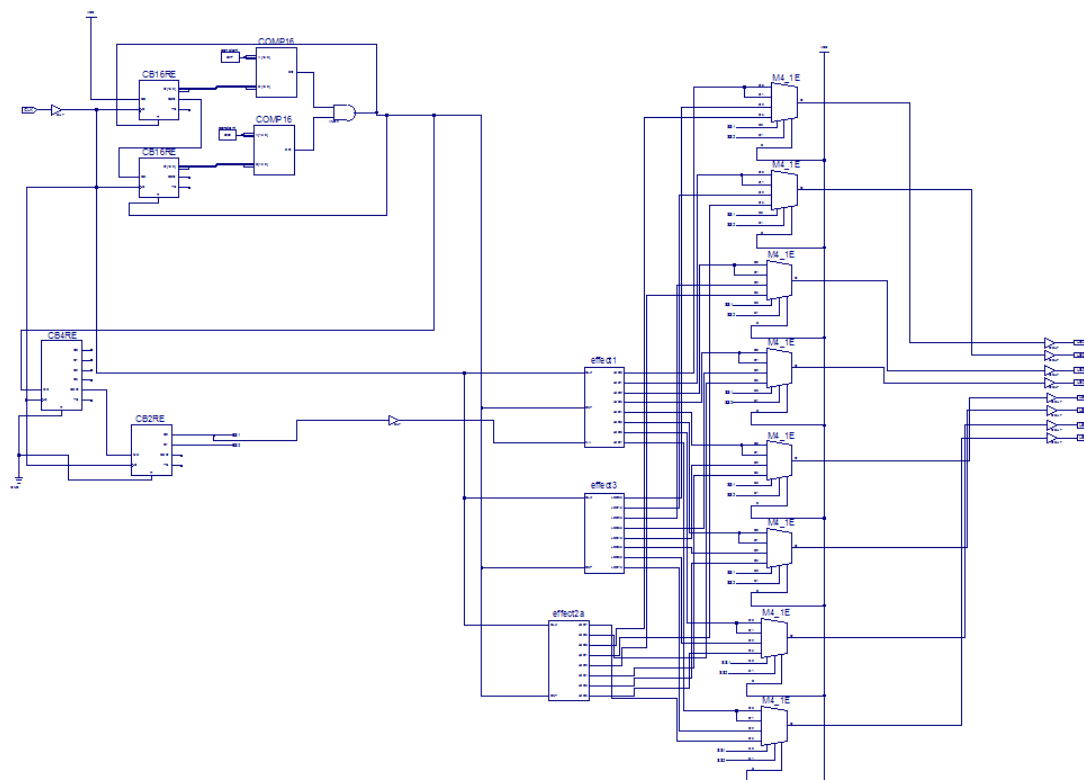
### 3.1. Индикация цифровых эффектов

Был разработан проект для демонстрации четырех требуемых эффектов. Проект состоит из четырех схем (рис. 3): а) схема формирования временных интервалов и мультиплексирования эффектов, б) схема эффекта «бегущая тень» с возможностью смены направления «движения» эффекта, в) схема эффекта «счетный код Джонсона», г) схема «произвольного эффекта». Последние три преобразованы в схемные символы и импортированы в мультиплексор эффектов как обычные элементы библиотеки компонентов.

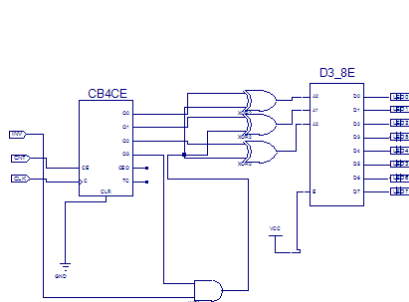
#### 3.1.1 Схема формирования временных интервалов и мультиплексирования эффектов

Данная схема состоит из следующих частей.

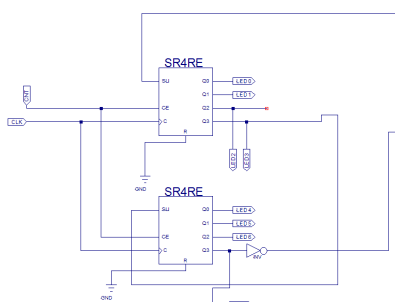
- а) Схема формирования секундных временных интервалов формирует импульсы частотой один импульс в секунду (1Гц). Предназначена для определения моментов времени переключения состояния светодиодов. Выполнена на двух последовательно включенных 16-разрядных счетчиках и двух компараторах. На тактовый вход первого счетчика поступает тактовый сигнал, импульсы которого считаются и сравниваются компараторами с константой, на единицу меньшей количества тактовых импульсов в секунду, т.е. численно равной частоте тактового сигнала минус один. При равенстве значения счетного кода константе счетчики сбрасываются при следующем перепаде тактового сигнала.
- б) Схема формирования 16-секундных временных интервалов формирует импульсы частотой один импульс в 16 секунд. Предназначена для определения моментов времени переключения эффектов. Выполнена на одном 4-разрядном счетчике в виде делителя частоты 1Гц, получаемой со схемы формирования секундных временных интервалов, на 16.
- в) Схема мультиплексирования эффектов. Предназначена для выбора текущего демонстрируемого эффекта. Выполнена на одном 2-разрядном счетчике и восьми 4-мультиплексорах. Счетный код счетчика определяет номер эффекта. Счетчик наращивается каждые 16 секунд импульсами со схемы формирования 16-секундных временных интервалов. Счетный код используется для управления мультиплексорами, подключающими текущий эффект к выходу на светодиоды.



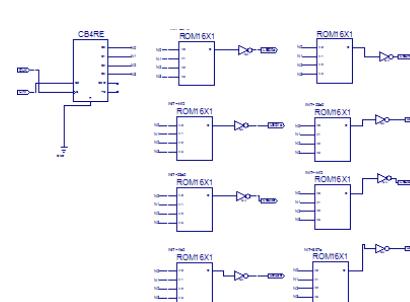
(а)



(б)



(в)



(г)

Рис. 3. Схемы цифровых эффектов: (а) схема формирования временных интервалов и мультиплексирования эффектов; (б) схема эффекта «бегущая тень»; (в) схема эффекта «счетный код Джонсона»; (г) схема «произвольного эффекта»

### 3.1.2 Эффект «бегущая тень»

Данный эффект реализован на одном 4-разрядном счетчике и одном 3-разрядном дешифраторе. Младшие три разряда счетчика определяют номер  $n$  активного светодиода. Старший разряд при наличии управляющего сигнала разрешения определяет направление «движения» эффекта, складываясь по модулю 2 с каждым разрядом номера  $n$  светодиода, тем самым инвертируя его. Дешифратор в зависимости от поданного на его вход номера  $m$  светодиода выдает на  $m$ -й выход логическую единицу, тем самым отключая  $m$ -й светодиод.

Наличие управляющего входа позволяет использовать данную схему и как реализацию эффекта «бегущая тень» (при отсутствии управляющего сигнала), и как реализацию эффекта «бегущая тень - 2» (при наличии управляющего сигнала).

### 3.1.3 Эффект «счетный код Джонсона»

Эффект реализован на двух последовательно соединенных 4-разрядных сдвиговых регистрах с линейной обратной связью (РСЛОС). Позиции нулей в коде, записанном в регистрах, определяют номера включенных светодиодов. Обратная связь берется со старшего разряда старшего регистра и подается через инвертор на последовательный вход данных младшего регистра.

### 3.1.4 «Произвольный эффект»

Для реализации эффекта используется 4-разрядный счетчик и восемь элементов постоянной памяти ROM16X1. Элементы памяти образуют таблицу размером  $16 \times 8$ , где номер столбца отвечает номеру светодиода. Тем самым,  $i$ -я строка определяет состояние всех светодиодов в  $i$ -й момент времени (по модулю 16). Счетный код в счетчике определяет номер (адрес) активной строки.

## 3.2. Частотомер

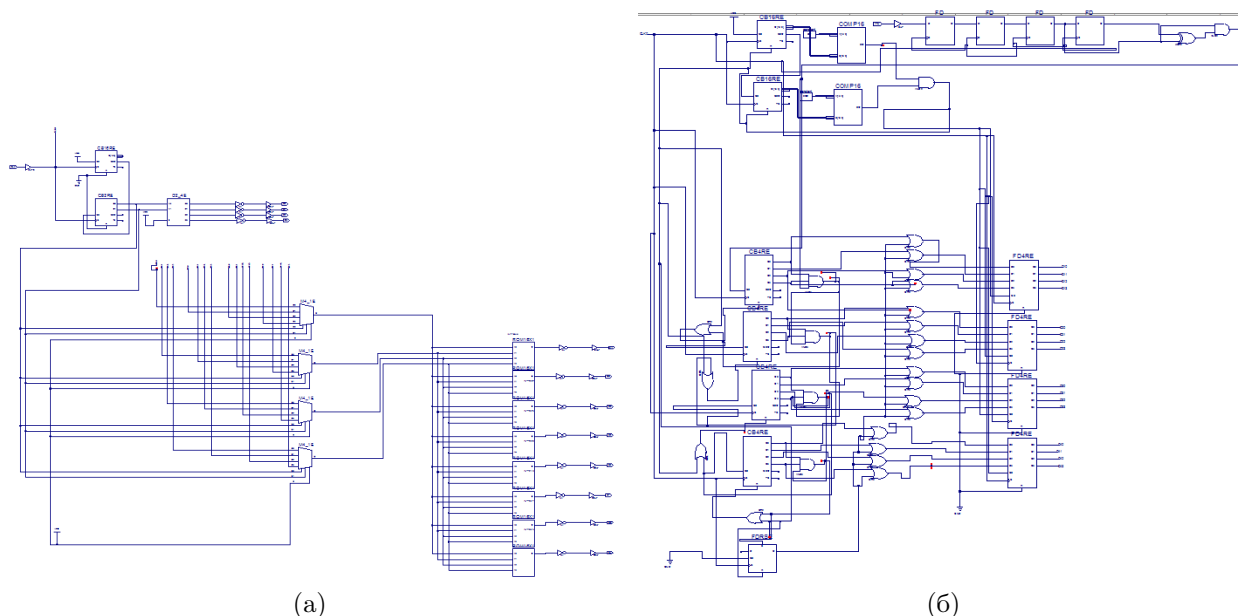


Рис. 4. Схема частотомера: (а) схема динамической индикации; (б) схема измерителя частоты

Был разработан проект для реализации измерения частоты внешнего периодического сигнала. Проект состоит из двух листов схем (рис. 4).

#### 3.2.1 Схема динамической индикации

Первый лист содержит схему динамической индикации, которая состоит из:

- а) делителя частоты до значения порядка  $1\text{кГц}$ ;
- б) счетчика индикаторов, значение в котором определяет номер активного в данный момент времени индикатора приставки «блок динамической индикации»;
- в) дешифратора, включающего активный индикатор и подключающего его по управлению;
- г) четырех 4-мультиплексоров, в зависимости от номера текущего индикатора подключающих соответствующий канал данных (цифра / символ) к преобразователю кодов;

д) преобразователя кодов, выполненного на восьми элементах постоянной памяти ROM16X1, образующих таблицу  $16 \times 8$ , строки которой определяют десять десятичных цифр и шесть дополнительных символов, а восемь столбцов соответствуют восьми сегментам индикатора. Соответствующие выходы преобразователя кодов подключены к соответствующим сегментам индикатора.

### 3.2.2 Схема измерения частоты

Второй лист содержит схему измерения частоты, которая состоит из следующих частей.

- а) Формирователь секундных временных интервалов (см. разд. 3.1.1).
- б) Формирователь коротких импульсов. Производит преобразование длинных импульсов внешнего измеряемого сигнала в короткие счетные импульсы в моменты положительных перепадов измеряемого сигнала. Построен на одном D-триггере по принципу сравнения исходного и «задержанного» триггером сигналов.
- в) Двоично-десятичный счетчик на базе четырех 4-разрядных счетчиков. Предназначен для счета импульсов с формирователя коротких импульсов в десятичной системе счисления. Каждый счетчик соответствует десятичной цифре 0..9. При накоплении в счетчике значения 9 в момент поступления следующего счетного импульса счетчик сбрасывается, а следующий за ним счетчик наращивается на единицу.
- г) Схема индикации переполнения. Предназначена для информирования пользователя о слишком большом значении частоты измеряемого сигнала. При переполнении последнего двоично-десятичного счетчика передает на вход буферных регистров коды символов, ответственных за индикацию переполнения.
- д) Один 1-разрядный и четыре 4-разрядных буферных регистра. Предназначены для буферизации (сохранения) кодов цифр / символов и сигнала переполнения в промежутках между импульсами формирователя секундных временных интервалов, что необходимо для вывода на индикаторы именно конечного значения частоты или сообщения о переполнении счетчика.
- е) Схема формирования звукового сигнала. Для формирования звука используется делитель тактовой частоты до звуковой частоты. При наличии сигнала переполнения в соответствующем буферном регистре выдается разрешение на подачу звукового сигнала на динамик.

## 4. Выводы

При подготовке к работе и в ходе работы были получены теоретические и практические сведения о возможностях ПЛИС и среды разработки цифровых устройств для ПЛИС.

Было синтезировано несколько схем управляющих устройств для ПЛИС Xilinx в среде разработки Xilinx ISE.

Для реализации проектов потребовались знания из курса «Электротехника и электроника», некоторые схемы лабораторного макета и приставки «блок динамической индикации».

## Список литературы

1. Морозов О.А. Основы цифровой электроники и программируемая логика: Учебное пособие. — Нижний Новгород: Нижегородский госуниверситет, 2014. — 127 с.
2. Сорохтин Е.М. Реализация цифровых управляющих систем на основе программируемых логических интегральных схем: Методическое пособие. — Нижний Новгород: Издательство Нижегородского госуниверситета, 2007. — 44 с.