input memory		
000	001,∅	001,∅
001	010,∅	010,∅
010	011,∅	011,∅
011	100,W	000,∅
100		
101		
110		
111		

(a) Position 1

input memory		
000	001,N	001,∅
001	010,N	010,∅
010	011,N	011,∅
011	000,N	000,∅
100	001,N	001,∅
101	010,N	010,∅
110	011,N	011,∅
111	000,N	000,∅

(b) Position 2

input memory		
000	001,∅	001,∅
001	010,E	010,∅
010	011,E	011,∅
011	000,E	000,∅
100		
101		
110		
111		

(c) Position 3

Figure 1: State machine(s) (a) at position 1, (b) at position 2, (c) at position 3.

input / memory	x •	x •
000	001,S	001,∅
001	010,S	010,∅
010	011,S	011,∅
011	000,S	000,∅
100		
101		
110		
111		

(a) Position 4

input / memory	• x	• x	• x	• x
000	001,∅	001,∅	101,∅	001,∅
001	010,∅	010,∅	010,∅	010,∅
010	011,∅	011,∅	011,∅	011,∅
011	100,W	100,W	000,∅	000,∅
100	101,N	101,∅	101,N	101,∅
101	110,∅	010,∅	110,∅	110,∅
110	111,∅	111,∅	111,∅	111,∅
111	100,∅	100,∅	100,∅	100,∅

(b) Position 5

Figure 2: State machine(s) (a) at position 4, (b) at position 5.

(a) Position 6

input / memory		
000	001,N	001,∅
001	010,N	010,∅
010	011,N	011,∅
011	000,N	000,∅
100		
101		
110		
111		

(b) Position 7

input / memory		
000	001,∅	001,∅
001	010,E	010,∅
010	011,E	011,∅
011	000,E	000,∅
100	101,∅	101,∅
101	010,S	010,S
110	111,∅	111,∅
111	100,∅	100,∅

(c) Position 8

input / memory		
000	001,S	001,∅
001	010,S	010,∅
010	011,S	011,∅
011	000,S	000,∅
100		
101		
110		
111		
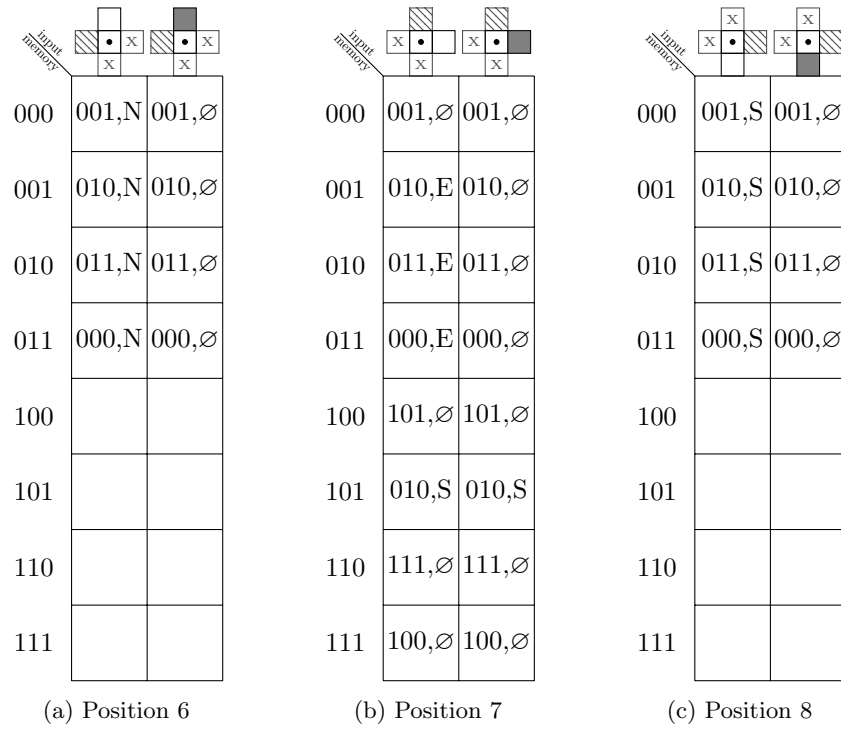
Figure 3: State machine(s) (a) at position 6, (b) at position 7, (c) at position 8.

	x • x	x • x	x • x	x • x
000	001,∅	101,∅	001,∅	001,∅
001	010,S	010,∅	010,S	010,∅
010	011,∅	011,∅	011,∅	011,∅
011	000,∅	000,∅	000,∅	000,∅
100	101,N	101,N	001,∅	101,∅
101	110,∅	110,∅	110,∅	110,∅
110	111,∅	111,∅	111,∅	111,∅
111	100,∅	100,∅	100,∅	100,∅

input
memory

(a) Position 9

Figure 4: State machine(s) (a) at position 9.