



Figure 1: State machine(s) (a) at position 1, (b) at position 2, (c) at position 3.

000	001, \emptyset	001, \emptyset	001, \emptyset	001, \emptyset
001	010, \emptyset	010, \emptyset	010, \emptyset	010, \emptyset
010	111,W	111, \emptyset	111,W	111, \emptyset
011	100, \emptyset	100, \emptyset	100, \emptyset	100, \emptyset
100	101, \emptyset	101, \emptyset	101, \emptyset	101, \emptyset
101	110, \emptyset	110, \emptyset	110, \emptyset	110, \emptyset
110	111,W	111,S	111,W	111, \emptyset
111	100, \emptyset	100, \emptyset	100, \emptyset	100, \emptyset

(a) Position 4

Input memory				
000	001,N	001,N	101, \emptyset	001, \emptyset
001	010, \emptyset	010, \emptyset	010, \emptyset	110, \emptyset
010	011, \emptyset	011, \emptyset	011, \emptyset	011, \emptyset
011	000, \emptyset	000, \emptyset	000, \emptyset	000, \emptyset
100	101, \emptyset	101, \emptyset	101, \emptyset	001, \emptyset
101	110,S	010, \emptyset	110,S	110, \emptyset
110	111, \emptyset	111, \emptyset	111, \emptyset	111, \emptyset
111	100, \emptyset	100, \emptyset	100, \emptyset	100, \emptyset

(b) Position 6

Figure 2: State machine(s) (a) at position 4, (b) at position 6.

000	001,∅	001,∅	001,∅	001,∅	001,∅	001,∅	001,∅	001,∅
001	010,∅	010,∅	010,∅	010,∅	010,∅	010,∅	010,∅	010,∅
010	011,W	011,∅	011,W	011,∅	011,W	011,∅	011,W	111,∅
011	000,W	000,N	000,W	000,N	000,W	100,∅	000,W	000,∅
100	101,∅	101,∅	101,∅	101,∅	101,∅	101,∅	101,∅	101,∅
101	110,∅	110,∅	110,∅	110,∅	110,∅	110,∅	110,∅	110,∅
110	111,W	111,S	111,W	011,∅	111,W	111,S	111,W	111,∅
111	100,W	100,∅	100,W	100,∅	100,W	100,∅	100,W	000,∅

(a) Position 8

Figure 3: State machine(s) (a) at position 8.