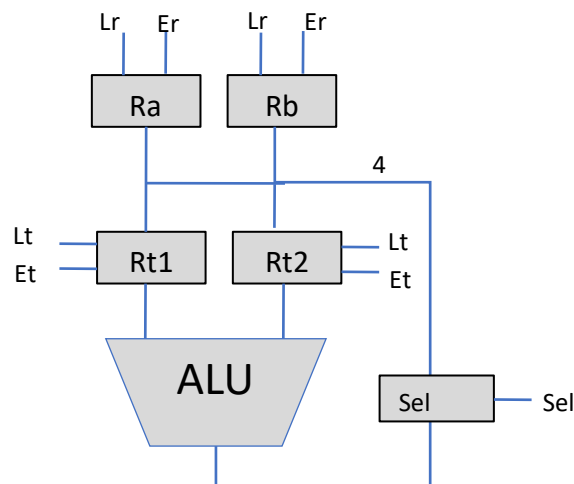


ANNEXE TD N°1 : PROCESSEUR DE BASE

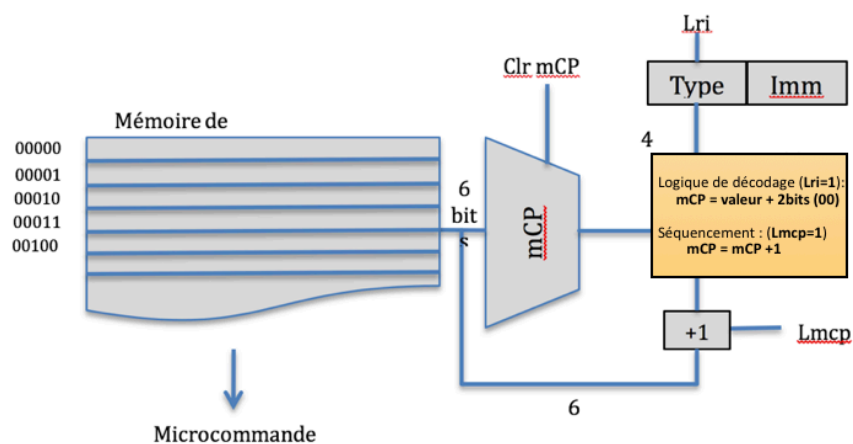
**PARTIE I : Processeur de base et microprogrammation**

Vous avez vu en licence 1 le fonctionnement d'un processeur simple basé sur le principe suivant. La capsule vidéo 2 revient sur le fonctionnement base de ce processeur. Il est utile de revenir sur la capsule afin de répondre à certaines questions.

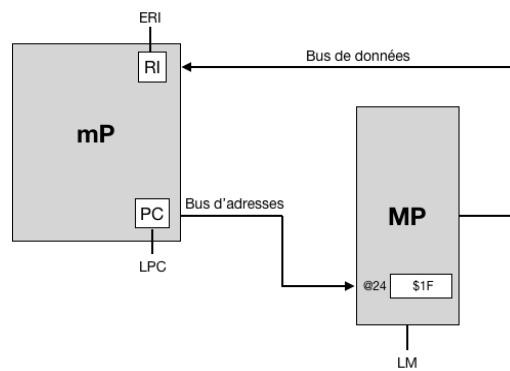
**Chemin de donnée :**



**Partie contrôle :**



### Connection avec la mémoire principale :



Le contenu de la mémoire microprogrammée est la suivante sur une partie des quelques micro-adresses :

@	Lpc	Lm	Eri	Lri	Lmcp	CLRmcp	Lra	Era	Lrb	Et1	Lt1	Et2	Lt2	Selalu
00	1	1	1		1									
01		1		1						1				
02			1			1					1			
03												1		
04				1	1		1			1				
05					1				1			1		
06					1			1			1		1	1
07						1								1
08						1								
09	1	1	1											
0A						1		1						

**Note :** seules les valeurs à « 1 » sont présentées. Les cases vides sont toutes à « 0 »

On suppose la valeur initiale du compteur de microprogrammation (mPC) est \$00