	HLK-TX510模块接口引脚定义										
NO.	引脚名	默认功能	类型	上下拉							
1	DPU_DPI_PCLK		I/0	NA	3. 3V						
2	DPU_DPI_DE		I/0	NA	3. 3V						
3	DPU_DPI_CM		I/0	NA	3. 3V						
4	DPU_DPI_CSYNC		I/0	NA	3. 3V						
5	DPU_DPI_D0		I/0	NA	3. 3V		DDU 大次方体田 DCD 信息或且用 MIDI 信息的				
6	DPU_DPI_D1		I/0	NA	3. 3V		DPU 在没有使用 RGB 信号或只用 MIPI 信号的情况下可以配成 IO, 若 DPU 配成 RGB 信号则				
7	DPU_DPI_D2		I/0	NA	3. 3V		剩余没用的DPU 不能作为 IO 来配置。				
8	DPU_DPI_D3		I/0	NA	3. 3V		DPU 接口的特性如下:				
9	DPU_DPI_D4		I/0	NA	3. 3V		可编程显示分辨率(VGA、XGA、HD、全高				
10	DPU_DPI_D5		I/0	NA	3. 3V		清),最大 1920x1080,可选 RGB 到 YUV/YBCCR				
11	DPU_DPI_D6		I/0	NA	3. 3V		情),取入 1920x1000,可见 NGD 到 10V/10CCN 转换。				
12	DPU_DPI_D7		I/0	NA	3. 3V		● 支持 MIPI DPI-2(显示像素接口)并行 RGB				
13	DPU_DPI_D8		I/0	NA	3. 3V		▼ X MIFI DFI ⁻² (业小傢系按口)开门 NGD				
14	DPU_DPI_D9		I/0	NA	3. 3V	 DPU RGB接口	。 ■ 支持 MIPI DBI(显示总线接口)B 型。				
15	DPU_DPI_D10		I/0	NA	3. 3V	מסו <i>א</i> רט וויסט	→ 支持 BT. 656 (525/625 线路电视系统中				
16	DPU_DPI_D11		I/0	NA	3. 3V		4:2:2 电平数字分量视频信号接口)。				
17	DPU_DPI_D12		I/0	NA	3. 3V		● 支持并联 YUV/YCbCr。 ● 支持申行格式 3 拍和 4 拍。 ● 串行格式双相 12 位。 ● 支持可编程 HSYNC、VSYNC、DE、像素时钟极性。 ● 支持 3-4 线 SPI(串行外围接口)总线。 ● 支持 DSPI 和 QSPI 总线。				
18	DPU_DPI_D13		I/0	NA	3. 3V						
19	DPU_DPI_D14		I/0	NA	3. 3V						
20	DPU_DPI_D15		I/0	NA	3. 3V	ļ					
21	DPU_DPI_D16		I/0	NA	3. 3V						
22	DPU_DPI_D17		I/0	NA	3. 3V						
23	DPU_DPI_D18		I/0	NA	3. 3V						
24	DPU_DPI_D19		I/0	NA	3. 3V						
25	DPU_DPI_D20		I/0	NA	3. 3V						
26	DPU_DPI_D21		I/0	NA	3. 3V	ļ					
27	DPU_DPI_D22		I/0	NA	3. 3V	_					
28	DPU_DPI_D23		I/0	NA	3. 3V						
29	CLK_24MHz_1		0	NA	3. 3V	同步时钟输出					
30	CK805_JTG_TCK		I/0	down	3. 3V	CK805 JTAG 接口					
31	CK805_JTG_TMS		I/0	up	3. 3V	OVO00 LIVE 1年日					
32	CK805_UART_RXD		I/0	NA	3. 3V	 CK805 UART 接口					
33	CK805_UART_TXD		I/0	NA	3. 3V	OVOOO OVI(1)女口					
34	I2C3_SDA		I/0	up	3. 3V	 I2C 接口					
35	I2C3_SCL		I/0	up	3. 3V	140 女口					
36	USI1_SD0	USI1_UART_TXD	I/0	NA	3. 3V	USI 接口					
37	USI1_SCLK	USI1_UART_RXD	I/0	NA	3. 3V	いい 牧口					
38	UART1_TXD		I/0	NA	3. 3V	IIADT HÀCH					

39	UART1 RXD		I/0	NA	3. 3V	UMKI 按口	
	USIO SDO	USIO UART TXD	I/0	NA NA	3. 3V		
-	USIO SCLK	USIO_UART_RXD	I/0	NA	3. 3V	USI 接口	
42	PWM CHO	ODIO_OMRI_RAD	I/0	NA	3. 3V		
	PWM CH2		I/0	NA	3. 3V	PWM 接口	
	UARTO TXD		I/0	NA	3. 3V		
	UARTO RXD		I/0	NA	3. 3V	UART 接口	
46	I2C0 SCL		I/0	up	1. 8V		
47	I2CO SDA		I/0	up	1. 8V	†	支持 IIC 三种速度:标准模式(0-100kb/s)、
48	I2C1 SCL		I/0	up	1. 8V	I2C 接口	快速模式(≤400kb/s)或快速模式 plus(≤
49	I2C1 SDA		I/0	up	1. 8V	+	1000Kb/s)、高速模式(≤3.4mb/s)。
-	GND		1/0	ир	1.01		
51	MIPI3 DATAP3		A	NA			
52	MIPI3 DATAN3		A	NA NA		†	
	MIPI3 DATAPO		A	NA		+	
	MIPI3 DATANO		A	NA		†	
	MIPI3 CLKP		A	NA		†	1 路 MIPI3 是 TX 发送信号,每通道运行速度 支持高达 2.5 Gbps,支持多达四条 D-PHY 数据 通道
	MIPI3 CLKN		A	NA		MIPI TX总线	
	MIPI3 DATAP1		A	NA		†	
58	MIPI3 DATAN1		A	NA		†	
	MIPI3 DATAP2		A	NA		†	
	MIPI3 DATAN2		A	NA		†	
	GND		- 11	1411			
62	VBUS HOST		Α	NA			
	DRVVBUS		0	NA	3. 3V	†	
	USB ID		Ā	NA	0.01	USB 接口	USB2.0 支持 LS 1.5-Mbps/FS 12-Mbps/HS 480-
	DMO		A	NA		1	Mbps.
	DP0		A	NA		†	
67	ADC CH1		A	NA			ADC 模块 12 位分辨率, 5MS/s 采样率, 采集电
68	ADC CH2		A	NA		ADC 接口	压范围 0~1.8V。
	MIPI2_DATAP1		A	NA			
	MIPI2 DATAN1		A	NA		†	
	MIPI2_CLKP		A	NA		WIDI DW // 45	
	MIPI2 CLKN		A	NA		MIPI RX总线	
	MIPI2_DATAPO		A	NA		1	
	MIPI2 DATANO		A	NA		1	
	GND						7
	MIPI1 DATAP1		A	NA			7
77	MIPI1_DATAN1		A	NA		1	3 路 MIPI[0,1,2]是 RX 接收信号, 其运行速度
	_	_					从 80 Mbps 到 2.5Gbps, 每路的两条数据通道

70	MIDI1 CLEM	Α	NT A		MILI LV公公公	的 5 天中 县 8 宣 计 COL
	MIPI1_CLKN	A	NA NA		_	的总吞吐量能高达5Gbps,支持 10Mbps 的最大
80	MIPI1_DATAPO	A	NA NA			LP 数据速率。
81	MIPI1_DATANO	A	NA			
	GND					
	MIPIO_DATAP1	A	NA		<u></u>	
	MIPIO_DATAN1	A	NA			
85	MIPIO_CLKP	A	NA		│ MIPI RX总线	
86	MIPIO_CLKN	A	NA		MILI IVV 运汽	
87	MIPIO_DATAPO	A	NA			
88	MIPIO_DATANO	A	NA			
89	GND					
90	CLK 24MHz 3	0	NA	3. 3V	同步时钟输出	
91	GND					
92	AOGPIO11	I/0	NA	1.8V		
93	AOGPIOO	I/0	NA	1.8V		
94	AOGPIO1	I/0	NA	1.8V		AOGPIO 引脚不能作为中断(高电平正常,低电平中断)来用,但可以作为唤醒(高电平唤醒,低电平正常)来用,除了 AOGPIO 外的 IO 都可以作为中断来用。
95	AOGPIO4	I/0	NA	1. 8V		
96	AOGPIO5	I/0	NA	1. 8V		
97	AOGPIO7	I/0	NA	1. 8V	AOGPIO 接口	
98	AOGPIO9	I/0	NA	1. 8V		
99	AOGPIO2	I/0	NA	1. 8V		
100	AOGPIO3	I/0	NA	1. 8V		
101	AOGPIO8	I/0	NA	1. 8V	-	
	GND			12.0.		
103	1V8 VDD VOUT	P			1.8V电源输出	
104	VDD 5V0	P				
105	VDD 5VO	P			5V电源输入	
	GND	-		†		
107	JTAG NRST	T	NA	1. 8V	模块硬件复位	
108	CK804 JTG TMS	I/0	up	3. 3V		
109	CK804 JTG TCK	I/0	down	3. 3V	CK804 JTAG 接口	
	DPU DPI_SD	I/0	NA	3. 3V		
	DPU DPI HSYNC	I/0	NA	3. 3V	DPU RGB接口	
	DPU DPI VSYNC	I/0	NA	3. 3V		
	刑。T =输入、O=输出、T/O =输入/输出	•			Next	<u> </u>

说明: 类型: I =输入, 0=输出, I/0 =输入/输出(双向), A =模拟, P =电源

NA-表示状态不定,如果需要确定状态,可以在外部上下拉电阻。

UP/DOWN-表示内部有上拉/下拉电阻。

103	1V8_VDD_VOUT	P		1.8V电源输出	
104	VDD_5V0	P		EV中海於	
105	VDD_5V0	P		5V电源输入	

50	GND					
61	GND					
75	GND					
82	GND					
89	GND					
91	GND					
102	GND					
106	GND					
1	DPU DPI PCLK	I/0	NA	3. 3V		
2	DPU_DPI_DE	I/0	NA	3. 3V	1	
3	DPU_DPI_CM	I/0	NA	3. 3V]	
4	DPU_DPI_CSYNC	I/0	NA	3. 3V		
5	DPU_DPI_DO	I/0	NA	3. 3V		
6	DPU_DPI_D1	I/0	NA	3. 3V		
7	DPU_DPI_D2	I/0	NA	3. 3V		DPU 在没有使用 RGB 信号或只用 MIPI 信号的
8	DPU_DPI_D3	I/0	NA	3. 3V		情况下可以配成 IO, 若 DPU 配成 RGB 信号则
9	DPU_DPI_D4	I/0	NA	3. 3V		剩余没用的DPU 不能作为 IO 来配置。
10	DPU_DPI_D5	I/0	NA	3. 3V		DPU 接口的特性如下:
11	DPU_DPI_D6	I/0	NA	3. 3V		●可编程显示分辨率(VGA、XGA、HD、全高
12	DPU_DPI_D7	I/0	NA	3. 3V		清),最大 1920x1080,可选 RGB 到 YUV/YBCCR
13	DPU_DPI_D8	I/0	NA	3. 3V		转换。
14	DPU_DPI_D9	I/0	NA	3. 3V		● 支持 MIPI DPI-2 (显示像素接口) 并行 RGB
15	DPU_DPI_D10	I/0	NA	3. 3V		0
16	DPU_DPI_D11	I/0	NA	3. 3V	DPU RGB接口	● 支持 MIPI DBI(显示总线接口)B 型。
17	DPU_DPI_D12	I/0	NA	3. 3V		● 支持 BT.656(525/625 线路电视系统中
18	DPU_DPI_D13	I/0	NA	3. 3V		4:2:2 电平数字分量视频信号接口)。
19	DPU_DPI_D14	I/0	NA	3. 3V		● 支持并联 YUV/YCbCr。
20	DPU_DPI_D15	I/0	NA	3. 3V		● 支持串行格式 3 拍和 4 拍。
21	DPU_DPI_D16	I/0	NA	3. 3V]	● 串行格式双相 12 位。
22	DPU_DPI_D17	I/0	NA	3. 3V]	● 支持可编程 HSYNC、VSYNC、DE、像素时钟极
23	DPU_DPI_D18	I/0	NA	3. 3V		性。
24	DPU_DPI_D19	I/0	NA	3. 3V]	● 支持 3-4 线 SPI (串行外围接口)总线。
25	DPU_DPI_D20	I/0	NA	3. 3V]	●支持 DSPI 和 QSPI 总线。
26	DPU_DPI_D21	I/0	NA	3. 3V		
27	DPU_DPI_D22	I/0	NA	3. 3V]	
28	DPU_DPI_D23	I/0	NA	3. 3V		
110	DPU_DPI_SD	I/0	NA	3. 3V		
111	DPU_DPI_HSYNC	I/0	NA	3. 3V		
112	DPU DPI VSYNC	I/0	NA	3. 3V		
51	MIPI3_DATAP3	A	NA			

52	MIPI3_DATAN3	A	NA		7	
53	MIPI3 DATAPO	A	NA		†	
54	MIPI3 DATANO	A	NA		†	
55	MIPI3 CLKP	A	NA		†	1 路 MIPI3 是 TX 发送信号,每通道运行速度
56	MIPI3 CLKN	A	NA		MIPI TX总线	支持高达 2.5 Gbps,支持多达四条 D-PHY 数据
57	MIPI3_DATAP1	A	NA			通道
58	MIPI3_DATAN1	A	NA			
59	MIPI3 DATAP2	A	NA			
60	MIPI3 DATAN2	A	NA			
69	MIPI2 DATAP1	A	NA			
70	MIPI2 DATAN1	A	NA			
71	MIPI2_CLKP	A	NA		WIDI DV M AP	
72	MIPI2_CLKN	A	NA		MIPI RX总线	
73	MIPI2_DATAPO	A	NA]	
74	MIPI2_DATANO	A	NA			
76	MIPI1_DATAP1	A	NA			
77	MIPI1_DATAN1	A	NA			3 路 MIPI[0,1,2]是 RX 接收信号, 其运行速度
78	MIPI1_CLKP	A	NA		- MIPI RX总线	从 80 Mbps 到 2.5Gbps,每路的两条数据通道的总吞吐量能高达5Gbps,支持 10Mbps 的最大LP 数据速率。
79	MIPI1_CLKN	A	NA		MIPI KA总线	
80	MIPI1_DATAPO	A	NA			
81	MIPI1_DATANO	A	NA			
83	MIPIO_DATAP1	A	NA		_	
84	MIPIO_DATAN1	A	NA			
85	MIPIO_CLKP	A	NA		MIPI RX总线	
86	MIPIO_CLKN	A	NA		MILI NVS:5%	
87	MIPIO_DATAPO	A	NA		1	
88	MIPIO DATANO	A	NA			
92	AOGPI011	I/0	NA	1.8V		
93	AOGPIOO	I/0	NA	1.8V	1	
94	AOGPIO1	I/0	NA	1.8V	1	
95	AOGPIO4	I/0	NA	1.8V	1	AOGPIO 引脚不能作为中断(高电平正常,低电
96	AOGPIO5	I/0	NA	1.8V	AOGPIO 接口	平中断)来用,但可以作为唤醒(高电平唤醒,
97	AOGPIO7	I/0	NA	1.8V	NOOI IO TE H	低电平正常)来用,除了 AOGPIO 外的 IO 都可
98	AOGPIO9	I/0	NA	1.8V	1	以作为中断来用。
99	AOGPIO2	I/0	NA	1.8V		
100	AOGPIO3	I/0	NA	1.8V		
101	AOGPIO8	I/0	NA	1.8V		
46	I2C0_SCL	I/0	up	1.8V	_	
47	I2CO_SDA	I/0	up	1.8V	1	
48	I2C1_SCL	I/0	up	1.8V	TOC 松 —	支持 IIC 三种速度:标准模式(0-100kb/s)、

49	I2C1 SDA		I/0	un	1. 8V	146 按口	
				up		1	1000Kb/s)、高速模式(≤3.4mb/s)。
34	I2C3_SDA		I/0	up	3. 3V		
35	I2C3_SCL		I/0	up	3. 3V	120-11 12 4 15	
107	JTAG NRST		I	NA	1.8V	模块硬件复位	
108	CK804_JTG_TMS		I/0	up	3. 3V	CK804 JTAG 接口	
109	CK804 JTG TCK		I/0	down	3. 3V	OROUT JING 18 H	
30	CK805_JTG_TCK		I/0	down	3. 3V	CK805 JTAG 接口	
31	CK805 JTG TMS		I/0	up	3. 3V	CROOD JING 15	
32	CK805_UART_RXD		I/0	NA	3. 3V	CK805 UART 接口	
33	CK805 UART TXD		I/0	NA	3. 3V	CKOUD UAKI 安口	
38	UART1_TXD		I/0	NA	3. 3V		
39	UART1_RXD		I/0	NA	3. 3V	114Dm +3≿ □	
44	UARTO_TXD		I/0	NA	3. 3V	UART 接口	
45	UARTO RXD		I/0	NA	3. 3V		
40	USIO_SDO	USIO_UART_TXD	I/0	NA	3. 3V		
41	USIO_SCLK	USIO_UART_RXD	I/0	NA	3. 3V	1101 lò :	
36	USI1_SD0	USI1_UART_TXD	I/0	NA	3. 3V	USI 接口	
37	USI1 SCLK	USI1 UART RXD	I/0	NA	3. 3V		
42	PWM CHO		I/0	NA	3. 3V	Dun. 143 H	
43	PWM CH2		I/0	NA	3. 3V	PWM 接口	
62	VBUS HOST		A	NA			
63	DRVVBUS		0	NA	3. 3V		WODO O
64	USB_ID		A	NA		USB 接口	USB2.0 支持 LS 1.5-Mbps/FS 12-Mbps/HS 480-
65	DMO		A	NA			Mbps.
66	DP0		A	NA			
67	ADC CH1		A	NA		120 PA	ADC 模块 12 位分辨率, 5MS/s 采样率, 采集电
68	ADC CH2		A	NA		ADC 接口	压范围 0~1.8V。
29	CLK 24MHz 1		0	NA	3. 3V		
90	CLK 24MHz 3		0	NA	3. 3V	同步时钟输出	

10

42 43

82 83

100

112