

VISUALIZADOR DIGITAL

PRACTICA #1 DE LABORATORIO

OBJETIVOS

GENERALES

Que el estudiante adquiera capacidad y destreza para:

1. Analizar, diseñar, implementar e interconectar circuitos electrónicos básicos.
2. Utilizar, identificar, caracterizar y modelar los dispositivos básicos en sus distintas aplicaciones.

ESPECIFICOS

1. Poner en práctica los conocimientos de Lógica Combinacional y Mapas de Karnaugh.
2. Optimizar el uso de compuertas lógicas usando mapas de Karnaugh.
3. Conocer el funcionamiento de transistores y realización de compuertas lógicas transistorizadas.
4. Utilizar lógica negativa y positiva durante el desarrollo de la práctica.
5. Creación de dos dispositivos de visualización (Display).

DESCRIPCION

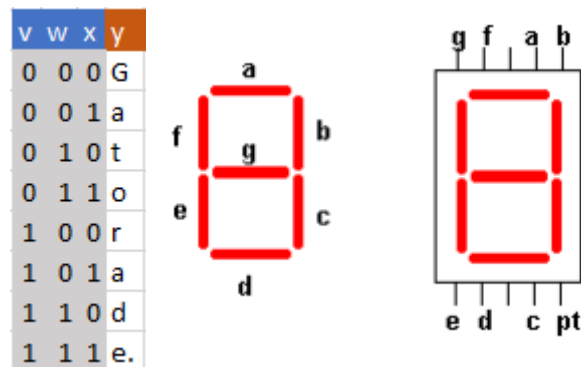
La sección de salud de la universidad de San Carlos de Guatemala desea implementar un sistema de tickets para la atención de pacientes dentro de su consultorio, por tal razón las personas encargadas de dicha sección se avocaron al Departamento de Soporte Informático (DSI) de la escuela de ciencias y sistemas para reclutar a un grupo de estudiantes específicamente del curso de Organización Computacional para que les brinden asesorías y propuestas de soluciones integrales a gran escala para esta nueva implementación.

El objetivo general de los interesados es integrar al sistema de tickets un visualizador digital por medio del cual se podrá estar mostrando cualquier tipo de cadena de texto.

Por lo cual para cada propuesta se debe realizar un circuito combinacional de 3 Bits que para que las entradas V, W, X produzcan la salida [Y] la cual deberá ser capaz de presentar cualquier cadena de texto (Las cadenas de texto serán asignado a cada grupo).

La forma de mostrar estas salidas será en un display de siete segmentos, de por lo menos 35 X 35 centímetros. Donde se deberá de implementar con compuertas transistorizadas las funciones booleanas de los segmentos **a, b, d, e, g, pt.** e implementar únicamente con circuitos integrados los segmentos: **f, c.**

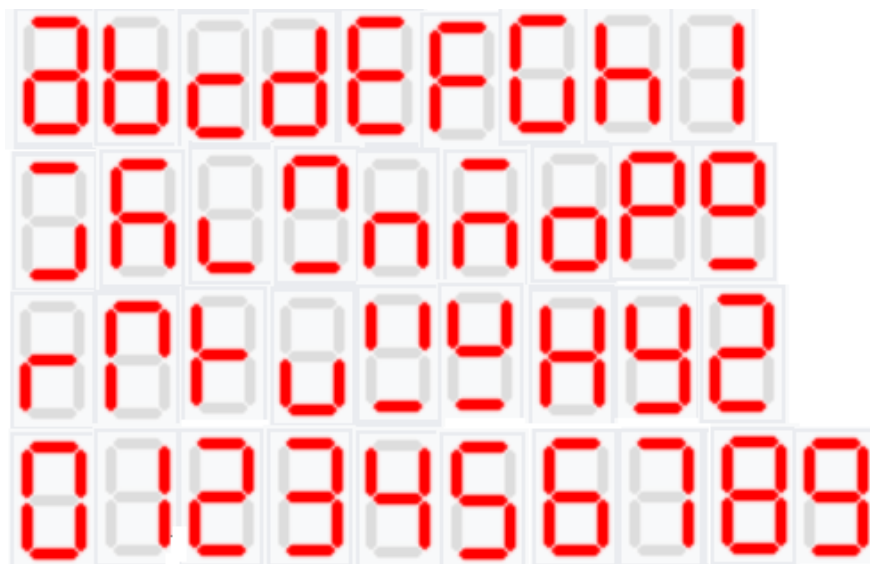
Para los segmentos previamente dichos tomar como referencia la siguiente imagen:



Adicionalmente los encargados del área de IT de la sección de salud desean poder controlar el visualizador de manera remota para dar soporte ante cualquier situación, por lo tanto, se les solicita que implementen un sistema de detección de errores, el cual será capaz de reenviar la información obtenida y agregar a dicha cadena un bit de paridad Par de 1's el cual denominaremos función J.

Nota: Las funciones f y J deberán ser implementada con circuitos integrados y en placas de cobre.

LETRAS Y NUMEROS PERMITIDOS



LISTA DE COMPONENTES PERMITIDOS

| CODIGO | DESCRIPCION |
|------------------------|--------------------|
| 7432, 7404, 7408, 7486 | Compuertas Lógicas |
| 2N2222 | Transistores NPN |

CONSIDERACIONES

- ✚ La práctica debe realizarse en parejas únicamente.
- ✚ Se tomará en cuenta la presentación de los circuitos y la creatividad para elaborar el display.
- ✚ La documentación por entregar deberá ser en forma digital y deberá contener lo siguiente:
 1. Caratula.
 - Nombre de cada integrante.
 2. Funciones Booleanas y Mapas de Karnaugh
 3. Diagramas de los diseños desarrollados con transistores.
 4. Equipo Utilizado.
 5. Presupuesto.
 - Gastos.
 - Aporte de cada integrante.
 6. Conclusiones.
- ✚ La documentación se entrega un día antes de la calificación.
- ✚ La entrega de la documentación se hará por medio de una tarea publicada en classroom el formato del archivo deberá ser: [ORGA]P#_G#.pdf
- ✚ El horario de calificación será publicado el mismo día de entrega de documentación y será la misma para ambas secciones.
- ✚ **Copias parciales o totales tendrán nota de 0 y serán reportadas a Escuela de sistemas.**

Fecha de entrega documentación: jueves 20 de febrero del 2020

Fecha de calificación: viernes 21 de febrero del 2020