Universidad de San Carlos de Guatemala Facultad de Ingeniería Escuela de Ingeniería en Ciencias y Sistemas Organización Computacional Primer semestre 2020



Catedráticos: Ing. Otto Rene Escobar Leiva

Tutores académicos: Christian Real, Daniel García.

A.L.U.

PRACTICA #2 DF LABORATORIO

OBJETIVOS

4 GENERALES

Que el estudiante adquiera capacidad y destreza para:

- 1. Analizar, diseñar, implementar e interconectar circuitos electrónicos básicos.
- 2. Utilizar, identificar, caracterizar y modelar los dispositivos básicos en sus distintas aplicaciones.

ESPECIFICOS

- 1. Construcción de una Unidad Aritmética Lógica Básica (ALU).
- 2. Poner en práctica los conocimientos de Lógica Combinacional y Mapas de Karnaugh.
- 3. Aprender el funcionamiento de Operaciones Lógicas, Aritméticas y Comparativas con números binarios.
- 4. Construir un diseño óptimo, logrando utilizar la menor cantidad de Dispositivos.
- 5. Resolución de problemas mediante Electrónica Digital.
- 6. Aprender el funcionamiento de Multiplexores, Demultiplexores, Comparadores y Decodificadores.
- 7. Aprender a Diseñar Circuitos en Placa de Cobre.

DESCRIPCIÓN

IBM es una empresa que desarrolla chipsets a nivel mundial para diversas compañías, actualmente están convocando a grupos interesados de estudiantes de la carrera de Ingeniería en Ciencias y Sistemas, de la Universidad de San Carlos de Guatemala, para que participen en una competencia de tecnología que busca que estos brinden una solución óptima, para un nuevo prototipo que sea capaz de realizar cálculos aritméticos, comparativos y lógicos.

Por lo cual se le pide que como estudiante del curso de organización computacional participe en dicha competición conjunto a su equipo de trabajo y presenten una solución eficiente, apegada a los requerimientos y libre de fallas.

REQUERIMIENTOS

Se debe elaborar un circuito combinacional, que sea capaz de resolver operaciones Aritméticas, Lógicas y Comparativas entre 2 números binarios de 4 bits. Para lo cual se debe de implementar un controlador que será el encargado de seleccionar la operación a realizar por parte del usuario.

Las operaciones permitidas del controlador se deben basar en la definición de la siguiente tabla:

С	В	Α	OPERACION
0	0	0	DIVISION
0	0	1	POTENCIA
0	1	0	PRODUCTO
0	1	1	RESTA
1	0	0	SUMA
1	0	1	XOR
1	1	0	XNOR
1	1	1	AND

NOTA:

- 1. Es obligatorio que el circuito del controlador sea implementado en placa de cobre no perforada.
- 2. Para poder tener derecho a calificación de esta práctica, el circuito del controlador debe funcionar **sin ningún problema**.

UNIDAD ARITMETICA

Esta unidad estará encargada de realizar el cálculo aritmético de las entradas a la Unidad. Por lo cual se deberá tener en cuenta la selección de la operación en el controlador:

- DIVISION [000]: Al seleccionar esta combinación desde el controlador se procederá a realizar la división de un número dado, tomando como divisor el número binario de la Entrada A y como dividendo el número binario de la Entrada B, teniendo en cuenta los valores de acarreo respectivamente.
 Esta operación se deberá implementar enteramente con sumadores de manera obligatoria. Es importante resaltar que para esta operación no se permitirá que el divisor sea mayor que el dividendo y no será posible tener resultados decimales UNICAMENTE enteros.
- POTENCIA [001]: Al seleccionar esta combinación desde el controlador se procederá a realizar la *Potencia* de un número dado, tomando como base el número binario de la *Entrada A* y como exponente el número binario de la *Entrada B*, teniendo en cuenta los valores de acarreo respectivamente.
 Esta operación se deberá implementar enteramente con sumadores de manera obligatoria. Cabe recalcar que para el exponente solo se deben tomar los 2 bits menos significativos del número.
- PRODUCTO [010]: Al seleccionar esta combinación desde el controlador se procederá a realizar la Multiplicación entre 2 Números binarios provenientes de las Entradas A y B, teniendo en cuenta los valores de acarreo respectivamente. Esta operación se deberá implementar enteramente con sumadores de manera obligatoria.
- RESTA [011]: Al seleccionar esta combinación desde el controlador se procederá a realizar la *Resta* entre 2 Números binarios provenientes de las *Entradas A y B*, teniendo en cuenta los valores de préstamo respectivamente.
 Para las entradas se verificará si el minuendo es mayor que el sustraendo, si es así, realizar la resta y mostrar el resultado, de lo contrario, mostrar un mensaje de Error en el Display.

Observaciones:

CASOS	RESULTADO
A≥B	Realizar resta, mostrar
	Resultado
A <b< th=""><th>Mostrar ☐ en display</th></b<>	Mostrar ☐ en display

> **SUMA [100]:** Al seleccionar esta combinación desde el controlador se procederá a realizar la *Suma* entre 2 Números binarios provenientes de las *Entradas A y B*, teniendo en cuenta los valores de acarreo respectivamente.

Para las entradas se manejarán solo números positivos.

NOTA:

- 1. Todos los resultados de esta Unidad se deberán mostrar en 2 Display de 7 Segmentos. Teniendo en cuenta que el máximo resultado será 99, de excederse el resultado de alguna operación se deberá mostrar en el display el mensaje Γ Γ .
- 2. El circuito de la operación de *Suma* de manera obligatoria deberá ser implementada en placa de cobre no perforada.
- 3. Para poder optar a la ponderación esta parte, se evaluarán las salidas de las operaciones NO la implementación de estas.

UNIDAD LOGICA

Esta unidad estará encargada de realizar el cálculo Lógico de las entradas a la Unidad. Por lo cual se deberá tener en cuenta la selección de la operación en el controlador:

- > XOR [101]: Al seleccionar esta combinación desde el controlador se procederá a realizar la OR Exclusiva entre 2 Números binarios provenientes de las Entradas A y B.
- > XNOR [110]: Al seleccionar esta combinación desde el controlador se procederá a realizar la NOR Exclusiva entre 2 Números binarios provenientes de las Entradas A y B.
- ➤ AND [111]: Al seleccionar esta combinación desde el controlador se procederá a realizar la *Multiplicación Lógica* entre 2 Números binarios provenientes de las *Entradas A y B*.

NOTA:

- 1. Todas las operaciones lógicas deben implementarse a base de compuertas lógicas.
- 2. Todos los resultados de esta Unidad se deberán mostrar en 4 LEDS que representarán los 4 bits resultantes.
- 3. Tomar en cuenta que la unidad Aritmética y Lógica son mutuamente excluyentes, es decir que solo se deberá mostrar el resultado de la operación de la unidad en un tiempo dado.
- 4. La operacion XNOR de manera obligatoria deberán ser implementada en placa de cobre no perforada y con compuertas básicas (AND, OR o NOT).
- 5. Para poder optar a la ponderación esta parte, se evaluarán las salidas de las operaciones NO la implementación de estas.

Ejemplo: Al seleccionar una operación Aritmética, solo se deberá mostrar el resultado en display de la operación aritmética, no se deberá mostrar nada en los 4 bits resultantes de la unidad lógica.

UNIDAD COMPARATIVA

Esta unidad estará encargada de realizar el cálculo Comparativo entre las entradas de la Unidad *Aritmética* y *Lógica*. Por lo cual se deberá mostrar en 2 display de 7 segmentos, el número mayor y menor de la operación dada. No importando que operación sea. Si en algún caso las entradas son iguales se deberá mostrar en los 2 display el mismo número

NOTA:

1. Obligatoriamente se debe conocer que unidad se está ejecutando por lo tanto se debe implementar un circuito con Led de diferente color, los colores permitidos para cada unidas se establecen en la siguiente tabla:

Unidad	Color
Unidad Aritmética	Rojo
Unidad Lógica	Verde

- 2. Para poder optar a la ponderación esta parte, se evaluará el funcionamiento NO la implementación de esta.
- 3. El circuito *comparativo* de manera obligatoria deberá ser implementada en placa de cobre no perforada.

LISTA DE COMPONENTES PERMITIDOS

CODIGO	DESCRIPCION
7408	Compuerta AND
7404	Compuerta NOT
7486	Compuerta XOR
7432	Compuerta OR
7485	Comparador
7483	Sumador
74157	Multiplexores
74138	Demultiplexores
2N2222	Transistores NPN

CONSIDERACIONES

- La práctica debe realizarse en grupos no mayores a 5 personas.
- ♣ Para la presentación de la práctica deberá realizarse de manera obligatoria un encapsulamiento, así como también contar con un nivel de abstracción de la forma en la cual opera. Por lo tanto, lo único que se debe percibir son los controles de mando, las entradas de las variables y la salida, dejando dentro del encapsulamiento todos los circuitos necesarios para que funcione dicha práctica, esta parte será tomada en cuenta para la ponderación de la misma.
- La documentación por entregar deberá ser en forma digital y deberá contener de manera obligatoria el siguiente orden y estar bien identificada cada una de las secciones:
 - 1. Caratula.
 - Nombre de cada integrante
 - 2. Descripción del problema.
 - 3. Funciones Booleanas y Mapas de Karnaugh
 - 4. Diagramas de los diseños desarrollados.
 - 5. Equipo Utilizado.
 - 6. Presupuesto.
 - Gastos.
 - Aporte de cada integrante.
 - 7. Conclusiones.
- ♣ Se deberá de incluir todas las simulaciones funcionales que fueron implementadas para esta práctica de no contar o no funcionar una simulación dentro del entregable no tendrán derecho a ponderación de dicha parte.
- No se permite el uso de otro integrado que no esté en la lista antes mencionada, si se desea usar un integrado que no esté en la lista deberá de consultarlo con el auxiliar y este deberá de oficializarlo con todos los grupos.
- UNICAMENTE se permite el uso de integrados que no se encuentren dentro de la lista anteriormente detallada, de no cumplir con este apartado tendrá nota 0.
- Los siguientes circuitos *Controlador, Suma, Xnor y Comparación* deberán ir en placa de cobre.
- Los circuitos no especificados en el inciso anterior deberán ir en protoboard.
- ↓ La entrega se hará por medio de una tarea publicada en classroom un día antes de la calificación el archivo comprimido deberá tener el siguiente formato:

 [ORGA]P# G#.rar/zip.
- ♣ La práctica será calificada sobre el 100% y se estará preguntando a los integrantes sobre el desarrollo de esta, de no responder correctamente se restará un cierto porcentaje a la nota obtenida del grupo, para asegurar que todos hayan participado en dicha práctica.
- ♣ Todos los integrantes deben estar presentes durante la calificación de lo contrario se asumirá que no trabajaron y tendrán nota 0.

- ≠ El horario de calificación se estará subiendo días antes para que los estudiantes puedan anotarse, la cual será la misma para ambas secciones.
- ♣ En caso de existir problemas durante la asignación de horarios de calificación se procederá a organizarlos de manera aleatoria y los grupos involucrados tendrá acceso a calificarse sobre 50 puntos.
- Se evaluarán salidas NO implementaciones.
- → Durante la calificación no se podrá contar con la presencia de personas ajenas al grupo, en caso de no cumplir este apartado el auxiliar tiene la potestad de no continuar con la calificación y proceder a retirarse.
- ♣ Si se detectan copias o componentes compartidos tendrán nota de 0 y serán reportadas a la Escuela de sistemas.

Fecha de Entrega: jueves 12 de marzo del 2020 Fecha de Calificación: viernes 13 de marzo del 2020