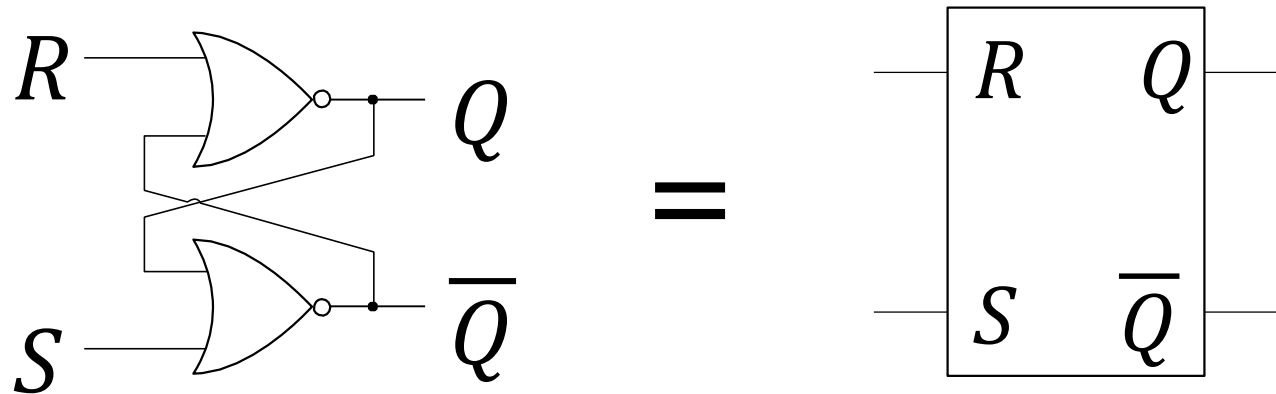


CIRCUITOS DIGITAIS FLIP-FLOPS

Marco A. Zanata Alves

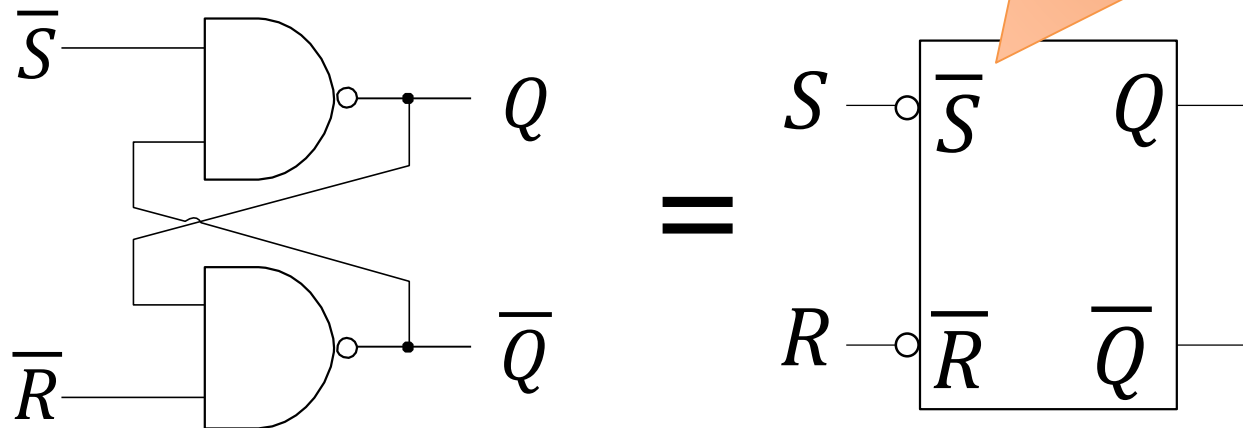
LATCH DO TIPO R—S (RESET-SET) (COM PORTAS NOR)



R	S	Q_i	\overline{Q}_i	
1	0	0	1	Reset Q
0	1	1	0	Set Q
0	0	Q_{i-1}	\overline{Q}_{i-1}	Mantém Q
1	1	X	X	Estado Proibido

Leva a uma saída
 $Q=0$ e $\overline{Q}=0$
 Deixando o circuito
 instável no futuro, se
 o próximo estado for
 $R=S=0$ “mantém”

LATCH DO TIPO \bar{S} – \bar{R} (COM PORTAS NAND)

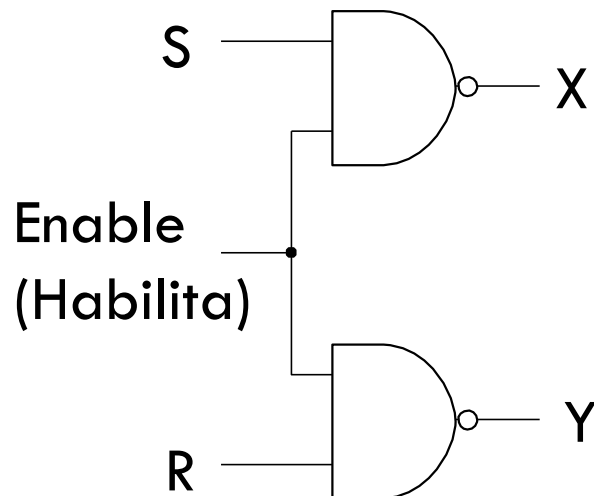


\bar{S}	\bar{R}	Q_i	\bar{Q}_i	
0	1	0	1	Reset Q
1	0	1	0	Set Q
0	0	Q_{i-1}	\bar{Q}_{i-1}	Mantém Q
1	1	X	X	Estado Proibido

CIRCUITO DE HABILITAÇÃO (ENABLE)

Circuito de habilitação com portas NAND torna as entradas S e R:

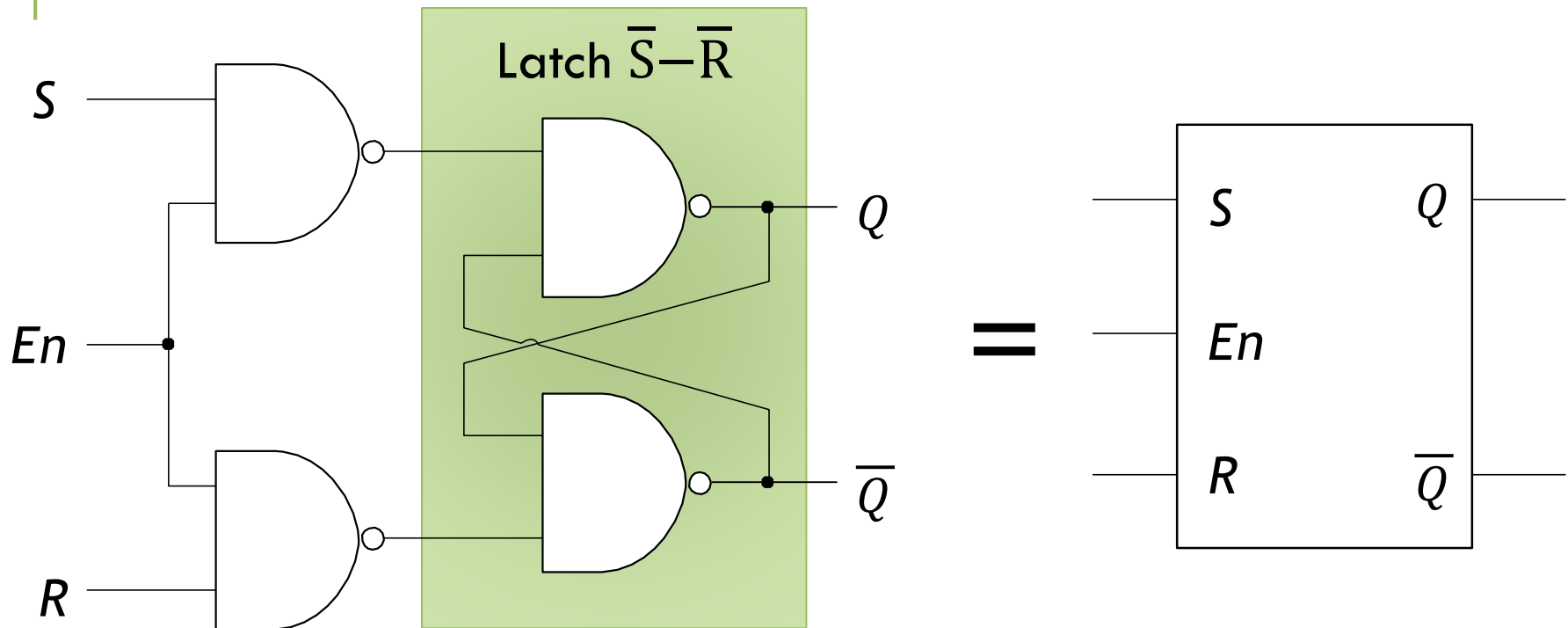
- Se $En = 1$: ativas em nível baixo, (\bar{S} e \bar{R})
- Se $En = 0$, desabilitadas



Pense e planeje como seria um enable para o Latch S-R

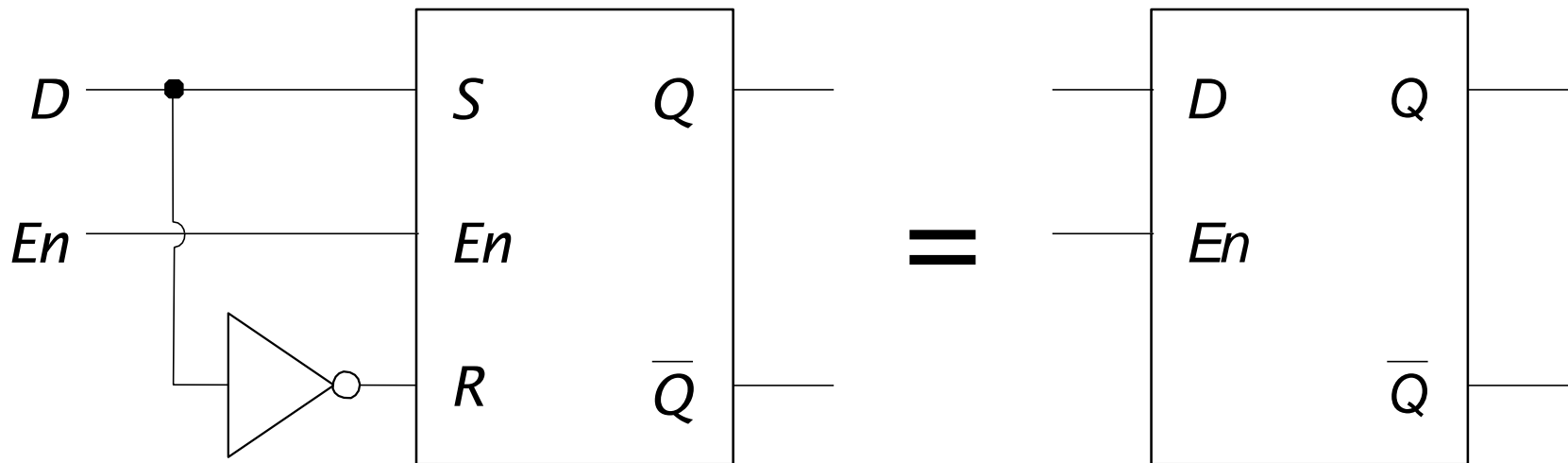
Enable	X	Y
0	1	1
1	\bar{S}	\bar{R}

LATCH DO TIPO $\bar{S}-\bar{R}$ COM ENABLE

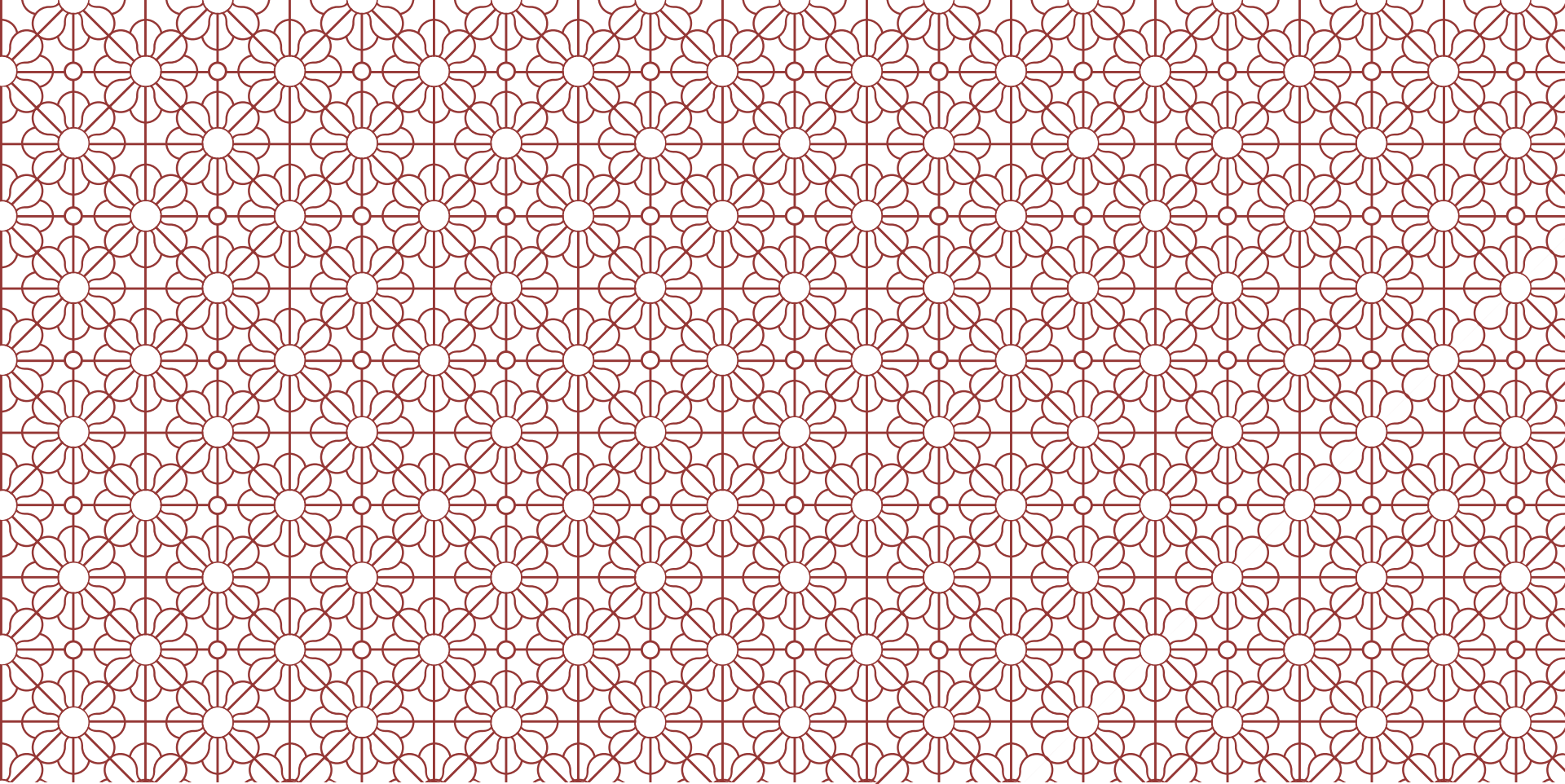


En	S	R	Q_i	
1	0	1	0	Reset Q
1	1	0	1	Set Q
1	0	0	Q_{i-1}	Mantém Q
0	?	?	Q_{i-1}	Mantém Q, não importa R nem S

LATCH DO TIPO D (DATA)



D	En	Q_i	
0	1	0	Reset
1	1	1	Set
?	0	Q_{i-1}	Mantém, sem importar com D



FLIP FLOPS

1



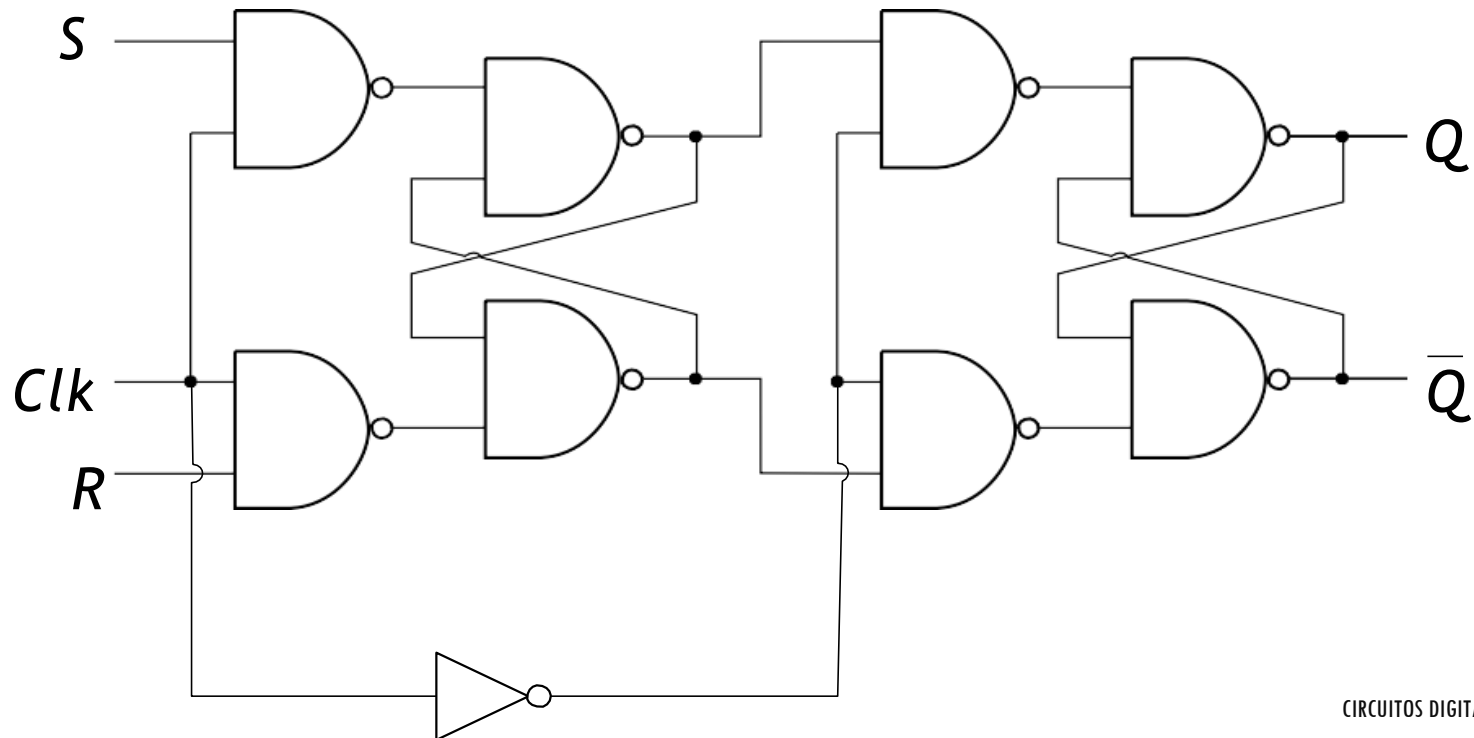
Primeiro conselho:
"DON'T PANIC"



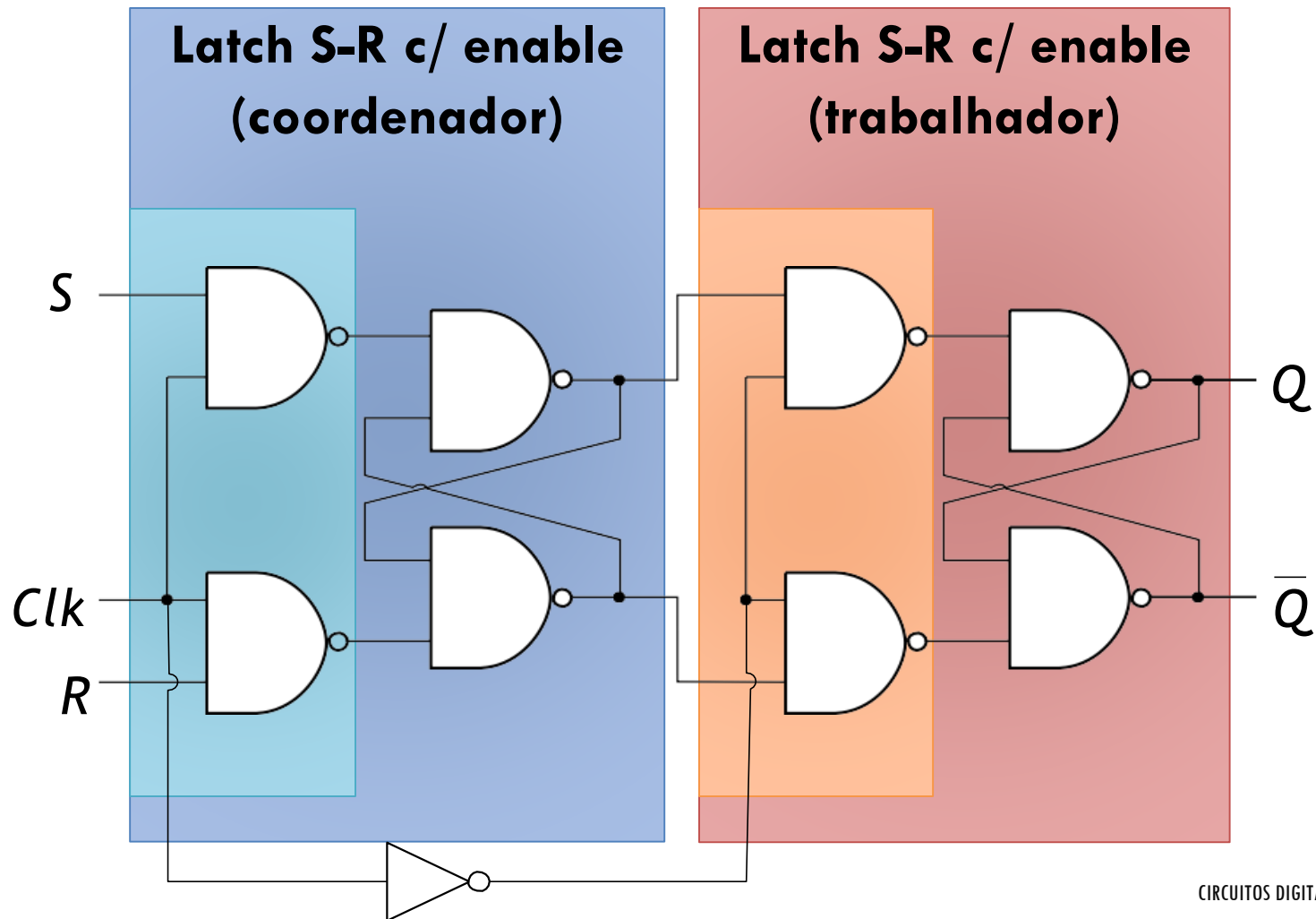


FLIP-FLOPS

Analise o comportamento do circuito abaixo.

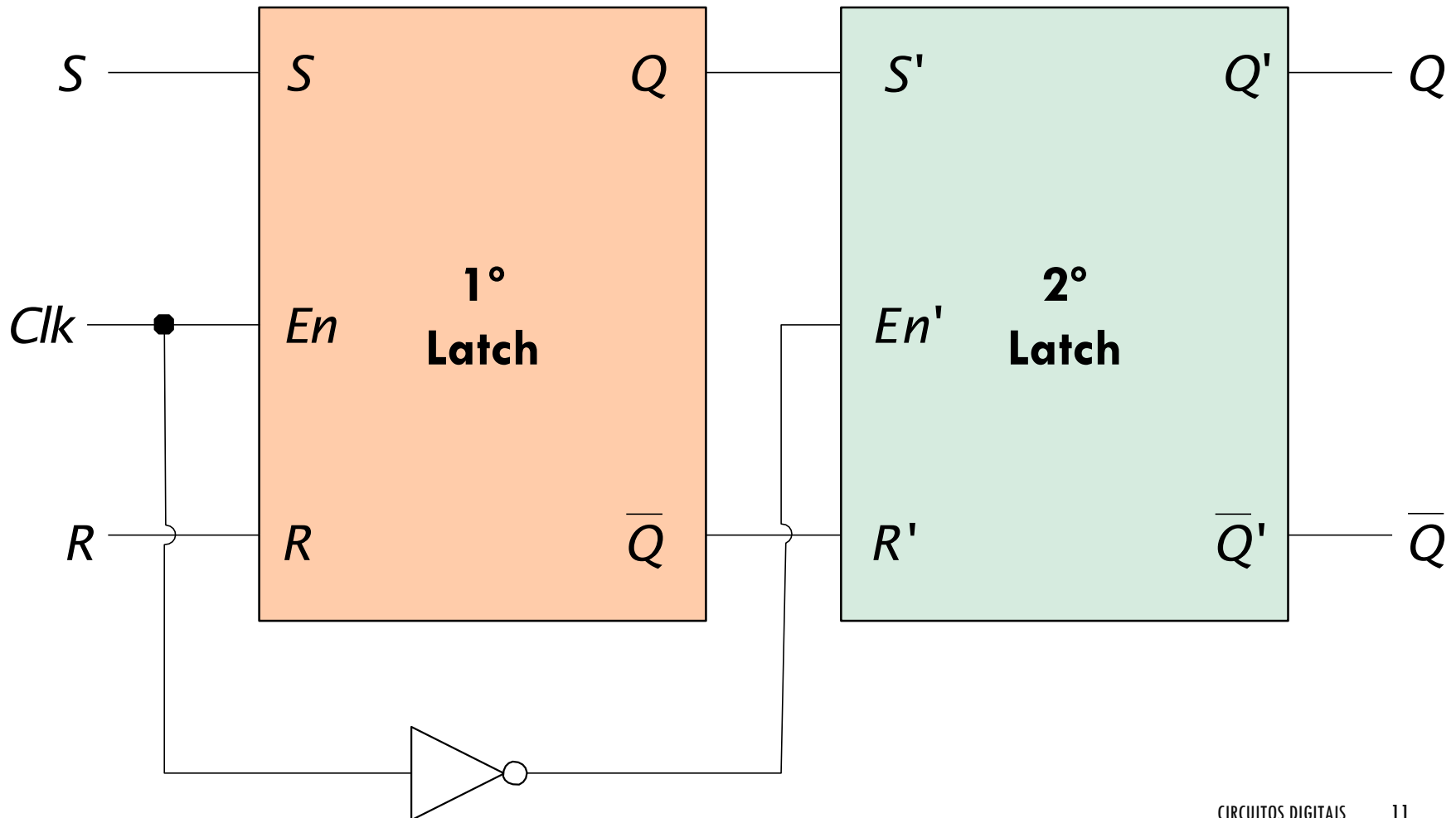


FLIP-FLOPS

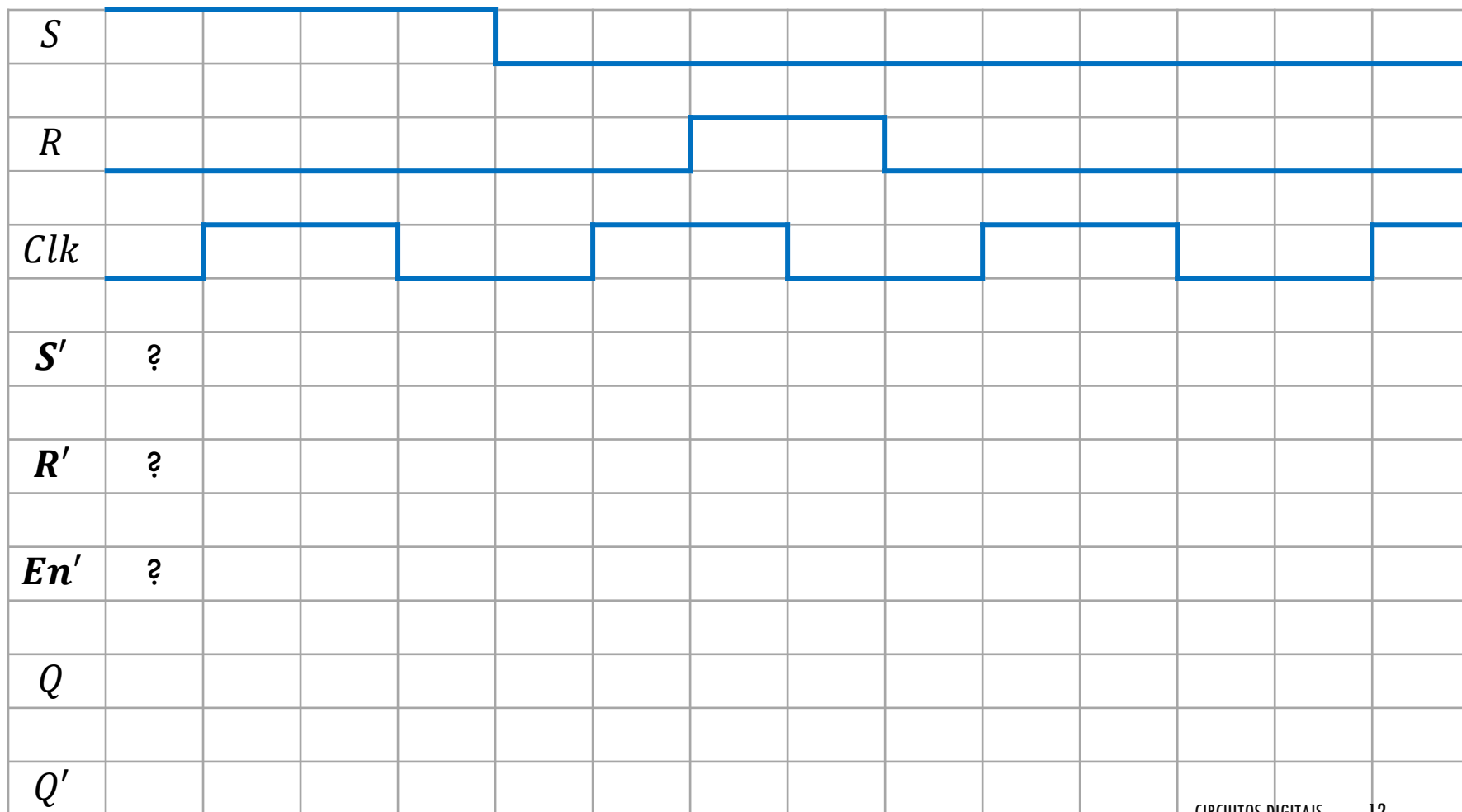
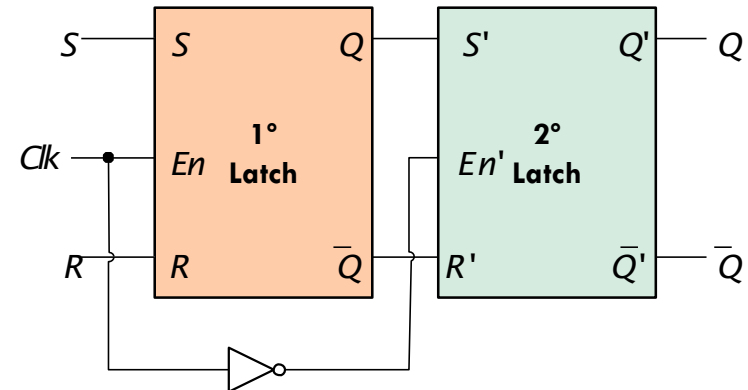


FLIP-FLOPS

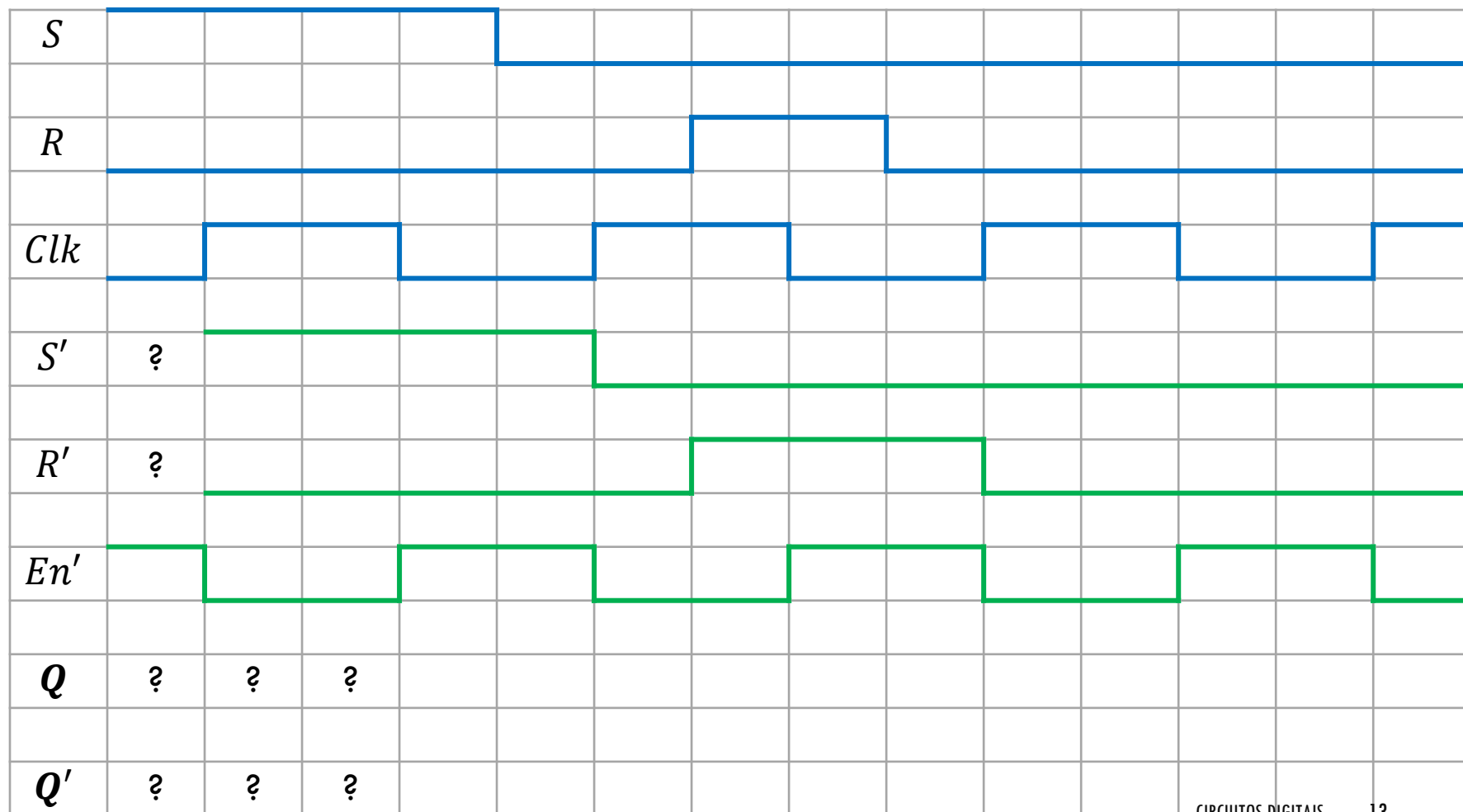
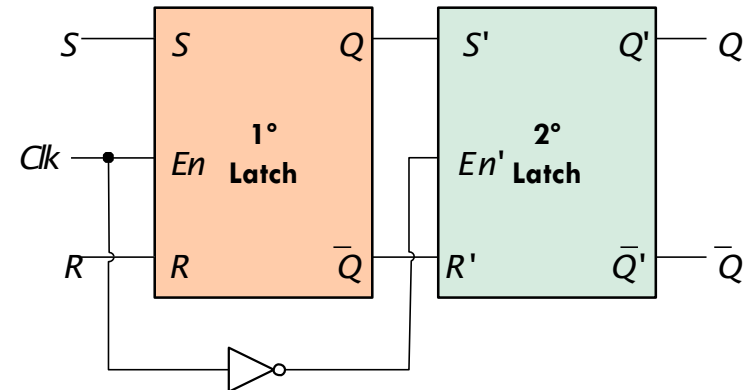
Segundo conselho: use um diagrama de forma de onda.



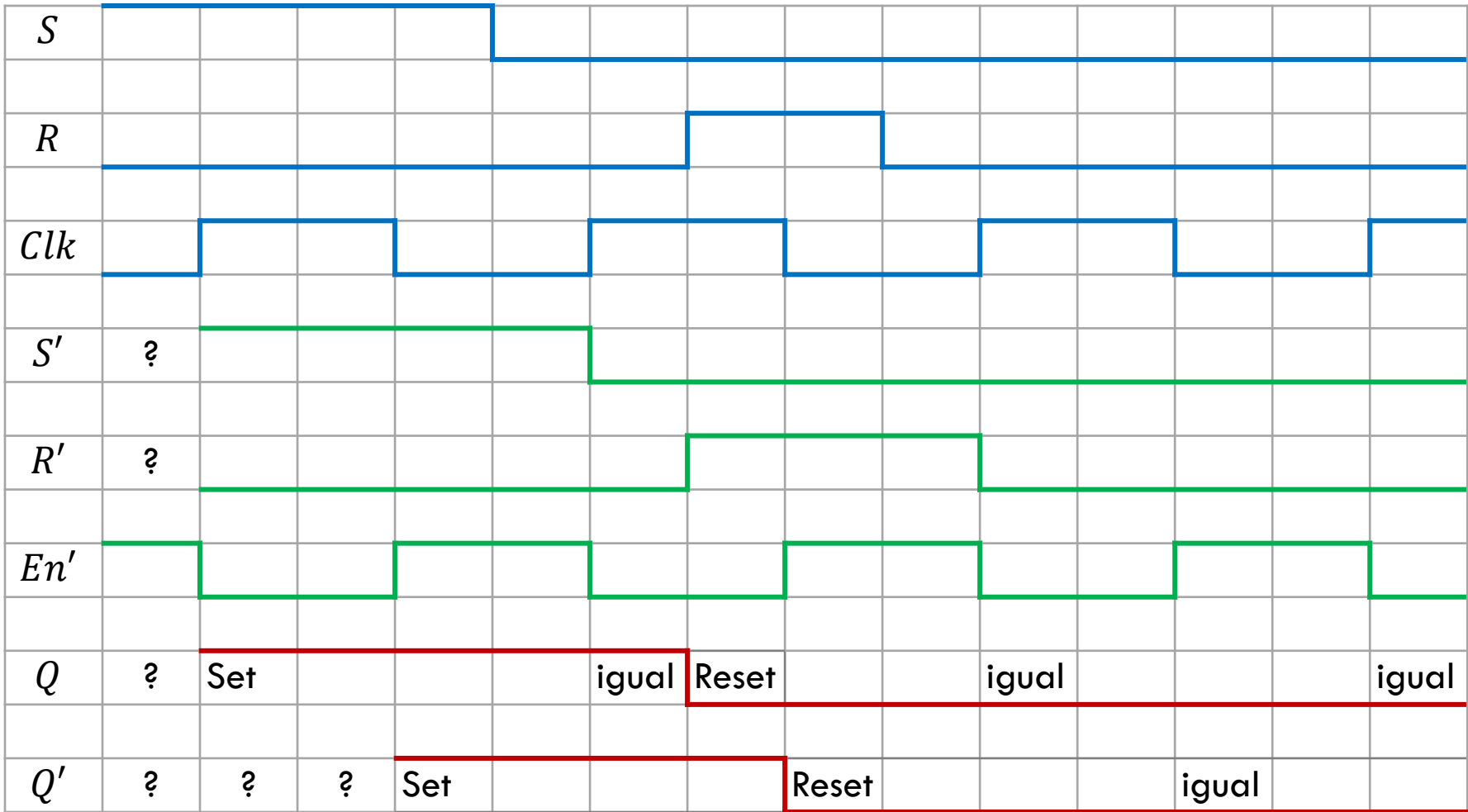
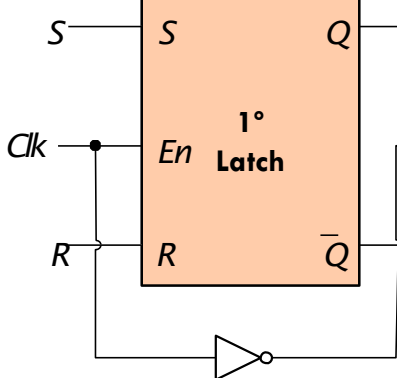
FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA



FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA

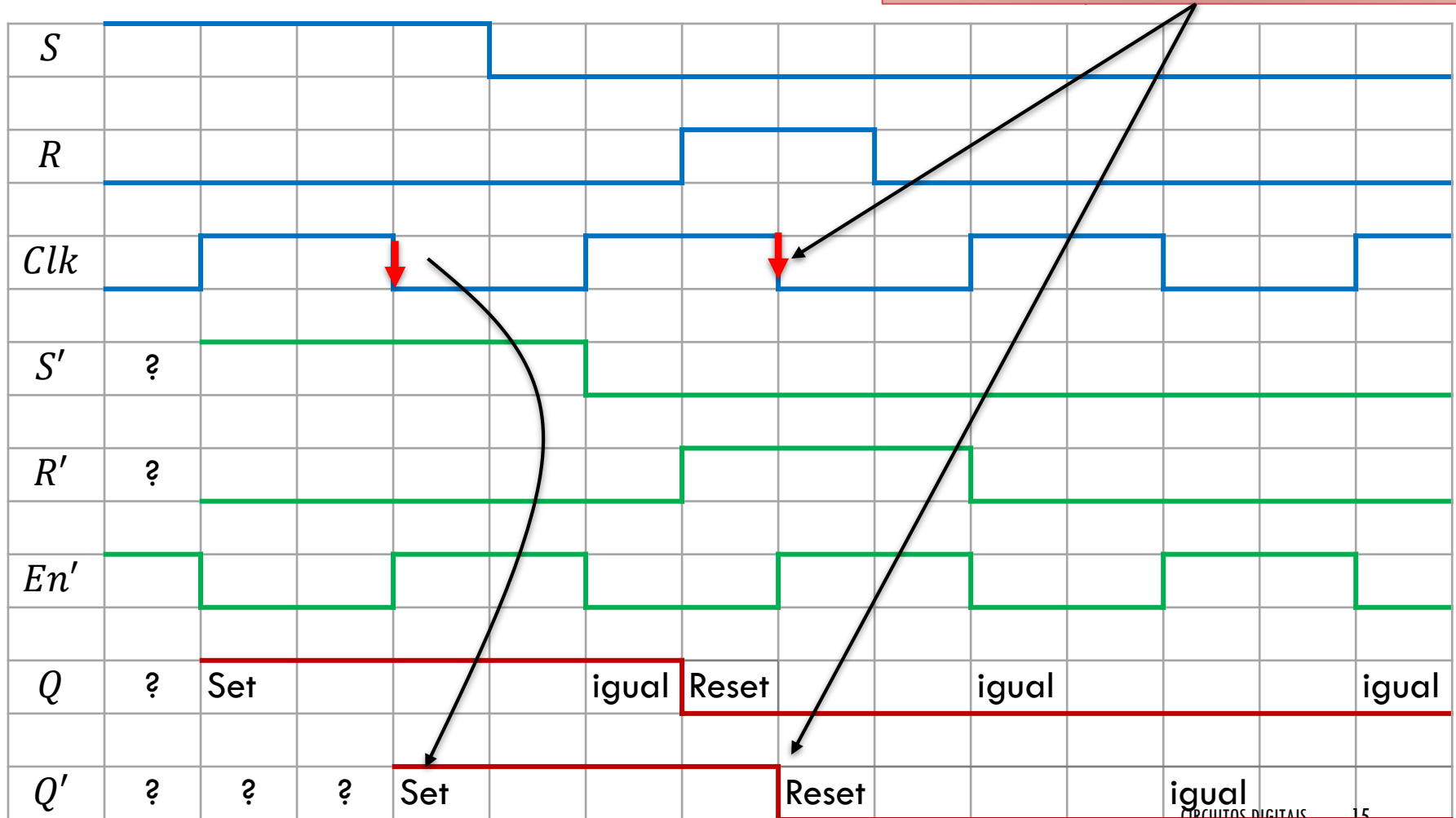


100



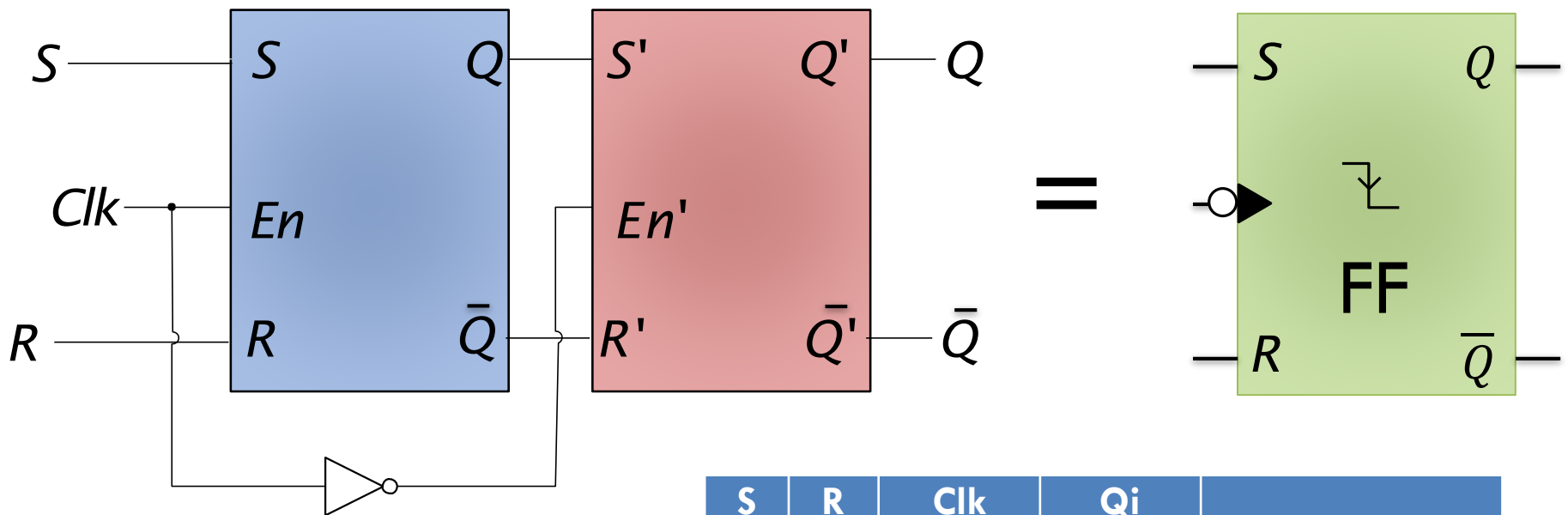
FLIP-FLOP S-R: DIAGRAMA DE FORMA DE ONDA

Sensível à borda de descida do clock!



FLIP-FLOP S-R

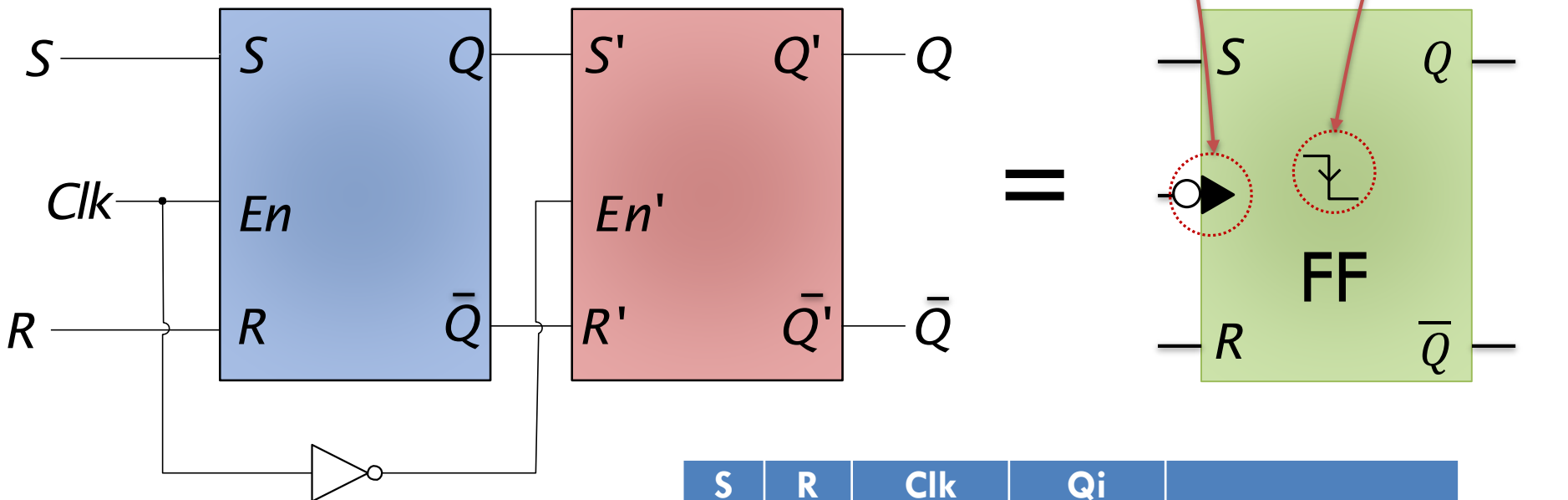
Flip-flop S-R **sensível à borda de descida** do clock (borda negativa)



S	R	Clk	Qi	
0	0	?	Qi-1	Mantém Q
0	1	1→0	0	Reset Q
1	0	1→0	1	Set Q
1	1	1→0	X	Proibido

FLIP-FLOP S-R

Flip-flop S-R sensível à borda de descida do clock (borda negativa)



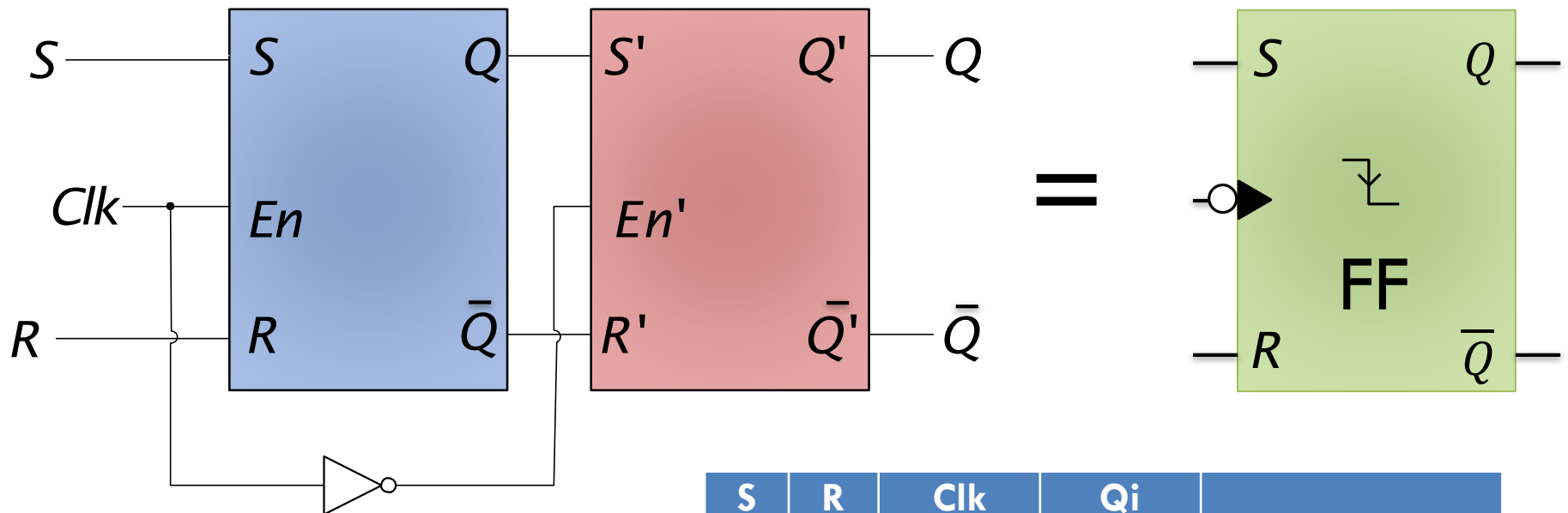
S	R	Clk	Qi	
0	0	?	Q_{i-1}	Mantém Q
0	1	$1 \rightarrow 0$	0	Reset Q
1	0	$1 \rightarrow 0$	1	Set Q
1	1	$1 \rightarrow 0$	X	Proibido



FLIP-FLOP S-R

Como inverter a sensibilidade?

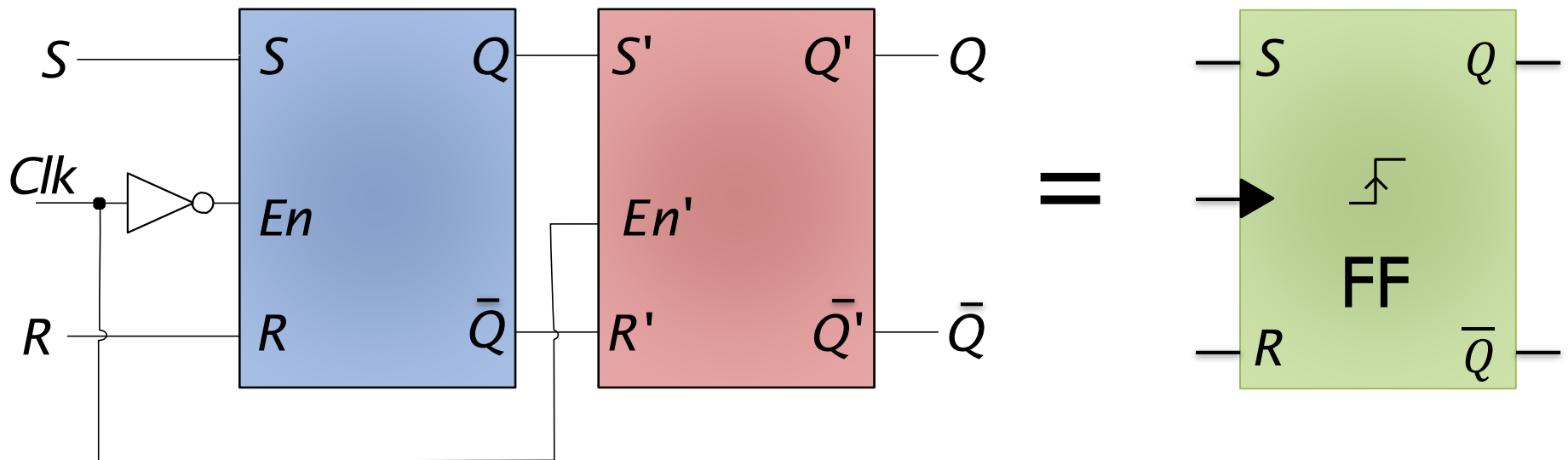
Flip-flop S-R sensível à borda de descida do clock (borda negativa)



S	R	Clk	Qi	
0	0	?	Q_{i-1}	Mantém Q
0	1	$1 \rightarrow 0$	0	Reset Q
1	0	$1 \rightarrow 0$	1	Set Q
1	1	$1 \rightarrow 0$	X	Proibido

FLIP-FLOP S-R

Flip-flop S-R sensível à borda de subida do clock (borda positiva)



S	R	Clk	Qi	
0	0	?	Qi-1	Mantém Q
0	1	0→1	0	Reset Q
1	0	0→1	1	Set Q
1	1	0→1	X	Proibido

FLIP-FLOP S-R: ENTRADAS PROIBIDAS

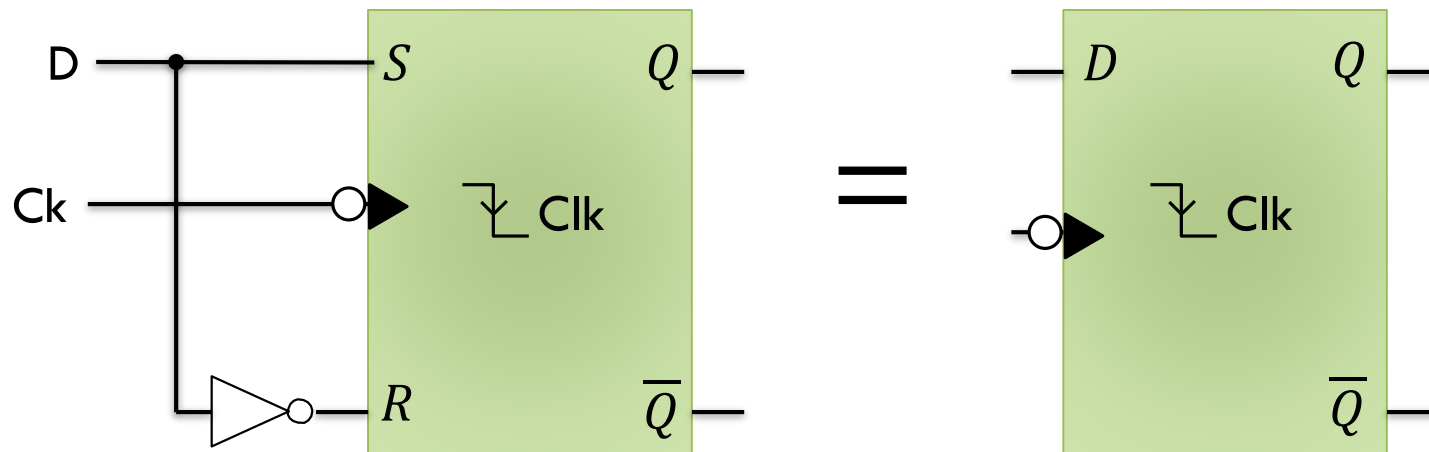
O **flip-flop S-R não admite** ambas as entradas **S e R ativas** quando a borda de descida/subida do clock é detectada.

- Assim como o latch S-R e o latch S-R com enable.

Para um flip-flop S-R sensível à borda de subida, **se $S = 1$, $R = 1$** quando o Clock fizer a transição $0 \rightarrow 1$, **o circuito entra em oscilação descontrolada.**

FLIP-FLOP D: MEMÓRIA SÍNCRONA DE 1 BIT

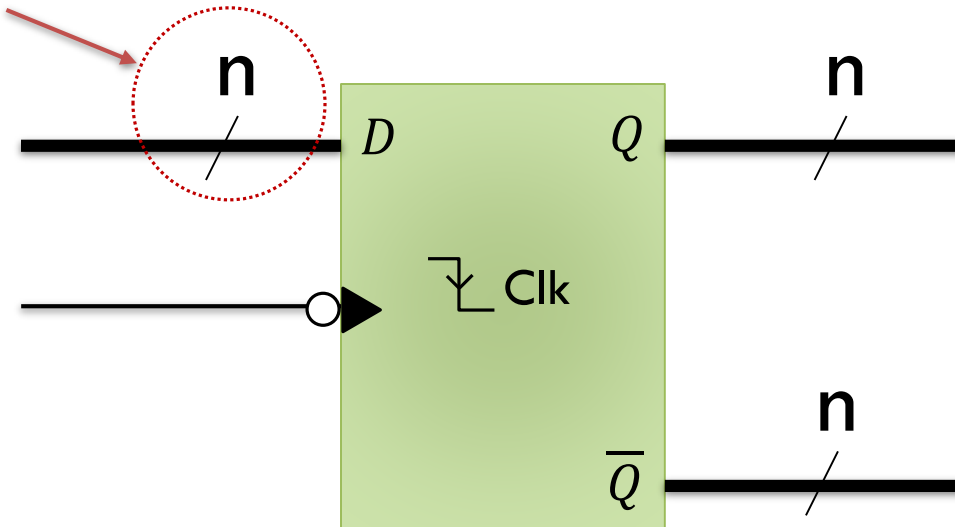
Solução: evitar que ambas as entradas fiquem em 1, fazendo um flip-flop D



D	Clk	Q_i	
0	1 → 0	0	(reset = armazena 0)
1	1 → 0	1	(set = armazena 1)

FLIP-FLOP D: MEMÓRIA SÍNCRONA DE N BITS

Indicação de
múltiplos bits

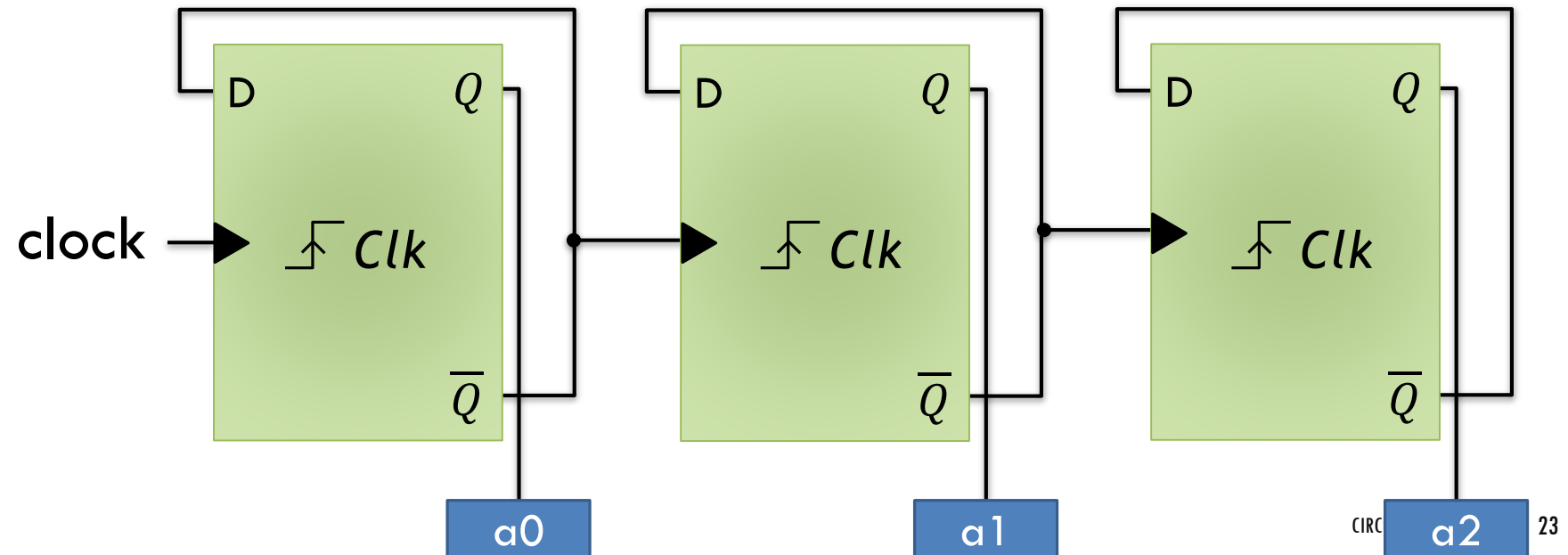


FLIP-FLOP D: APLICAÇÃO

O que faz o circuito abaixo?

- entrada: Ck
- saídas: a2, a1, a0

Suponha que o estado inicial de cada saída é 0.



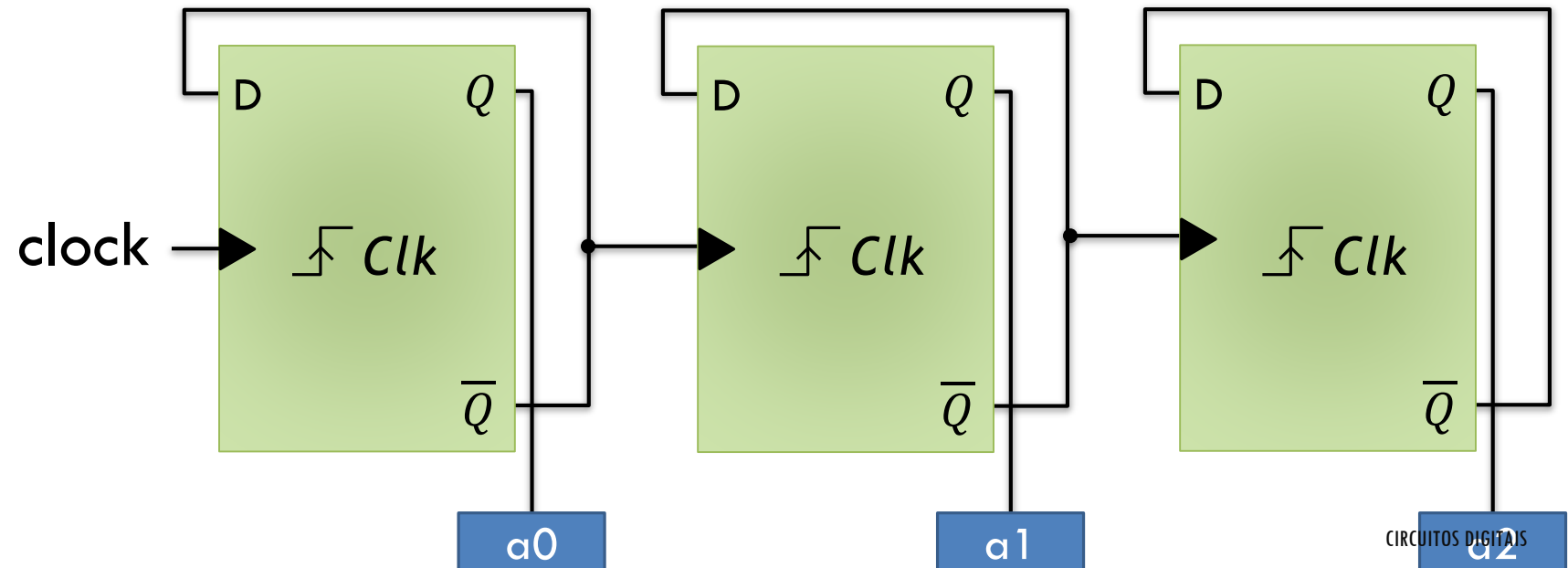
FLIP-FLOP D: APLICAÇÃO

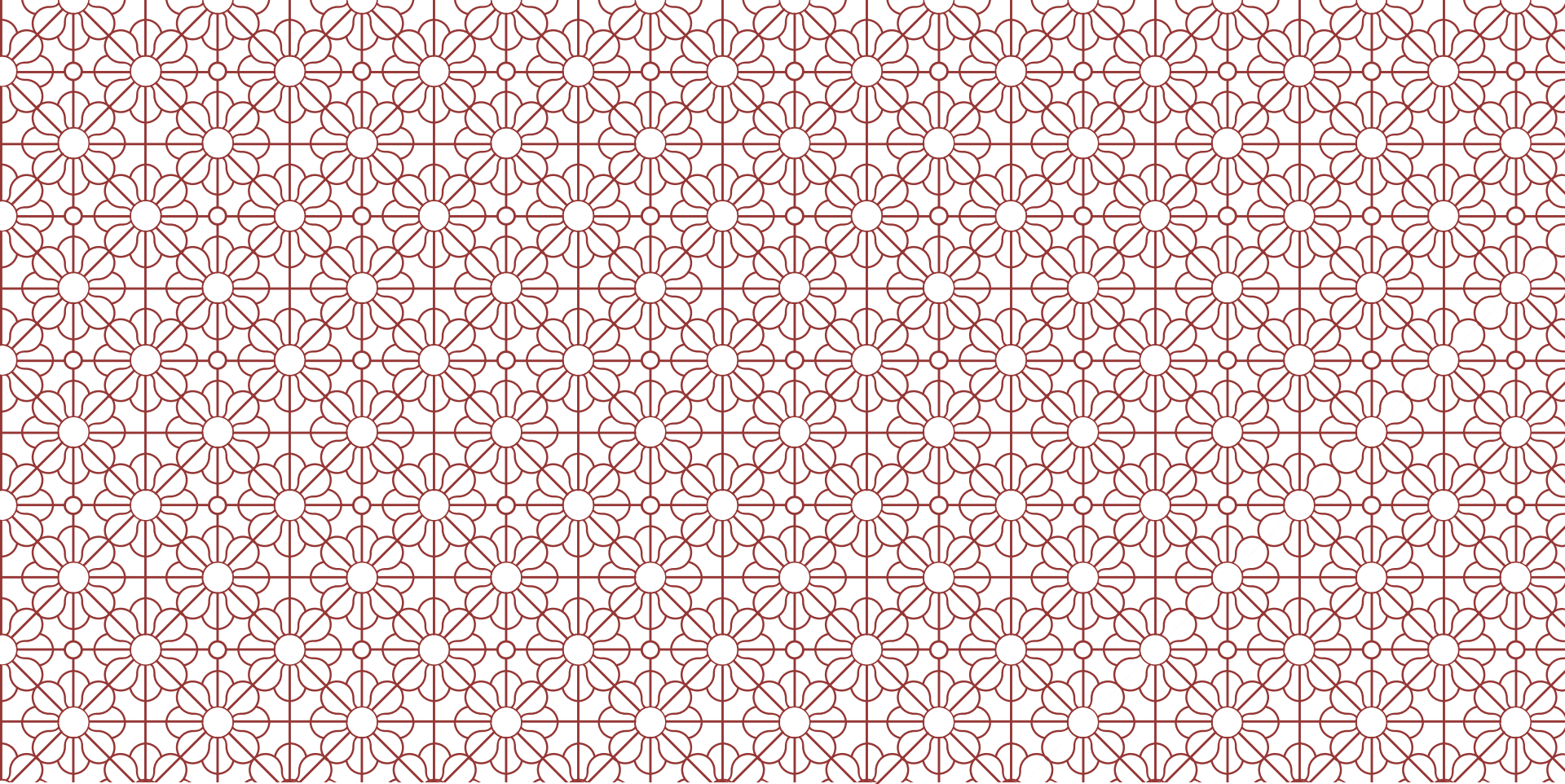
O que faz o circuito abaixo?

- entrada: Ck
- saídas: a2, a1, a0

Suponha que o estado inicial de cada saída é 0.

Contador de 3 bits!

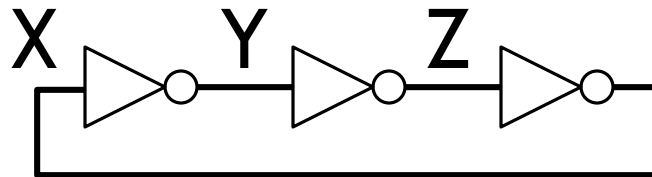




CIRCUITOS PROBLEMÁTICOS

CIRCUITOS INSTÁVEIS

Analise o seguinte circuito:

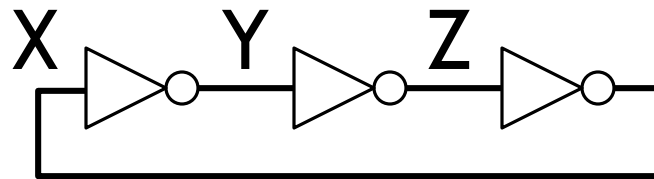


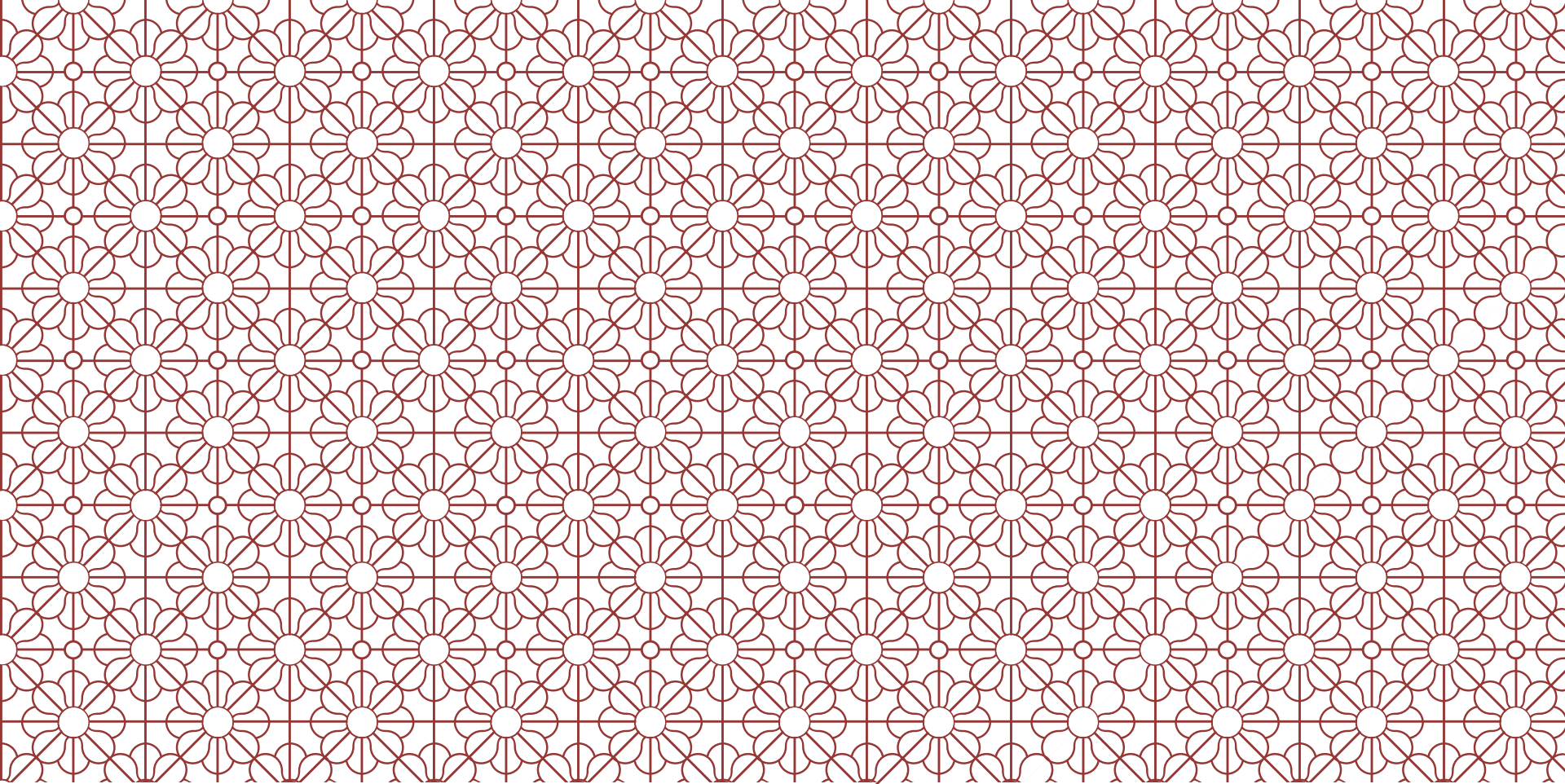
CIRCUITOS INSTÁVEIS

Analizando esse circuito observamos:

Supondo que $X=0$, então $Y=1$, $Z=0$ e $X=1$, o que é inconsistente com nossa suposição inicial.

Esse circuito não possui um estado estável, por isso é chamado de instável





CIRCUITOS SÍNCRONOS E ASSÍNCRONOS

CIRCUITOS SÍNCRONOS

Circuitos combinacionais não possuem nenhum caminho cíclico, onde a saída realimenta a entrada.

- Uma vez definida a entrada do circuito combinacional, o valor correto sempre será visto na saída.

Circuitos sequenciais possuem caminhos cíclicos, ou seja, realimentação.

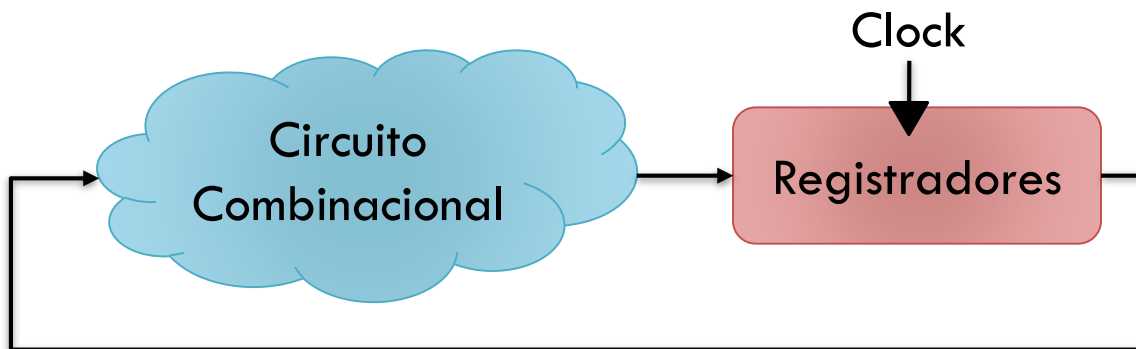
- Tais circuitos podem possuir problemas de instabilidade
- A análise desses circuitos demandam tempo e muitas pessoas brilhantes comentem enganos.

CIRCUITOS SÍNCRONOS

Para evitar esses problemas de circuitos sequenciais, os designers quebram as realimentações inserindo registradores no caminho.

Assim, o circuito será transformado em uma coleção de lógica combinacional e registradores (latches ou flip-flops).

Se tais registradores forem governados pelo mesmo clock, estamos lidando com um circuito síncrono.

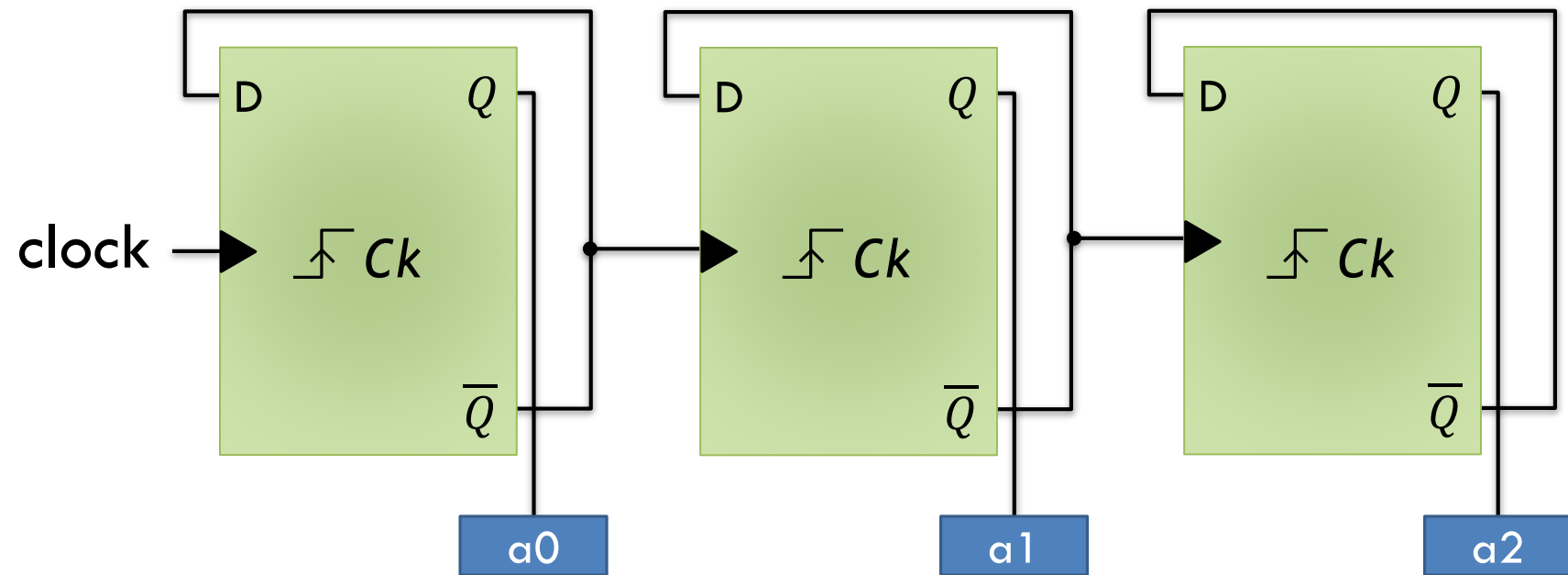


REGRAS PARA CIRCUITOS SEQUENCIAIS SÍNCRONOS

1. Todo elemento do circuito deve ser
 - ou um registrador
 - ou um circuito combinacional
2. No mínimo um elemento do circuito deve ser um registrador
3. Todos registradores devem receber o mesmo sinal de clock
4. Todo caminho cíclico possui pelo menos um registrador

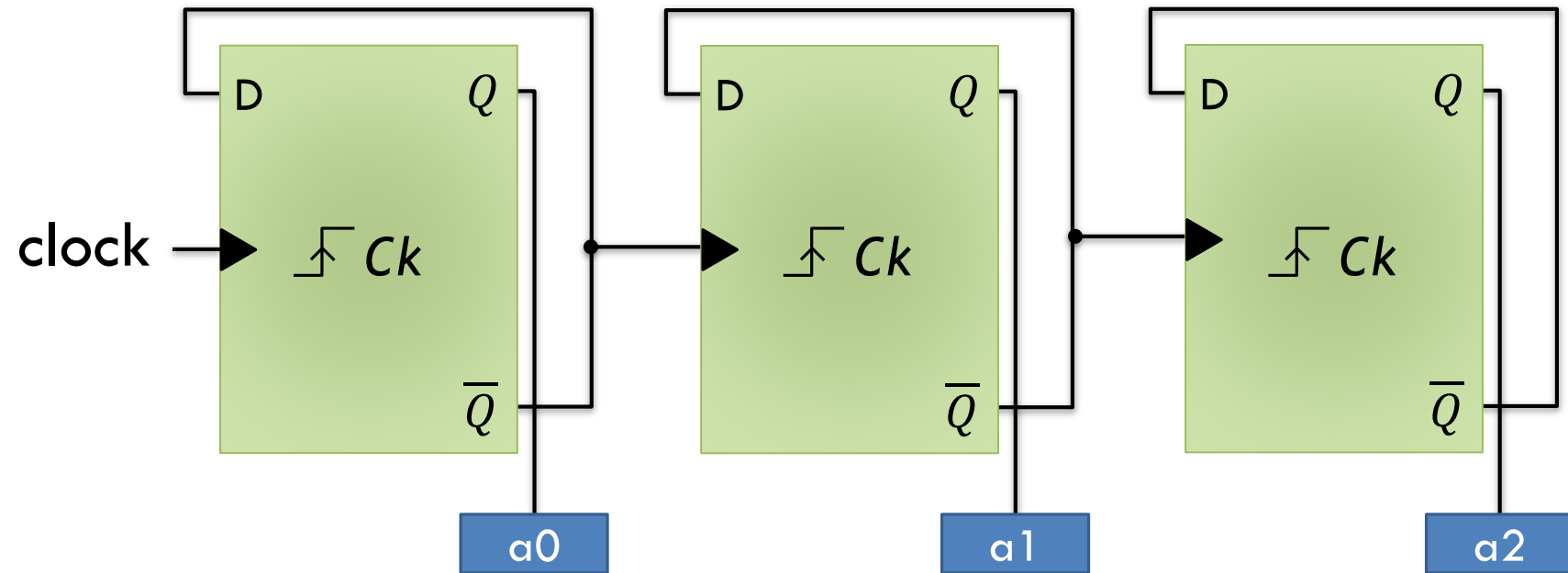
EXEMPLO

O circuito abaixo é síncrono ou assíncrono?



EXEMPLO

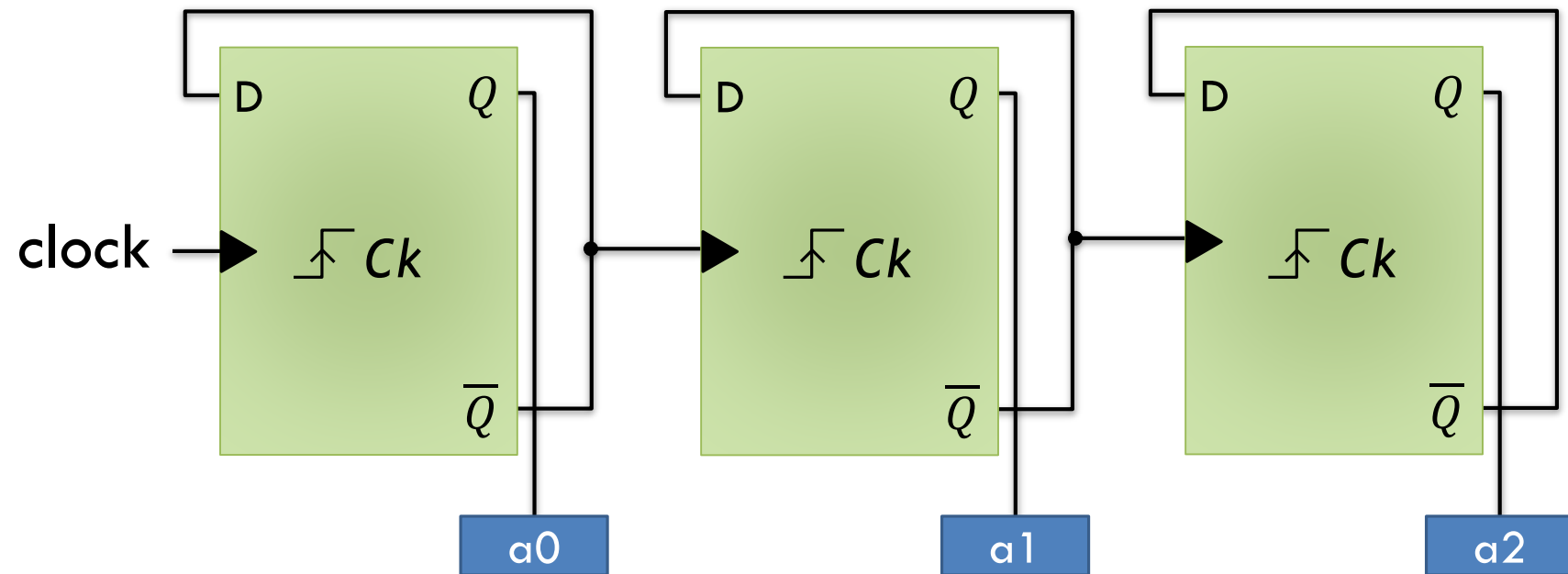
1. Todo elemento do circuito deve ser
▪ ou um registrador
▪ ou um circuito combinacional
2. No mínimo um elemento do circuito deve ser um registrador
3. Todos registradores devem receber o mesmo sinal de clock
4. Todo caminho cíclico possui pelo menos um registrador



EXEMPLO

O circuito abaixo é síncrono ou assíncrono?

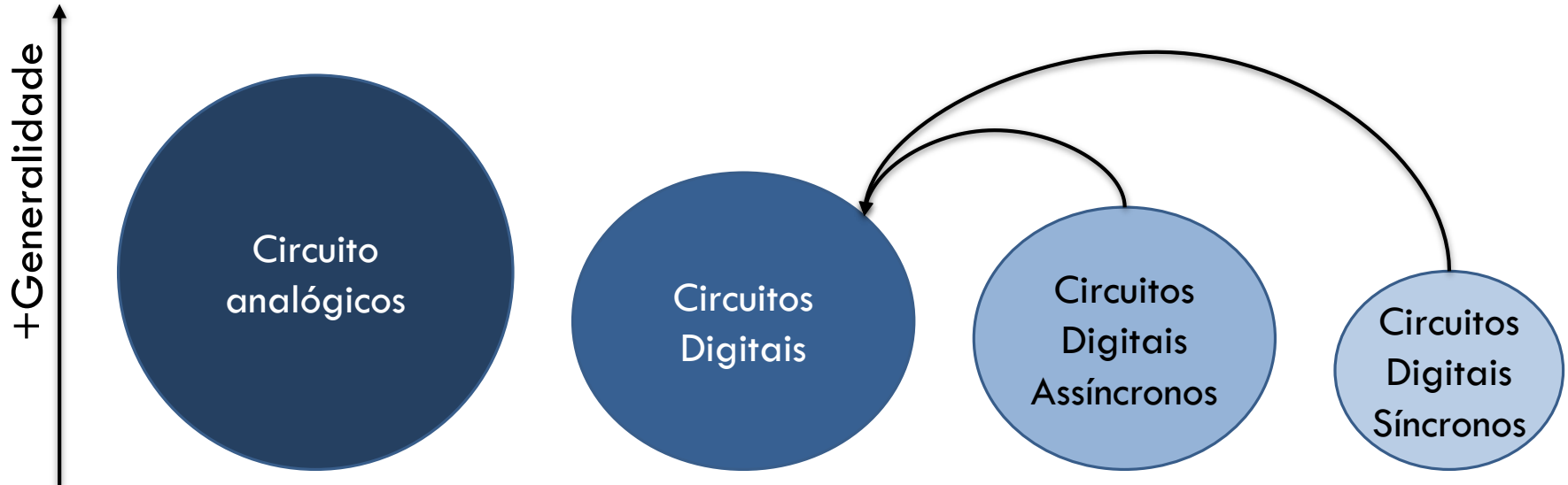
Trata-se de um circuito
assíncrono



SÍNCRONO VS. ASSÍNCRONO

Em teoria circuitos assíncronos são mais genéricos que os síncronos, pois eles não estão limitados por registradores ligados ao clock.

Da mesma maneira que circuitos analógicos (podem usar qualquer tensão) são mais genéricos que os circuitos lógicos.



SÍNCRONO VS. ASSÍNCRONO

Embora houveram décadas de estudo sobre circuitos assíncronos, praticamente todos os sistemas digitais são síncronos.

Circuitos lógicos síncronos se mostraram ao longo da história, muito mais fáceis de projetar e usar que os circuitos assíncronos.

SÍNCRONO VS. ASSÍNCRONO

Claro que circuitos assíncronos são ocasionalmente necessários, quando estamos comunicando dois sistemas com clocks diferentes ou recebendo entradas em tempos arbitrários.

Da mesma maneira que sistemas analógicos ainda são necessários para conversar com o mundo real de tensões contínuas

CONTADOR SÍNCRONO COM FLIP-FLOPS DO TIPO D

