11주차 예비보고서

전공: 컴퓨터공학과/생명과학과 학년: 9학기 학번: 20181435 이름: 박다희

**1.**

RS Flip-Flop이란 가장 간단한 형태의 flip-flop로 Set을 의미하는 S와 Reset을 의미하는 R의 2개의 입력 단자를 가지며 Q(t), Q’(t+1)의 출력 단자 2개를 갖는다. RS Flip-Flop은 NOR gate나 NAND gate들로 나타낼 수 있는데, 예를 들어 NOR gate로 구성한 RS Flip-Flop은 다음 그림과 같다.

도표, 라인, 스케치, 그림이(가) 표시된 사진

자동 생성된 설명

또한 SR Flip-Flop에 대한 진리표는 다음과 같다.

텍스트, 스크린샷, 번호, 라인이(가) 표시된 사진

자동 생성된 설명

R과 S가 모두 0의 값을 갖는다면 비활성화 상태이므로 Q’(t+1)의 출력 값은 현재 출력의 보수 값인 ~Q(t)와 같으므로 전 상태를 유지하고, S값만 1이라면 Q’(t+1)의 출력 값은 0이므로 Q(t+1)은 1로, 반대로 R의 값만 1이라면 Q’(t+1)의 출력 값은 1이므로 Q(t+1)은 0이 된다. S와 R이 값이 두 개 다 1이라면 결과 값은 두 개의 gate중에서 어떤 gate가 더 빠른 지에 따라 달라지므로 오류가 발생하게 된다.

**2.**

JK Flip-Flop은 앞선 RS Flip-Flop에서 S와 R의 값이 모두 1일 경우 오류가 발생하는 단점을 보완하는 것으로 입력 단자로는 K, J을 가지고 출력 단자로는 Q(t)와 Q(t+1)을 가진다. 이 때 입력 단자 K는 RS Flip-Flop에서 R 대신 쓰이는 입력 단자이고, J는 RS Flip-Flop에서 S 대신 쓰이는 입력 단자이다. JK Flip-Flop에서는 두개의 입력 단자의 값이 1을 갖는 경우에 출력 값으로 ~Q(t)을 가진다. JK Flip-Flop의 진리표는 다음과 같다.

텍스트, 스크린샷, 번호, 라인이(가) 표시된 사진

자동 생성된 설명

J의 값이 0, K의 값이 0이면 변함 없이 이전 상태가 유지되고, J의 값이 1, K의 값이 0이면 Q(t+1)이 1로 set된다. J의 값이 0이고 K의 값이 1일 때는 Q(t+1)의 값이 0으로 reset된다.

**3.**

D Flip-Flop의 D는 delay을 의미하는 철자로, 한 개의 입력 값을 가지고 출력 값으로는 현재 상태와 상관 없이 입력 값과 같은 값을 가지는 Flip-Flop이다. 입력 값인 D는 RS Flip-Flop에서 S값의 역할을 하고, R의 역할은 ~D가 한다. 이에 따른 D Flip-Flop의 진리표는 다음과 같다.

|  |  |  |
| --- | --- | --- |
| **D** | **q** | **q\*** |
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

입력 값인 D의 값에 따라 출력 값도 D의 값과 같은 값으로 결정되는 것을 확인할 수 있다. 2개의 gated D latch를 사용하면 D Flip-Flop을 구성할 수 있는데 이는 다음 그림과 같다.

도표, 라인, 스케치, 기술 도면이(가) 표시된 사진

자동 생성된 설명

**4.**

T-Flip Flop의 T는 toggle의 의미를 가지는 철자로, 입력 값인 T가 1일 때 현재 값이 1이라면 0으로, 0이라면 1로 뒤집고 T의 값이 0이라면 현재 상태를 변함없이 유지하는 Flip-Flop이다. JK Flip-Flop의 입력 단자인 J, K을 연결해서 한 개의 입력 단자인 T로 만든 Flip-Flop이다. 이에 대한 진리표는 다음과 같다.

|  |  |  |
| --- | --- | --- |
| **T** | **q** | **q\*** |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

D Flip-Flop로도 T Flip-Flop을 나타낼 수 있는데 을 만족하도록 구성하면 된다.

**5.**

Latch는 2개의 상태 정보를 가지고 이를 유지하는 회로로 디지털 회로 시스템에서의 기본적인 구조 단위이다. 입력 값으로는 1개 이상의 값을 받아서 회로의 상태를 조절할 수 있고 결과 값으로는 1개나 2개의 값을 내보낼 수 있다.

Latch는 level trigger 종류의 메모리 회로이기 때문에 edge trigger 종류의 메모리 타입인 Flip-Flop과 달리 입력 값들 중에서 하나라도 변화가 생긴다면 출력 값도 바로 바뀐다. Latch가 보관하는 상태 정보로는 1과 0이 있고, 입력 신호에 따라 이 상태 값이 바뀐다.

**6.**

Clock은 synchronous digital circuit 분야에서 동기화를 위해 사용되는 신호로 이 신호는 high 상태와 low 상태를 주기적으로 바꿔 가진다. 이 때 한 cycle의 길이를 T인 주기를 뜻하고, clock의 주파수는 T의 역수 값이다. 따라서 clock은 논리 회로에서 다른 신호와의 시간적 상호작용을 조절하고, 논리 회로의 작동 주기를 결정한다. Clock은 데이터를 전송하는 것과 처리하는 것을 조절하고, 논리 회로 안에서 작업을 언제 수행하는지 결정한다.

텍스트, 도표, 평면도, 라인이(가) 표시된 사진

자동 생성된 설명 Clock의 주기 내에서 high 상태를 갖는 구간을 clock width라 하는데 주기에서 clock width의 비율을 duty cycle이라고 한다. 보편적으로 synchronous digital circuit 분야에서는 duty cycle이 50% 이하인 펄스를 사용하여 동기화를 진행한다.

**7.**

텍스트, 도표, 스크린샷, 직사각형이(가) 표시된 사진

자동 생성된 설명 Trigger는 논리 회로에서 상태 변화나 출력을 촉발하는 기둥 신호인데 종류에는 level-triggered(비동기적)과 edge-triggered(동기적/clocked)이 있다. 먼저 level-triggered는 상태가 low거나 high일 때만 입력 값을 받아들이는 방법으로 논리 상태가 high인 것을 트리거로 인지하는 것을 positive level trigger, low인 것을 트리거로 인지하는 것을 negative level trigger고 한다. 그 다음 edge-triggered는 clock 전이가 생기는 지점에서 입력 값을 받아들이는 방법으로 대부분의 flip-flop이 사용하는 방법이다. 종류에는 2가지가 있는데 clock의 신호가 high에서 low로 바뀌는 시점에서만 입력 값을 받는 것을 trailing edge trigger이라 하고 반대로 low에서 high로 바뀌는 시점에서만 입력 값을 받는 것을 leading edge trigger고 한다.

광장이(가) 표시된 사진

자동 생성된 설명

위의 그림이 차례대로 level-trigger과 edge-trigger이다.

텍스트, 도표, 라인, 폰트이(가) 표시된 사진

자동 생성된 설명도표, 텍스트, 라인, 기술 도면이(가) 표시된 사진

자동 생성된 설명

텍스트, 도표, 라인, 폰트이(가) 표시된 사진

자동 생성된 설명도표, 텍스트, 라인, 평면도이(가) 표시된 사진

자동 생성된 설명

왼쪽 위의 그림은positive level trigger, 오른쪽 위의 그림은 negative level trigger 왼쪽 아래 그림은 leading edge trigger, 오른쪽 아래 그림은 trailing edge trigger이다.

**8.**

도표, 라인, 기술 도면, 평면도이(가) 표시된 사진

자동 생성된 설명 Master-Slave는 2개의 flip-flop이 직렬로 연결된 것을 의미하는데 2개 중 한 개는 master로, 다른 한 개는 slave로 동작한다. 각각의 flip-flop은 clock 펄스에 연결될 때 서로 상보적으로 연결되는데 만약 한 개의 flip-flop이 trailing edge trigger라면 다른 한 개의 flip-flop은 leading edge trigger에 의해 동기화 된다. 다음과 같은 그림처럼 master-slave flip-flop에서 clock 펄스가 leading edge일 때 master flip-flop은 활성화되고, slave flip-flop은 비활성화 상태가 된다. Clock 펄스가 trailing edge일 때는 그 반대가 된다.

**9.**

Flip-flop은 메모리에서 활용되는데 먼저 flip-flop의 집합인 register는 저장하는 bit 수에 따라 구성하는 flip-flop의 개수가 달라진다. Register을 이루는 각각의 flip-flop은 1bit의 정보를 저장할 수 있기 때문에 만약 n bit의 저장하고 싶다면 n개의 flip-flop로 이루어져 있는 n-bit register을 사용하면 된다. 그 다음으로는 SRAM이 있는데 SRAM은 기억장치로 flip-flop 형식의 메모리 cell을 가진다. 전원이 꺼지지 않는 한 저장된 내용은 계속 기억되고 전원이 꺼지면 저장된 내용은 reset된다. 이러한 SRAM의 특징때문에 clock같이 복잡한 재생이 필요 없으므로 용량이 작은 메모리나 cache 메모리를 구성할 때 주로 사용된다.