

一、填空题

- 1、8086CPU 芯片有 16 数据管脚和 20 地址管脚。
- 3、80486CPU 芯片采用 5 级流水线结构，即同时有 5 指令并行操作。
- 4、Pentium 系列 CPU 芯片采用由 U 流水 和 V 流水 两条并行指令流水线构成的 双 流水线结构，可大大提高指令的执行速度。
- 5、在 80386 以后的微机系统中，为了加快计算机的运行速度，都在 CPU 与主存之间增设一级或两级的高速小容量的 (Cache RAM)。
- 6、虚拟存储技术是在 内存存储 和 外存存储 之间增加一定的硬件和软件支持，使内存和外存形成一个有机的整体。
- 7、虚拟存储技术是在内存储器和外存储器之间增加一定的 地址 和 数据 支持，使内存和外存形成一个有机的整体。
- 8、虚拟存储技术是在内存储器和外存储器之间增加一定的硬件和软件支持，使 地址 和 数据 形成一个有机的整体。
- 9、8086/8088CPU 的内部结构主要由 指令寄存器单元 和 数据寄存器单元 组成。
- 10、8086/8088CPU 中的总线接口单元 (BIU) 里的指令队列分别有 6B 和 1B 字节。
- 11、由 8086/8088CPU 组成的微机系统的存储器管理采用 分段 管理，并将存储器分代码、数据段、堆栈段 和 附加段。
- 12、MASM 宏汇编语言有两种基本语句，它们是 指令性语句 和 指示性语句。
- 13、指令性语句和指示性语句的主要区别是在汇编时，指令性语句产生对应的 机器指令，而指示性语句 不对应机器指令，只给汇编程序提供相应的汇编信息。
- 14、汇编语言程序有顺序程序、分支结构、循环结构 和子程序等四种结构。
- 18、半导体存储器从器件制造的工艺角度，可分为 NMOS 存储器 和 CMOS 存储器 两大类。
- 19、半导体存储器从应用角度，可分为 RAM 随机存储器 和 ROM。
- 20、RAM 存储器有 静态 RAM 和 动态 RAM。
- 21、存储器的扩展设计主要有位扩展、字扩展 和 字位扩展 等三种方法。
- 25、存储器片选信号的产生方法主要有 地址译码法 和 全译码法。
- 26、存储器片选信号的产生方法主要有线选法、部分译码法 和 全译码法。
- 27、80486CPU 芯片内有 8K 的高速缓存 (Cache)，Pentium 芯片中有 16K 的 Cache，分为两个独立的 8K 的 Cache，其中一个用于存放 数据，另一个用于存放 地址。
- 28、80x86 微处理器有实地址、保护 和 虚拟 三种模式的存储管理机制。
- 31、操作系统的资源管理程序分为 外存管理、存储器管理、设备管理 和文件管理等四部分。
- 34、Cache 的置换算法有 FIFO 和 近期最少使用。
- 35、外部中断是指有外部设备通过硬件触发的方式产生的中断，亦称硬件中断，外部中断有可分为 不可屏蔽中断 和 可屏蔽中断。
- 36、当 8086CPU 的 MN / MX 引脚接 低 电平，CPU 处于最大模式，这时对存储器和外设端口的读写控制信号由 8288 芯片发出。
- 37、在分层次的存储系统中，存取速度最快、靠 CPU 最近且打交道最多的是 SRAM 存储器，它是由 CMOS 类型的芯片构成，而主存储器则是由 半导体 类型的芯片构成。
- 38、数据输入/输出的三种方式是 程序控制方式、程序中断控制方式和 DMA 方式。
- 39、在使用 DMA 方式进行数据传输之前，一般都要对 DMA 控制器进行 初始化 工作。
- 40、以 EPROM2764 芯片为例，其存储容量为 8K×8 位，共有 8 根数据线，13 根地址线。
- 41、逻辑地址为 2000H: 1234H 的存储单元的物理地址是 21234H。物理地址 = 段地址 × 16 + 偏移地址。
- 42、对 I/O 端口的编址一般有 存储器映像方式 和 I/O 独立方式。
- 43、中断返回指令是 IRET，该指令将堆栈中保存的断点弹出后依次装入 IP 和 CS 寄存器中，将堆栈中保存的标志装入 PSW 中。标志寄存器。
- 44、总线按其功能可分 数据总线、控制总线 和 地址总线 三种不同类型的总线。
- 45、存储器操作有 读 和 写 两种。
- 46、CPU 访问存储器进行读写操作时，通常在 就绪 状态去检测 READY，一旦检测到 READY 无效，就在其后插入一个 等待 周期。

47. 8086/8088CPU 中的指令队列的长度分别为 6 和 4 字节。

48. 当 8086CPU 的 MN / MX 引脚接 低 电平, CPU 处于最大模式, 这时对存储器和外设端口的读写控制信号由 芯片 发出。

49. 假设 (DS) = 3000H, (BX) = 0808H, (30808H) = 012AAH, (3080AH) = 0BBCCCH, 当执行指令 "LES DI, [BX]" 后, (DI) = 012AAH (ES) = 0BBCCCH。

50. 假设 (BX) = 0449H, (BP) = 0200H, (SI) = 0046H, (SS) = 2F00H, (2F246H) = 7230H 则执行 XCHG BX, [BP+SI] 指令后, (BX) = 7230H。

51. 执行下列指令序列后, 完成的功能是将 (DX, AX) 的值 交换并右移一位并补 0

```
MOV CX, 4          SHL: 左移四位
NEXT: SHR DX, 1     RCR AX, 1
      RCR AX, 1
      LOOP NEXT
```

52. 下列指令执行后, BX = 0A04DH。

```
MOV CL, 3
MOV BX, 4DABH
ROL BX, 1
ROR BX, CL
```

53. 逻辑地址为 2000H: 1234H 的存储单元的物理地址是 201234H。

54. 取指令时, 段地址由 CS 寄存器提供, 偏移地址由 IP 寄存器提供。

55. 8086CPU 写入一个规则字, 数据线的高 8 位写入 高 存储体, 低 8 位写入 低 存储体。

56. 8088 可直接寻址的存储空间为 1 KB, 地址编码从 0 H 到 FFFF H。

57. 若存储空间的首地址为 1000H, 存储容量为 1K×8、2K×8、4K×8H 和 8K×8 的存储器所对应的末地址分别为 1FFFH、2FFFH、3FFFH 和 7FFFH。

58. 对 I/O 端口的编址一般有 直接 方式和 间接 方式。PC 机采用的是 间接 方式。

59. 在 PC 系列微机中, I/O 指令采用直接寻址方式的 I/O 端口有 16 个。采用 DX 间接寻址方式可寻址的 I/O 端口有 64K 个。

60. 数据的输入/输出指的是 CPU 与 外设 进行数据交换。

61. 数据输入/输出的三种方式是 程序查询、中断 和 DMA。

62. CPU 在执行 OUT DX, AL 指令时, DX 寄存器的内容送到地址总线上, AL 寄存器的内容送到数据总线上。

63. 当 CPU 执行 IN AL, DX 指令时, M/ \overline{IO} 引脚为 低 电平, \overline{RD} 为 高, \overline{WR} 为 低。

64. 中断矢量就是中断服务子程序的入口地址在内存中占有 4 个存储单元, 其中低地址存储单元存放的是 偏移量, 高地址存储单元存放的是 段地址。

65. 中断返回指令是 IRET, 该指令将堆栈中保存的断点弹出后依次装入 CS 寄存器和 IP 寄存器中, 将堆栈中保存的标志装入 标志寄存器 中。

66. CPU 响应 8259A 中断, 在 INTA 引脚上输出 1 个负脉冲, 在第 1 个负脉冲期间读入中断类型码。

67. PC/XT 机的中断矢量表放在从 0000H 地址单元到 000FFH 地址单元; 总共有 1KB 个字节。

二、单项选择题

1. 8086 CPU 工作在最大模式还是最小模式取决于 C 信号。

A) M/ \overline{IO} B) \overline{NMI} C) MN/ \overline{MX} D) ALE

2. 8086 CPU 对存储器操作还是对外设操作取决于 A 信号。

A) M/ \overline{IO} B) \overline{NMI} C) MN/ \overline{MX} D) ALE

3. 定义字节变量的定义符是 B。

A) DW B) DB C) DD D) DT DB: 字节
DT: 双字

4. 定义字变量的定义符是 A。

A) DW B) DQ C) DD D) DT

5. 定义双字变量的定义符是 C。

A) DW B) DQ C) DD D) DT

6. 8086CPU 在执行 OUT DX, AL 指令时, DX 寄存器的内容输出到 A 上。

- A) 地址总线 B) 数据总线 C) 存储器 D) 寄存器
7. 8086CPU 在执行 IN AL, DX 指令时, DX 寄存器的内容输出到 D 上。
A) 存储器 B) 数据总线 C) 地址总线 D) 寄存器
8. 在 PC/XT 机中的键盘的中断类型码是 09H, 则键盘中断矢量存储在中断向量表的 B 中。
A) 36H~39H B) 24H~27H C) 18H~21H D) 18H~1BH
10. 8259A 芯片具有 A 端口地址。
A) 2 B) 3 C) 4 D) 5
11. 8259A 芯片的初始化编程命令字有 B 个。
A) 3 B) 4 C) 5 D) 6
12. 8259A 芯片的操作编程命令字有 C 个。
A) 1 B) 2 C) 3 D) 4
13. 某一 RAM 芯片, 其容量为 512×8 位, 除电源端和接地端外, 该芯片引出线的最小数应为 C。
A) 25 B) 23 C) 21 D) 19
14. PROM 是指 C。
A) 随机读写存储器 B) 只读存储器
C) 可编程的只读存储器 D) 光可擦除可编程的只读存储器
15. EPROM 是指 D。
A) 随机读写存储器 B) 只读存储器
C) 可编程的只读存储器 D) 光可擦除可编程的只读存储器
16. EEPROM 是指 D。
A) 随机读写存储器 B) 只读存储器
C) 可编程的只读存储器 D) 电可擦除可编程的只读存储器
17. 8086CPU 用 C 信号的下降沿在 T1 结束时将地址信息锁存在地址锁存器中。
A) M/\overline{IO} B) \overline{DEN} C) ALE ~~地址锁存使能~~ D) $READY$
18. 用 BP 作基址变址寻址时, 操作数所在的段是当前 C。
A) 数据段 B) 代码段 C) 堆栈段 D) 附加段
19. 用 BX 作基址变址寻址时, 操作数所在的段是当前 A。
A) 数据段 B) 代码段 C) 堆栈段 D) 附加段
20. CPU 响应 INTR 引脚上来的中断请求的条件之一是 A。
A) $IF=1$ B) $IF=0$ C) $TF=0$ D) $TF=1$
21. 2 片 8259A 级联起来, 可管理 C 级中断。
A) 13 B) 14 C) 15 D) 16
22. 3 片 8259A 级联起来, 可管理 C 级中断。
A) 20 B) 23 C) 24 D) 22
23. 4 片 8259A 级联起来, 可管理 C 级中断。
A) 26 B) 27 C) 28 D) 29
24. 8255A 有 B 个端口地址。
A) 2 B) 3 C) 4 D) 5
25. 8255A 有 B 种工作方式。
A) 2 B) 3 C) 4 D) 6
26. 8086CPU 芯片的数据线 (或数据管脚) 有 B 根。
A) 8 B) 16 C) 20 D) 32
28. 8086CPU 芯片中的总线接口单元 (BIU) 内有 C 字节的指令队列。
A) 2 B) 4 C) 6 D) 8
29. 8088CPU 芯片中的总线接口单元 (BIU) 内有 B 字节的指令队列。
A) 2 B) 4 C) 6 D) 8
30. 在分层次的存储系统中, 存取速度最快、靠 CPU 最近且打交道最多的是 D 存储器。

- A) ROM B) DRAM C) EEPROM D) Cache

31. 在分层次的存储系统中, 高速缓存 (Cache) 通常采用 D。

- A) ROM B) PROM C) DRAM D) SRAM

32. 用 $4K \times 1$ 位的 RAM 组成 $16K \times 8$ 位的存储器, 需要 A 块芯片。

- A) 32 B) 16 C) 8 D) 4

33. 软中断 INT n 的优先级排列原则是 B。

- A) n 值愈大级别高 B) n 值愈小级别高

- C) 无优先级别 D) 随应用而定

34. 通常, 中断服务程序中的一条 STI 指令, 其目的是 C。

- A) 开放所有屏蔽中断 B) 允许低一级中断产生

- C) 允许高一级中断产生 D) 允许同一级中断产生

35. 用 $8K \times 1$ 位的 RAM 组成 $16K \times 8$ 位的存储器, 需要 B 块芯片。

- A) 32 B) 16 C) 8 D) 4

36. 用 $8K \times 2$ 位的 RAM 组成 $16K \times 8$ 位的存储器, 需要 C 块芯片。

- A) 32 B) 16 C) 8 D) 4

37. 用 $4K \times 2$ 位的 RAM 组成 $16K \times 8$ 位的存储器, 需要 B 块芯片。

- A) 32 B) 16 C) 8 D) 4

38. 用 $2K \times 4$ 位的 RAM 组成 $16K \times 8$ 位的存储器, 需要 B 块芯片。

- A) 32 B) 16 C) 8 D) 4

39. CPU 响应两个硬件中断 INTR 和 NMI 时, 相同的必要条件是 A。

- A) 允许中断 B) 当前指令执行结束

- C) 无总线请求 D) 当前访存操作技术

40. 用 $16K \times 2$ 位的 RAM 组成 $64K \times 8$ 位的存储器, 需要 B 块芯片。

- A) 32 B) 16 C) 8 D) 4

41. 用 B 可实现数据总线的双向传输。

- A) 锁存器 B) 三态逻辑开关 C) 暂存器 D) 寄存器

42. 对内存单元进行写操作后, 该单元的内容 D。

- A) 变反 B) 不变 C) 随机 D) 被修改

43. 含有立即数的指令中, 该立即数被存放在 B。

- A) 累加器中 B) 指令操作码后的内存单元中

- C) 指令操作码前的内存单元中 D) 由该立即数所指定的内存单元中

44. 8086CPU 的 40 根引脚中, 有 A 个是分时复用的。

- A) 21 B) 1 C) 2 D) 24

45. 8086CPU 中 EU 和 BIU 的并行操作是 C 级的并行。

- A) 操作 B) 运算 C) 指令 D) 处理器

46. 8086CPU 向 52H 单元写入一个 ⑤ 写入过程中 BHE 和 A0 的逻辑电平是 B。

- A) 0 和 0 B) 0 和 1 C) 1 和 0 D) 1 和 1

47. 寄存器间接寻址方式中, 操作数在 D 中。

- A) 通用寄存器 B) 堆栈 C) 存储单元 D) 段寄存器

48. 相对寄存器寻址方式中, 操作数在 D 中。

- A) 通用寄存器 B) 存储单元 C) 堆栈 D) 段寄存器
49. 基址变址寻址方式中, 操作数在 D 中。
A) 存储单元 B) 堆栈 C) 通用寄存器 D) 段寄存器
50. 相对基址变址寻址方式中, 操作数在 C 中。
A) 通用寄存器 B) 堆栈 C) 段寄存器 D) 存储单元
51. A 寻址方式的跨段前缀不可省略。06H
A) DS: [BP] B) DS: [SI] C) DS: [DI] D) SS: [BP]
52. 假设 (SS) = 2000H, (SP) = 0012H, (AX) = 1234H, 执行 PUSH AX 后, C = 12H
A) 20014 B) 20011H C) 20010H D) 2000FH
53. 若要检查 BX 寄存器中的 D12 位是否为 1, 应该用 B 指令。
A) OR BX, 1000H B) TEST BX, 1000H
JNZ NO JNZ YES
C) XOR BX, 1000H D) AND BX, 1000H
JZ YES JNZ YES
54. 执行下列指令后:
MOV AX, 1234H
MOV CL, 4
ROL AX, CL
DEC AX 2340 2341
MOV CX, 4
MUL CX
HLT
(AX) = A
A) 8D00H B) 9260H C) 8CA0H D) 0123H
55. 下列程序:
NEXT: MOV AL, [SI]
MOV ES: [DI], AL
INC SI
INC DI
LOOP NEXT
可用指令 B 来完成该功能。
A) REP LODSB B) REP STOSB C) REPE SCASB D) REP MOVSB
56. 设 (AL) = -68, (BL) = 86, 执行 SUB AL, BL 指令后, 正确的结果是 A。
A) CF=1 B) SF=1 C) OF=1 D) ZF=1
57. 计算机系统软件中的汇编程序是一种 C。
A) 汇编语言程序 B) 编辑程序
C) 翻译程序 D) 将高级语言转换成汇编程序的程序
58. 若主程序段中数据段名为 DATA, 对数据段的初始化操作应为 B。
A) MOV AX, DATA B) MOV AX, DATA
MOV ES, AX MOV DS, AX
C) PUSH DS D) MOV DS, DATA
59. .EXE 文件产生在 D 之后。
A) 汇编 B) 编辑 C) 用软件转换 D) 连接
60. 定义双字变量的定义符是 C。
A) DW B) DQ C) DD D) DT
61. 下列存储器操作数的跨段前缀可省略的是 B。
A) DS: [BP] B) SS: [BP] C) ES: [BX] D) ES: [SI]
62. 执行下列指令:
STR1 DW 'AB'
STR2 DB 16 DUP (?)
CONT EQU \$-STR1

MOV CX, CONT

MOV AX, STR1

HLT

后寄存器 CL 的值是 C。

A) 0FH B) 0EH C) 12H D) 10H

63. 下列 B 不是半导体存储器芯片的性能指标。

A) 存储容量 B) 存储结构 C) 集成度 D) 最大存储时间

64. 高速缓存由 A 构成。

A) SRAM B) DRAM C) EPROM D) 硬盘

65. 堆栈操作时, 段地址由 C 寄存器指出, 段内偏移量由 G 寄存器指出。

A) CS B) DS C) SS D) ES
E) DI F) SI G) SP H) BP

66. 由 $2K \times 1\text{bit}$ 的芯片组成容量为 $4K \times 8\text{bit}$ 的存储器需要 D 个存储芯片。

A) 2 B) 8 C) 32 D) 16

67. 由 2732 芯片组成 64KB 的存储器, 则需要 12 块芯片和 12 根片内地址线。

A) 12 B) 24 C) 16 D) 14

68. 安排 2764 芯片内第一个单元的地址是 1000H, 则该芯片的最末单元的地址是 1FFFH。

A) 1FFFH B) 17FFH C) 27FFH D) 2FFFH

69. 8086CPU 工作在总线请求方式时, 会让出 地址总线。

A) 地址总线 B) 数据总线 C) 地址和数据总线 D) 地址、数据和控制总线

70. 断点中断的中断类型码是 C。

A) 1 B) 2 C) 3 D) 4

71. 在 PC/XT 机中键盘的中断类型码是 09H, 则键盘中断矢量存储在 36H~39H。

A) 36H~39H B) 24H~27H C) 18H~21H D) 18H~1BH

72. 若 8259A 工作在优先级自动循环方式, 则 IRQ4 的中断请求被响应并且服务完毕后, 优先级最高的中断源是 IRQ0。

A) IRQ0 B) IRQ5 C) IRQ6 D) IRQ4

73. PC/XT 机中若对从片 8259A 写入的 ICW2 是 70H, 则该 8259A 芯片的 IRQ6 的中断类型码是 75H。

A) 75H B) 280H C) 300H D) 1D4H

74. 当向 8259A 写入的操作命令字 OCW2 为 01100100 时, 将结束 IRQ0 的中断服务。

A) IRQ0 B) IRQ1 C) IRQ2 D) IRQ3 E) IRQ4
F) IRQ5 G) IRQ6 H) IRQ7

75. 8255 的 C 一般用作控制或状态信息传输。

A) 端口 A B) 端口 B C) 端口 C D) 端口 C 的上半部分

76. 对 8255 的端口 A 工作在方式 1 输入时, C 口的 D 一定为空闲的。

A) PC4、PC5 B) PC5、PC6 C) PC6、PC7 D) PC2、PC3

77. 对 8255 的 C 口 D3 位置 1 的控制字为 B。

A) 00000110B B) 00000111B C) 00000100B D) 00000101B

78. 8255 工作在方式 1 的输出时, OBF 信号表示 B。

A) 输入缓冲器满信号 B) 输出缓冲器满信号
C) 输入缓冲器空信号 D) 输出缓冲器空信号

79. 8253 有 6 个独立的计数器。

A) 2 B) 3 C) 4 D) 6

80. 当写入计数初值相同, 8253 的方式 0 和方式 1 不同之处为 输出波形不同。

A) 输出波形不同 B) 门控信号方式 0 为低电平而方式 1 为高电平

C) 方式 0 为写入后即触发而方式 1 为 GATE 的上升边触发

D) 输出信号周期相同但一个为高电平一个为低电平。

81. 如果计数初值 $N=9$, 8253 工作在方式 3, 则高电平的周期为 5 个 CLK。

A) 5 B) 6 C) 3 D) 4

82. 8253 的控制信号为 $\overline{CS}=0$ 、 $\overline{RD}=0$ 、 $\overline{WR}=1$ 、 $A1=0$ 、 $A0=0$ 表示 B。

- A) 读计数器 1 B) 读计数器 2 C) 装入计数器 1 D) 装入计数器 0
83. 与 8253 工作方式 4 输出波形、相同的是 D。

A) 方式 1 B) 方式 3 C) 方式 2 D) 方式 5

三、指出下列指令书写的错误原因，并用正确的程序段（一条或多条指令）改正。（每小题 2 分，共 14 分）

- (1) MOV BL, AX 长度不匹配 (2) OUT 356H, AL 位置错误, 长度不匹配
- (3) MOV DS, 100H 立即数不能直接乘以 4 POP BL 操作数不是 16 位
- (5) MUL BX, AX multiplication by register (6) LEA DS, AS ① 此处应写寄存器名 ② 为存储单元操作数
- (7) SHR BX, 5 1. 寄存器

四、指令阅读和问答题)

已知 8086 中一些寄存器的内容和一些存储单元的内容如下图所示，试指出：下列各条指令分别采用何种寻址方式？指令执行后，AX 中的内容是什么？（10 分）

CPU		M	
BX	0100H	30100H	12H
SI	0002H	30101H	34H
DS	3000H	30102H	56H
		30103H	78H
	
		31200H	2AH
		31201H	4CH
		31202H	B7H
		31203H	65H
	

- (1) MOV AX, [BX][SI] 基址-变址寻址: 7856H (2) MOV AX, BX 寄存器寻址 0100H
- (3) MOV AX, [1200H] 直接寻址 4C2AH (4) MOV AX, [BX] 寄存器间接寻址 3412H
- (5) MOV AX, [BX+1100H] 寄存器相对寻址 4C2AH

五、编程题

1、编写一汇编源程序，实现符号函数

$$Y = \begin{cases} 1 & X > 0 \\ 0 & X = 0 \\ -1 & X < 0 \end{cases}$$

的计算，式中 X 取值范围为 $-128 \leq X \leq 127$ 。

2、存储器内有一个首地址为 ARRAY 的 100 个数据组成的数据区，编程计算 100 个字数据之和。

设相加的和无溢出发生，将结果存入 SUM 单元。

3、设有一数组 array1，含有 30 个无符号字元素，要找出数组中值最大的元素，并把它送到 max 单元中，试编写该汇编程序。

4、从自然数 1 开始累加，直到累加和大于 1000 为此，求被累加的自然数的个数，并把这些自然数依次存放到数组 array1 中，试编写该汇编程序。

六、问答题

1、简述中断系统的功能？*出现异常事件或外部请求时，使 CPU 暂时停止正在执行的程序，一中断。*

56、简述静态存储器（SRAM）的特点？

7、简述动态存储器（DRAM）的特点？

8、ROM, PROM, EPROM 各有什么特点与用途？

9、什么叫中断？中断系统的主要功能有哪些？

10、中断向量表用来存放什么内容？它占用多大内存空间？存放在内存的哪个区域？可以用

什么方法写入或读取中断向量表的内容？*中断服务程序的入口地址，1KB，0000H~003FFH*

11、简述 8255 并行接口芯片的功能？

12、8259A 初始化需要写入的命令字有哪些？写入的顺序有什么要求？

13、简述中断源的分类和它们之间的优先顺序如何？并分别简述 CPU 响应各类中断源的条件？*中断源：软件查询、硬件查询、外部设备、软件、为调试而设置*

14、CPU 与 I/O 设备之间的数据传送有哪几种方式？每种方式的工作特点是什么？

15、简述中断处理的全过程？*中断请求、中断响应、中断处理、中断返回。*

16、简述 I/O 接口电路的作用和功能？

17、什么叫端口？I/O 端口的编址方式有哪两种？它们各有什么特点？

CPU 与 I/O 接口电路之间传送的信息有哪些？各表示什么含义？

18、简述 DMAC 的基本性能？

19、简述 8086CPU 内 BIU 单元的基本功能？*总线接口单元：取指令、取操作数、写结果*

20、简述 8086CPU 内 EU 单元的基本功能？*执行指令。*

```

1. DATA SEGMENT
    X DW 1234H
    Y DW ?
DATA ENDS
STACK SEGMENT PARA STACK
    DB 512 DUP(?)
STACK ENDS
CODE SEGMENT
    ASSUME CS:CODE, DS:DATA, SS:STACK
BEGIN: PUSH DS
    MOV AX, 0
    PUSH AX
    MOV AX, DATA
    MOV DS, AX
    MOV AX, X
    AND AX, AX
    JZ ZERO: X=0
    JNS PLUS: X>0
    MOV BX, 0FFFFH: X<0
    JMP DONE
ZERO: MOV BX, 0
    JMP DONE
PLUS: MOV BX, 1
DONE: MOV Y, BX
    MOV AH, 4CH
    INT 21H
CODE ENDS
END BEGIN
2. DATA SEGMENT
    ARRAY DB ...
    MAX DB ?
DATA ENDS
STACK SEGMENT PARA STACK
    DB 512 DUP(?)
STACK ENDS
CODE SEGMENT
    ASSUME CS:CODE, DS:DATA, SS:STACK
START: MOV AX, DATA
    MOV DS, AX
    MOV AL, ARRAY
    MOV BX, OFFSET ARRAY
    MOV CX, 9
    LOOP1: INC BX
    CMP AL, [BX]
    JHZ LOOP2
    XCHG AL, [BX]
    LOOP2: DEC CX
    JNZ LOOP1
    MOV MAX, AL
CODE ENDS
END START

```


第一章习题答案

1、冯诺依曼结构以以下哪个部件为中心 (D)

(A) 输入单元 (B) 输出单元 (C) 控制器 (D) 运算器 (E) 存储器

2、简述冯诺依曼机构与哈佛结构主要区别及优缺点评价。

答：冯诺依曼机构使用同一存储器存储指令和数据，哈佛结构使用双存储器，即指令存储器和数据存储器。使用单存储器具有结构和控制简单的优点，而使用双存储器则因指令流与数据流分开而提高了性能，但结构和控制更为复杂。

3、简述什么是微型处理器、微型计算机、微型计算机系统，分别由哪几本分组成？

答：微型处理器是指将运算器、控制器以及寄存器集成在同一芯片的中央处理器；微型计算机是以微处理器为核心，配上由大规模集成电路的存储器（ROM/RAM）、输入/输出接口（I/O）电路及系统总线（BUS）等所组成的计算机；微型计算机系统是以微型计算机为中心，配以相应的外围设备以及控制微型计算机工作的软件构成的计算机系统。

4、按照传输速率、容量大小、制造成本对高速缓存、主存储器和辅助存储器排序，并解释存储器的层次结构。

答：按照传输速率从高到低，排序为高速缓存、主存储器、辅助存储器；按照容量从大到小，排序为辅助存储器、主存储器、高速缓存；按照成本从高到低，排序为高速缓存、主存储器、辅助存储器。因为各类存储器在性能和制造成本上的差异，存储器按照层次结构组织，即高速缓存存在顶层并与 CPU 直接交换数据，其次为主存储器，最后一层为辅助存储器，这样的层次结构是存储器整体性能和成本之间的折中。

5、一个微型计算机有 20 位的地址总线，32 位的数据总线，该微机可访问地址空间和机器字长是多少？

答：可访问的地址空间为 00000H-FFFFFH，共 4G 个地址，机器字长为 32 位。

6、解释什么是总线？

答：总线是计算机中连接各个功能模块的纽带，是计算机各模块之间进行信息传输的公共线路。

7、当多个模块接入总线时，为什么需要总线控制？总线控制有哪些实现方式？

答：总线是共享信息传输介质，连接在同一总线上的多个模块需要以协同方式访问总线，以保证在任意时刻至多只有一个模块访问总线。因此，需要总线控制，其实现方式可以是集中式的也可以是分布式的。实现集中式的总线控制的系统中存在一个总线控制器，负责协调所有总线上的模块；实现分布式的总线控制的系统中，各模块都有总线控制逻辑，可以相互协作完成总线访问。

8、总线按照传输的信息类别可分为哪几类？

答：可以分为地址总线、数据总线和控制总线。

9、输入输出设备寻址有哪些方法，简述每种方法的特点。

答：有两种方法，即统一编址法和单独编址法。统一编址法使用同一地址空间内的不同的地址来访问存储器和输入输出接口，可以利用访存指令进行输入输出操作；单独编址法对访问存储器和访问输入输出接口使用两个独立的地址空间，访问存储器和访问外围设备采用不同的指令。

10、分别简述程序查询、中断、DMA 输入输出数据传输方式及其特点。

答：程序查询方式是指 CPU 在某程序循环体中通过 I/O 输入指令不断查询设备的运行状态，来控制数据输入或者输出的一种方式，这种方式 CPU 工作效率不高；中断方式是 CPU 停止当前程序的运行而去响应出现的某种随机事件发出的中断请求，转向执行一段被称为中断服务子程序的程序断，并在运行结束后返回原被中断的程序点继续执行的一种方式，这种方式 CPU 和 I/O 设备工作的并行度提高，所用时间开销较查询方式大为减少；DMA 的方式是 CPU 将总线权交给 DMA 控制器，DMA 控制器通过总线直接控制 I/O 设备与主存交换信息的一种方式，这种方式 CPU 不介入 I/O 设备与存储器之间的数据交换，可以进一步提高 CPU 的工作效率。

11、解释什么是中断向量、中断向量表和中断服务程序？

答：中断向量存储了中断服务程序的入口地址，为了将中断源与处理该中断的中断服务程序入口地址（即中断向量）一一对应，将所有中断向量构成中断向量表，并被保存在内存中某一固定位置供 CPU 查询使用。中断服务程序用来处理某一特定中断事件，主要由三部分组成，即保护进程现场，处理中断，恢复进程现场。

12、简述中断响应过程。

答：1）关中断；2）保留断点（PSW 和 PC）；3）给出中断服务程序入口，并转入中断服务程序；4）在中断服务程序的开始保持进程现场（各个寄存器）；5）执行中断服务；6）恢复进程现场；7）在中断服务程序的最后，开中断和返回。

13、解释什么是摩尔定律？

答：当价格不变时，集成电路（IC）上可容纳的晶体管数目，约每隔 18 个月便会增加一倍，性能也将提升一倍。

14、解释什么是固件，并阐述软件、固件和硬件之间关系。

答：通常可把固定不变的常用软件固化在硬件中，成为固件，是介于硬件和软件之间的实体。

15、解释什么是嵌入式系统。

答：以应用为中心、以计算机技术为基础、软件硬件可裁剪、适应应用系统对功能、可靠性、成本、体积、功耗严格要求的专用计算机系统。

16、将下列十六进制数转换为十进制。

- | | |
|------------|------------|
| (1) A3.3H | 163.1875 |
| (2) 129.CH | 297.75 |
| (3) AC.DCH | 172.859375 |
| (4) FAB.3H | 4011.1875 |

17、将下列十进制数转换为二进制、八进制、十六进制。

- | | | | |
|----------|-------------|-------|------|
| (1) 23 | 10111B | 27Q | 17H |
| (2) 107 | 1101011B | 153Q | 6BH |
| (3) 1238 | 10011010110 | 2326Q | 4D6H |
| (4) 92 | 1011100B | 134Q | 5CH |

18、将下列十进制数转换为 8 位有符号二进制数原码和补码。

- | | | |
|----------|-----------|-------------|
| (1) +32 | 00100000B | (00100000B) |
| (2) -12 | 10001100B | (11110100B) |
| (3) +100 | 01100100B | (01100100B) |
| (4) -92 | 11011100B | (10100100B) |

19、将下列二进制数原码（补码）转换为有符号的十进制数。

- | | | |
|---------------|-----|------------|
| (1) 10000000B | 0 | (补码: -128) |
| (2) 00110011B | +51 | (+51) |
| (3) 10010010B | -18 | (-94) |
| (4) 10001001B | -9 | (-119) |

20、设计 ASCII 码字母大小写转换算法。

答：将字母对应的 ASCII 码第 6 位 (b5) 取反，具体实现为将要转换的 ASCII 码 XOR 00100000B。

第二章习题及答案

1. 8086CPU 内部由哪两部分组成? 它们的主要功能是什么?

答: 8086CPU 内部由执行单元 EU 和总线接口单元 BIU 组成。主要功能为: 执行单元 EU 负责执行指令。它由算术逻辑单元(ALU)、通用寄存器组、16 位标志寄存器(FLAGS)、EU 控制电路等组成。EU 在工作时直接从指令流队列中取指令代码, 对其译码后产生完成指令所需要的控制信息。数据在 ALU 中进行运算, 运算结果的特征保留在标志寄存器 FLAGS 中。总线接口单元 BIU 负责 CPU 与存储器和 I/O 接口之间的信息传送。它由段寄存器、指令指针寄存器、指令队列、地址加法器以及总线控制逻辑组成。

4. 要完成下述运算或控制, 用什么标志位判别? 其值是什么?

- (1) 比较两数是否相等
- (2) 两数运算后结果是正数还是负数
- (3) 两数相加后是否溢出
- (4) 采用偶校验方式, 判定是否要补1
- (5) 两数相减后比较大小
- (6) 中断信号能否允许

答: (1) ZF, 两数相减, 若ZF=1, 则相等。

(2) SF, SF=1 则为负, 否则为正

(3) 对有符号数: OF, OF=1 为溢出; 对无符号数: CF, CF=1 为溢出

(4) PF, PF=1, 不补1

(5) 对有符号数: 无溢出时 (OF=0), 如 ZF=1, 则两数相等; 如 ZF=0 且 SF=0, 则被减数大; 如 ZF=0 且 SF=1, 则减数大; 有溢出时 (OF=1), 如 SF=1, 则被减数大; 如SF=0, 则减数大; 对无符号数: 如 ZF=1, 则两数相等; 如 CF=0, 则被减数大; 如 CF=1, 则减数大

(6) IF, IF=1, 允许中断

5. 8086 系统中存储器采用什么结构? 用什么信号来选中存储体?

答: 8086 系统中, 存储器采用分体结构, 1MB 的存储空间分成两个存储体: 偶地址存储体和奇地址存储体, 各为512KB。

使用A₀和BHE 来区分两个存储体。当A₀=0 时, 选中偶地址存储体, 与数据总线低8 位相连, 从低8 位数据总线读/写一个字节。当BHE =0 时, 选中奇地址存储体, 与数据总线高8 位相连, 从高8 位数据总线读/写一个字节。当A₀=0, BHE =0 时, 同时选中两个存储体, 读/写一个字。

6. 段寄存器装入如下数据, 写出每段的起始和结束地址。

- (1) 1000H (2) 1234H (3) 2300H (4) E000H (5) AB00H

答: (1) 10000H~1FFFFH

(2) 12340H~2233FH

(3) 23000H~32FFFH

(4) E0000H~EFFFFH

(5) AB000H~BAFFFH

8. 求下列寄存器组合所寻址的存储单元地址:

- (1) DS=1000H, DI=2000H (2) SS=2300H, BP=3200H

- (3) DS=A000H, BX=1000H (4) SS=2900H, SP=3A00H

答: (1) 12000H (2) 26200H (3) A1000H (4) 2CA00H

10. 某程序数据段中存放了两个字, 1EE5H 和2A8CH, 已知DS=7850H, 数据存放的偏移地址为3121H 及285AH。试画图说明它们在存储器中的存放情况。若要读取这两个字, 需要对存储器进行几次操作?

答: 1EE5H 的存储物理地址=78500H+3121H=7B621H, 为奇数, 故若要读取这个字,

需要对存储器进行两次读操作。

2A8CH 的存储物理地址=78500H+285AH=7AD5AH, 为偶数, 故若要读取这个字, 只需对存储器进行一次读操作。

15. 8086CPU 重新启动后, 从何处开始执行指令?

答: 重新启动后, CS=FFFFH, IP=0000H, 故从物理地址为FFFF0H 的位置开始执行指令。

17. 分别说明下列指令的源操作数和目的操作数各采用什么寻址方式。

- (1) MOV AX, 2408H (2) MOV CL, 0FFH (3) MOV BX, [SI]
(4) MOV 5[BX], BL (5) MOV [BP+100H], AX (6) MOV [BX+DI], 'S'
(7) MOV DX, ES: [BX+SI] (8) MOV VAL[BX+DI], DX
(9) IN AL, 05H (10) MOV DS, AX

答: (1) 立即数, 寄存器 (2) 立即数, 寄存器 (3) 寄存器间接, 寄存器

(4) 寄存器, 寄存器相对 (5) 寄存器, 寄存器相对 (6) 立即数, 基址变址

(7) 基址变址, 寄存器 (8) 寄存器, 相对基址变址

(9) 直接端口寻址, 寄存器 (10) 寄存器, 寄存器

18. 已知: DS=1000H, BX=0200H, SI=02H, 内存10200H~10205H 单元的内容分别为10H, 2AH, 3CH, 46H, 59H, 6BH。下列每条指令执行完后AX 寄存器的内容各是什么?

- (1) MOV AX, 0200H (2) MOV AX, [200H] (3) MOV AX, BX
(4) MOV AX, 3[BX] (5) MOV AX, [BX+SI] (6) MOV AX, 2[BX+SI]

答: (1) 0200H (2) 2A10H (3) 0200H

(4) 5946H (5) 463CH (6) 6B59H

21. 指出下列指令中哪些是错误的, 错在什么地方。

- (1) MOV DL, AX (2) MOV 8650H, AX (3) MOV DS, 0200H
(4) MOV [BX], [1200H] (5) MOV IP, 0FFH (6) MOV [BX+SI+3], IP
(7) MOV AX, [BX][BP] (8) MOV AL, ES: [BP] (9) MOV DL, [SI][DI]
(10) MOV AX, OFFSET 0A20H (11) MOV AL, OFFSET TABLE
(12) XCHG AL, 50H (13) IN BL, 05H (14) OUT AL, 0FFEh

答: (1) 长度不匹配 (2) 立即数不能做目的操作数

(3) 段寄存器不能用立即数赋值 (4) 两个内存单元不能直接传送数据

(5) IP 不能用指令直接修改 (6) 指令中不能出现 IP

(7) BX/BP 应与 SI/DI 搭配 (8) 正确

(9) SI/DI 应与 BX/BP 搭配 (10) OFFSET 后应跟内存单元

(11) 偏移地址为16 位, AL 长度不够 (12) 立即数不能用于XCHG

(13) IN 必须用 AL/AX (14) 操作数顺序反向; 地址应为 8 位

24. 下列指令完成什么功能?

- (1) ADD AL, DH (2) ADC BX, CX (3) SUB AX, 2710H
(4) DEC BX (5) NEG CX (6) INC BL
(7) MUL BX (8) DIV CL

答: (1) AL+DH→AL (2) BX+CX+CF→BX (3) AX-2710H→AX

(4) BX-1→BX (5) 0-CX→CX (6) BL+1→BL

(6) AX*BX→DX, AX (8) AX/CL 商→AL, 余数→AH

27. 设CS=1200H, IP=0100H, SS=5000H, SP=0400H, DS=2000H, SI=3000H, BX=0300H, (20300H)=4800H, (20302H)=00FFH, TABLE=0500H, PROG_N 标号的地址为1200:0278H, PROG_F 标号的地址为3400H:0ABCH。说明下列每条指令执行完后, 程序将分别

转移到何处执行？

- (1) JMP PROG_N
- (2) JMP BX
- (3) JMP [BX]
- (4) JMP FAR PROG_F
- (5) JMP DWORD PTR [BX]

如将上述指令中的操作码JMP 改成CALL，则每条指令执行完后，程序转向何处执行？
并请画图说明堆栈中的内容和堆栈指针如何变化。

答：(1) 1200H: 0278H

(2) 1200H: 0300H

(3) 1200H: 4800H

(4) 3400H: 0ABCH

(5) 00FFH: 4800H

将操作码JMP 改成CALL 后：

(1) 1200H: 0278H

指令长度为3，则IP=0100H+3=0103H，入栈

5000H: 0000H		

5000H: 03FEH	03H	←SP
	01H	
5000H: 0400H		

(2) 1200H: 0300H

指令长度为2，则IP=0100H+2=0102H，入栈

5000H: 0000H		

5000H: 03FEH	02H	←SP
	01H	
5000H: 0400H		

(3) 1200H: 4800H

指令长度为2，则IP=0100H+2=0102H，入栈

5000H: 0000H		

5000H: 03FEH	02H	←SP
	01H	
5000H: 0400H		

(4) 3400H: 0ABCH

指令长度为5，则IP=0100H+5=0105H，入栈

5000H: 0000H		
	
5000H: 03FCH	05H	←SP
	01H	
5000H: 03FEH	00H	
	12H	
5000H: 0400H		

(5) 00FFH: 4800H

指令长度为2, 则IP=0100H+2=0102H, 入栈

5000H: 0000H		
	
5000H: 03FCH	02H	←SP
	01H	
5000H: 03FEH	00H	
	12H	
5000H: 0400H		

28. 在下列程序段括号中分别填入以下指令

(1) LOOP NEXT (2) LOOPE NEXT (3) LOOPNE NEXT

试说明在这三种情况下, 程序段执行完后, AX, BX, CX, DX 的内容分别是什么。

START: MOV AX,01H

MOV BX,02H

MOV DX,03H

MOV CX,04H

NEXT: INC AX

ADD BX,AX

SHR DX,1

()

答: (1) AX=05H BX=10H CX=0 DX=0

(2) AX=02H BX=04H CX=03H DX=01H

(3) AX=03H BX=07H CX=02H DX=0

29. 用1024×1 位的RAM 芯片组成16K×8 位的存储器, 需要多少芯片? 在地址线中有多少位参与片内寻址? 多少位组合成片选择信号? (设地址总线为16 位)

答: 由于所用的芯片为1024×1 位, 构成1024×8 位(即1K×8 位)的存储器需要8 片, 因此组成16K×8 位的存储器需要16×8=128 片。片内有1024 个单元, 需要10 根地址线。16 组(每组8 片)存储器需要16 根片选信号, 至少需要4 根地址线经译码器输出。

31. 利用1024×8 位的RAM 芯片组成4K×8 位的存储器系统, 试用A15~A12 地址线用线性选择法产生片选信号, 存储器的地址分配有什么问题, 并指明各芯片的地址分配。

答: 组成4K×8 的存储器, 那么需要4 片这样的芯片: 将A15 取反后分配芯片1 的CS; 将A14 取反后分配给芯片2 的CS; 将A13 取反后分配芯片3 的CS; 将A12 取反后分配给芯片4 的CS。

芯片1 的地址范围8000H~83FFH、8400H~87FFH、8800H~8BFFH、8C00H~8FFFH

芯片2 的地址范围4000H~43FFH、4400H~47FFH、4800H~4BFFH、4C00H~4FFFH

芯片3 的地址范围2000H~23FFH、2400H~27FFH、2800H~2BFFH、2C00H~2FFFH

芯片4 的地址范围1000H~13FFH、1400H~17FFH、1800H~1BFFH、1C00H~1FFFH

这样会造成地址的重叠。

32. 设计一个64K×8 存储器系统, 采用74LS138 和EPROM2764 器件, 使其寻址存储器的地址范围为40000H~4FFFFH。

答: 因为EPROM2764 是8K×8 的ROM, 所以要构成64K×8 的存储器系统, 需要8 片EPROM2764。其中CPU 的A₁₂~A₉ 直接与8 片EPROM 的A₁₂~A₀ 相连(没有考虑驱动能力问题), A₁₅、A₁₄和A₁₃与138 的A、B、C 三个端口相连, 其他地址线(A₁₉~A₁₆)和M/I/O 组合连到G₁、G_{2A} 和G_{2B} 上, 确保A₁₉=0、A₁₈=1、A₁₇=0 和A₁₆=0 即可。

34. 什么叫中断? 什么叫可屏蔽中断和不可屏蔽中断?

答: 当CPU 正常运行程序时, 由于微处理器内部事件或外设请求, 引起CPU 中断正在运行的程序, 转去执行请求中断的外设(或内部事件)的中断服务子程序, 中断服务程序执行完毕, 再返回被中止的程序, 这一过程称为中断。

可屏蔽中断由引脚INTR 引入, 采用电平触发, 高电平有效, INTR 信号的高电平必须维持到CPU 响应中断才结束。可以通过软件设置来屏蔽外部中断, 即使外部设备有中断请求, CPU 可以不予响应。当外设中断申请时, 在当前指令执行完后, CPU 首先查询IF 位, 若IF=0, CPU 就禁止响应任何外设中断; 若IF=1, CPU 就允许响应外设的中断请求。

不可屏蔽中断由引脚NMI 引入, 边沿触发, 上升沿之后维持两个时钟周期高电平有效。不能用软件来屏蔽的, 一旦有不可屏蔽中断请求, 如电源掉电等紧急情况, CPU 必须予以响应。

37. 中断向量表的作用是什么? 它放在内存的什么区域内? 中断向量表中的什么地址用于类型3 的中断?

答: 中断向量表用来存放中断服务程序的入口地址。8086 的256 类中断的入口地址要占用1K 字节, 位于内存00000H~003FFH 的区域内。中断向量表中0000CH~0000FH 用于类型3 的中断。

38. 设类型2 的中断服务程序的起始地址为0485:0016H, 它在中断向量表中如何存放?

答: 物理地址 内容

00008H 16H

00009H 00H

0000AH 85H

0000BH 04H

39. 若中断向量表中地址为0040H 中存放240BH, 0042H 单元里存放的是D169H, 试问: (1) 这些单元对应的中断类型是什么? (2) 该中断服务程序的起始地址是什么?

答: (1) 10H

(2) D169H:240BH

第6章 8086/8088 汇编语言程序设计习题

1. 下列语句在存储器中分别为变量分配多少字节空间？并画出存储空间的分配图。

```
VAR1    DB    10, 2
VAR2    DW    5DUP ( ? ), 0
VAR3    DB    'HOW ARE YOU? ', '$'
VAR4    DD    -1, 1, 0
```

解:

```
VAR1    DB    10, 2 ;          2 个字节
VAR2    DW    5DUP ( ? ), 0;    12 个字节
VAR3    DB    'HOW ARE YOU? ', '$'; 13 个字节
VAR4    DD    -1, 1, 0;        12 个字节
```

存储空间的分配图略去

2. 已知内存 DATA 单元存放一个字数据，统计其含有 0 的个数，并送入 RESULT 单元。

解:

```
DAT      SEGMENT                ;数据段
          DATA    DW    0F7F7H
          RESULT   DB    ?
DAT      ENDS
STACK    SEGMENT
          ST       DB    100 DUP(?)
STACK    ENDS
CODE     SEGMENT                ;代码段
          ASSUME CS: CODE, DS:DAT, SS:STACK
MAIN     PROC    FAR
START:   MOV     AX, STACK        ;送堆栈段地址
          MOV     SS, AX
          PUSH    DS              ;返回 DOS 用
          MOV     AX, 0
          PUSH    AX
          MOV     AX, DAT         ;送数据段地址
          MOV     DS, AX
          MOV     CX, 16
          MOV     BL, 0
          MOV     AX, DATA
AGAIN:   SHL     AX, 1
          JC      NEXT
          INC     BL
NEXT:    LOOP    AGAIN
```

```

MOV    RESULT, BL
RET
MAIN   ENDP
CODE   ENDS
END     START

```

3. 试编程序将内存从 40000H 到 4BFFFH 的每个单元中均写入 55H, 并再逐个单元读出比较, 看写入的与读出的是否一致。若全对, 则将 AL 置 7EH; 只要有错, 则将 AL 置 81H。

解:

```

DAT     SEGMENT AT 4000H                ;数据段
DATA    DB 49152 DUP(?)

DAT     ENDS
STACK   SEGMENT
ST       DB 100 DUP(?)

STACK   ENDS
CODE    SEGMENT                        ;代码段
ASSUME CS: CODE, DS: DAT, SS: STACK, ES: DAT
MAIN    PROC FAR
START:  MOV    AX, STACK                ;送堆栈段地址
        MOV    SS, AX
        PUSH   DS                      ;返回 DOS 用
        MOV    AX, 0
        PUSH   AX
        MOV    AX, DAT                ;送数据段地址
        MOV    DS, AX
        MOV    ES, AX
        MOV    DI, 0
        MOV    CX, 49152
        MOV    AL, 55H
        CLD
        REP    STOSB                  ;写入
        MOV    CX, 49152
        MOV    SI, 0
AGAIN:  LODSB                          ;读出
        CMP    AL, 55H
        JNZ    ERR1
        LOOP   AGAIN
        MOV    AL, 7EH
        JMP    EXT
ERR1:   MOV    AL, 81H
EXT:    NOP
        RET
MAIN    ENDP

```

```

CODE      ENDS
          END    START

```

4. 已知从数据段 DATA 单元开始存放字节型的带符号数 X 和 Y, 请设计计算 $Y=6X+8$ 的程序。

解:

```

DAT        SEGMENT                ;数据段
          DATA DB -2
          SUM   DB ?

DAT        ENDS
STACK     SEGMENT
          ST      DB 100 DUP(?)

STACK     ENDS
CODE      SEGMENT                ;代码段
          ASSUME CS: CODE, DS:DAT, SS:STACK

MAIN      PROC FAR
START:    MOV  AX, STACK           ;送堆栈段地址
          MOV  SS, AX
          PUSH DS                 ;返回 DOS 用
          MOV  AX, 0
          PUSH AX
          MOV  AX, DAT            ;送数据段地址
          MOV  DS, AX
          MOV  AL, DATA          ;X→AL
          SHL  AL, 1              ;计算 2X→AL
          MOV  BL, AL             ;保护 2X→BL
          SHL  AL, 1              ;计算 4X→AL
          ADD  AL, BL             ;计算 6X
          ADD  AL, 8              ;计算 6X+8
          MOV  SUM, AL
          RET

MAIN      ENDP
CODE      ENDS
          END    START

```

5. 已知从数据段 BUF 单元开始存放 15 个字节型数据, 请设计程序将其中负数和零分别送往 MINUS 和 ZERO 开始的存储器单元。

解:

```

DAT        SEGMENT                ;数据段
          BUF    DB 17H, 23H, 0F8H, 0, 4FH, 73H, 4EH, 0FBH
                   DB 0, 0F0H, 9EH, 51H, 82H, 9CH, 0
          MINUS  DB 15 DUP(?)

```

```

                                ZERO  DB 15 DUP(?)
DAT      ENDS
STACK    SEGMENT
        ST      DB 100 DUP(?)
STACK    ENDS
CODE     SEGMENT                ;代码段
        ASSUME CS: CODE, DS:DAT, SS:STACK
MAIN     PROC  FAR
START:   MOV  AX, STACK          ;送堆栈段地址
        MOV  SS, AX
        PUSH DS                ;返回 DOS 用
        MOV  AX, 0
        PUSH AX
        MOV  AX, DAT           ;送数据段地址
        MOV  DS, AX
        MOV  CX, 15
        MOV  DI, OFFSET BUF
        MOV  SI, OFFSET MINUS
        MOV  BX, OFFSET ZERO
NEXT1:   MOV  AL, [DI]
        TEST AL, 80H
        JNZ  MI
        CMP  AL, 0
        JZ   ZO
        JMP  NEXT2
ZO:      MOV  [BX], AL
        INC  BX
        JMP  NEXT2
MI:      MOV  [SI], AL
        INC  SI
NEXT2:   INC  DI
        LOOP NEXT1
        RET
MAIN     ENDP
CODE     ENDS
        END    START

```

6. 在当前数据段 4000H 开始的 128 个单元中存放一组数据，试编程序将它们顺序搬到 A000H 开始的顺序 128 个单元中，并将两个数据块逐个单元进行此较；若有错将 BL 置 00H；全对则将 BL 置 FFH，试编程序。

解：

```

DAT      SEGMENT                ;数据段
        ORG 4000H

```

```

        BUF1  DB 128DUP(5FH)
DAT     ENDS
EXTRA   SEGMENT          ; 附加段
        ORG 0A000H
        BUF2  DB 128 DUP(?)
EXTRA   ENDS
STACK   SEGMENT
        ST     DB 100 DUP(?)
STACK   ENDS
CODE    SEGMENT          ;代码段
        ASSUME CS: CODE, DS:DAT, SS:STACK, ES:EXTRA
MAIN    PROC  FAR
START:  MOV    AX, STACK    ;送堆栈段地址
        MOV    SS, AX
        PUSH   DS          ;返回 DOS 用
        MOV    AX, 0
        PUSH   AX
        MOV    AX, DAT     ;送数据段地址
        MOV    DS, AX
        MOV    AX, EXTRA   ;送附加段地址
        MOV    ES, AX
        MOV    CX, 128     ;搬移数据块
        CLD
        MOV    SI, OFFSET BUF1
        MOV    DI, OFFSET BUF2
        REP     MOVSB
        MOV    CX, 128     ;比较
        CLD
        MOV    SI, OFFSET BUF1
        MOV    DI, OFFSET BUF2
        REPE    CMPSB
        JNE    ERROR
        MOV    BL, 0FFH
        JMP    EXT
ERROR:  MOV    BL, 0
EXT:    NOP
        RET
MAIN    ENDP
CODE    ENDS
        END     START

```

GIVE AN EXAMPLE!

7. 试编程序, 统计由 40000H 开始的 16K 个单元中所存放的字符“A”的个数, 并将结果存放在 DX 中。

解:

```
DAT      SEGMENT AT 4000H                ;数据段
          BUFDB 1024 DUP('GIVE AN EXAMPLE!')

DAT      ENDS
STACK    SEGMENT
          ST      DB 100 DUP(?)

STACK    ENDS
CODE     SEGMENT                        ;代码段
          ASSUME CS: CODE, DS:DAT, SS:STACK, ES:DAT

MAIN     PROC  FAR
START:   MOV  AX, STACK                ;送堆栈段段地址
          MOV  SS, AX
          PUSH DS                      ;返回 DOS 用
          MOV  AX, 0
          PUSH AX
          MOV  AX, DAT                 ;送数据段段地址
          MOV  DS, AX
          MOV  ES, AX
          MOV  DX, 0                  ;存放 A 个数
          MOV  CX, 16384
          LEA  DI, BUF
          MOV  AL, 'A'
          CLD
NEXT2:   SCASB
          JNZ  NEXT1
          INC  DX
NEXT1:   NOP
          LOOP NEXT2
          RET

MAIN     ENDP
CODE     ENDS
          END  START
```

第4章习题及答案

1. 用 1024×1 位的RAM芯片组成 $16K \times 8$ 位的存储器, 需要多少芯片? 在地址线中有多少位参与片内寻址? 多少位组合成片选择信号? (设地址总线为16位)

答: 由于所用的芯片为 1024×1 位, 构成 1024×8 位(即 $1K \times 8$ 位)的存储器需要8片, 因此组成 $16K \times 8$ 位的存储器需要 $16 \times 8 = 128$ 片。片内有1024个单元, 需要10根地址线。16组(每组8片)存储器需要16根片选信号, 至少需要4根地址线经译码器输出。

2. 利用 1024×8 位的RAM芯片组成 $4K \times 8$ 位的存储器系统, 试用 $A_{15} \sim A_{12}$ 地址线用线性选择法产生片选信号, 存储器的地址分配有什么问题, 并指明各芯片的地址分配。

答: 组成 $4K \times 8$ 的存储器, 那么需要4片这样的芯片: 将 A_{15} 取反后分配芯片1的CS; 将 A_{14} 取反后分配给芯片2的CS; 将 A_{13} 取反后分配芯片3的CS; 将 A_{12} 取反后分配给芯片4的CS。

芯片1的地址范围 $8000H \sim 83FFH$ 、 $8400H \sim 87FFH$ 、 $8800H \sim 8BFFH$ 、 $8C00H \sim 8FFFH$

芯片2的地址范围 $4000H \sim 43FFH$ 、 $4400H \sim 47FFH$ 、 $4800H \sim 4BFFH$ 、 $4C00H \sim 4FFFH$

芯片3的地址范围 $2000H \sim 23FFH$ 、 $2400H \sim 27FFH$ 、 $2800H \sim 2BFFH$ 、 $2C00H \sim 2FFFH$

芯片4的地址范围 $1000H \sim 13FFH$ 、 $1400H \sim 17FFH$ 、 $1800H \sim 1BFFH$ 、 $1C00H \sim 1FFFH$

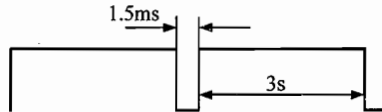
这样会造成地址的重叠。

3. 设计一个 $64K \times 8$ 存储器系统, 采用74LS138和EPROM2764器件, 使其寻址存储器的地址范围为 $40000H \sim 4FFFFH$ 。

答: 因为EPROM2764是 $8K \times 8$ 的ROM, 所以要构成 $64K \times 8$ 的存储器系统, 需要8片EPROM2764。其中CPU的 $A_{12} \sim A_0$ 直接与8片EPROM的 $A_{12} \sim A_0$ 相连(没有考虑驱动能力问题), A_{15} 、 A_{14} 和 A_{13} 与138的A、B、C三个端口相连, 其他地址线($A_{19} \sim A_{16}$)和M/I/O组合连到G1、G2A和G2B上, 确保 $A_{19}=0$ 、 $A_{18}=1$ 、 $A_{17}=0$ 和 $A_{16}=0$ 即可。

第5章 典型接口芯片原理和应用习题及答案

5. 在以 8086 构成的最小方式系统中,有一片 8253 的端口地址分别为 301H、303H、305H 和 307H, 给定的外部时钟为 512kHz。要求: (1) 利用计数器 0 产生周期为 1ms 的周期信号, 请编写初始化程序; 利用这一计数器能产生的最低信号频率为多少? 这时的计时初始值为多少? (2) 利用计数器 1 和 2 产生如下图所示的周期信号, 并编写初始化程序。



解 设给定的外部时钟为 CLK, 其周期 $T = 1/512\text{kHz} = 1.953125\mu\text{s}$ 。

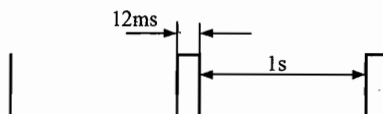
(1) 为了得到 1ms 的周期信号, 因此计数器 0 应该采用方式 2 或方式 3, 其计时初始值 $CR0 = 1\text{ms}/1.953125\mu\text{s} = 512$ 。利用这个计数器分频时, 其最大的分频次数为 65536, 这时得到最低的频率为 $512\text{kHz}/65536$, 即约为 8.812Hz。

(2) 为了产生如题目要求的周期信号, 应该采用方式 2, 但在方式 2 下, 其低电平时间仅为一个时钟周期, 因此, 利用一个计数通道无法实现这个任务。现在采用计数器 1 和计数器 2 联合, 先利用计数器 1 产生周期为 1.5ms 的周期信号, 然后将输出 OUT1 信号作为计数器 2 的时钟输入 CLK2, 这样可以实现题目的要求。对于计数器 1, 工作方式可以选用方式 2 或方式 3, 一般采用方式 3, 这样可以使产生的信号 (近似) 对称, 其时常数 $CR1 = 1.5\text{ms}/1.953125\mu\text{s} = 768$, 需要采用 16 位表示。对于计数器 2, 工作方式只能选用方式 2, 其时常数 $CR2 = (3\text{s} + 1.5\text{ms}) / 1.5\text{ms} = 3001$, 也需要采用 16 位表示。

8253 的初始化程序段如下:

```
MOV DX,307H      ;写计数器 1 方式控制字
MOV AL,0111 0110B
OUT DX,AL
MOV DX,303H      ;写计数器 1 时常数
MOV AX,768
OUT DX,AL
XCHG AL,AH
OUT DX,AL
MOV DX,307H      ;写计数器 2 方式控制字
MOV AL,1011 0100B
OUT DX,AL
MOV DX,305H      ;写计数器 2 时常数
MOV AX,3001
OUT DX,AL
XCHG AL,AH
OUT DX,AL
```

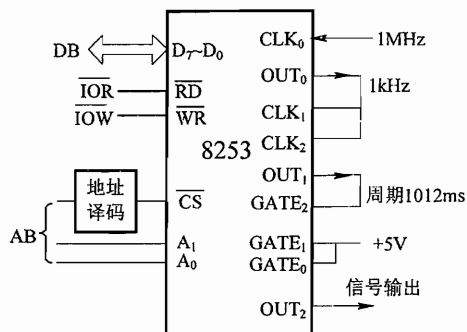
6. 设 8253 的端口地址为 260H~263H, 外部时钟信号为 1MHz, 要求产生如下图所示的周期波形, 画出 8253 的连接图, 并编写初始化程序段。



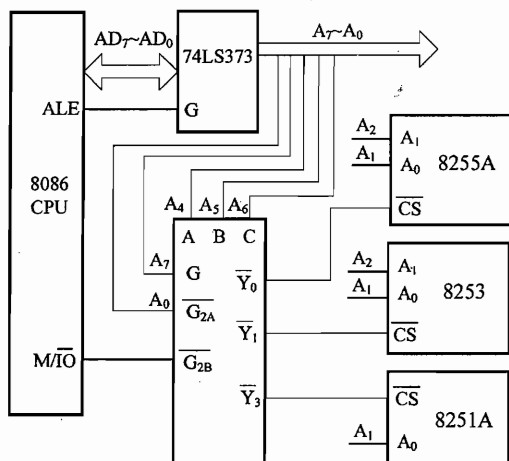
解 本题仅采用 8253 的三个计数通道来实现。分两步实现：

(1) 由于要产生周期信号，因此必定包含方式 2 或方式 3，采用方式 3 产生周期为 $1s+12ms = 1012ms$ 的方波信号，题目给定的外部时钟为 $1MHz$ ，这时需要的分频系数（即时常数）为： $1012ms/1\mu s = 1012000$ ，显然，通过一个计数通道无法实现，所以，采用计数器 0 和计数器 1 联合产生， $CR0 = 1000, CR1 = 1012$ ，这样 OUT_1 的周期为 $1012ms$ 。

(2) 利用计数器 2 的方式 1 实现单脉冲形成，以此作为要求产生信号的低电平，其时间常数 $CR2 = 1s/1ms - 1 = 999$ ，计数器 0 的 OUT_0 信号作为计数器 2 的时钟输入信号， OUT_1 作为计数器 2 的硬件触发信号，确保周期为 $1012ms$ 。8253 的连接图如下图所示。



7. 8086 系统接口连接关系如题图所示，试分别确定 8255A、8253 及 8251A 的端口地址。

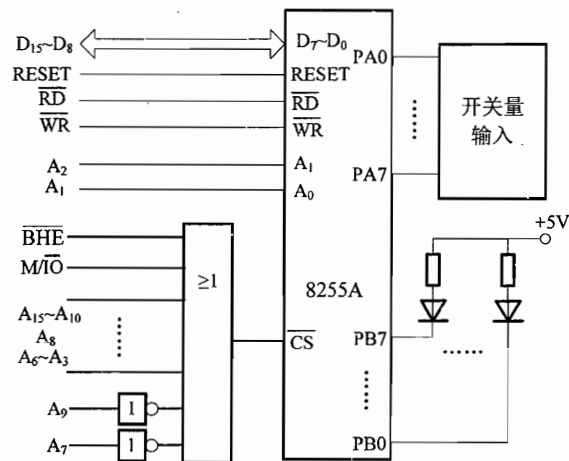


题图

解 8255A 的端口地址为 80H, 82H, 84H, 86H; 8253 的端口地址为 90H, 92H, 94H, 96H; 8251A 的端口地址为 B0H, B2H。

10. 在 8086 最小方式系统中，利用 8255A 某端口输入 8 位开关量，并通过另一个端送出，以发光二极管指示数据，灯亮表示数据“1”，灯灭表示数据“0”。8255A 的端口地址为 280H~287H 中的奇地址，设计系统总线与 8255A 的连接电路，并编程实现。

解 按照题目要求，可以采用端口 A 输入开关量（数字量），采用端口 B 输出数据，而且没有增加联络信号的必要，因此可以采用最简单的方式 0。根据 §10.4 节内容，很容易设计出 8255A 与 8086 最小方式系统的连接关系，如图 10.15 所示，为了使发光二极管具有足够的亮度，我们采用图示的方法连接，这时，当端口 B 的某一位为 0 时，相应的发光二极管亮，这一点可以通过程序进行控制。



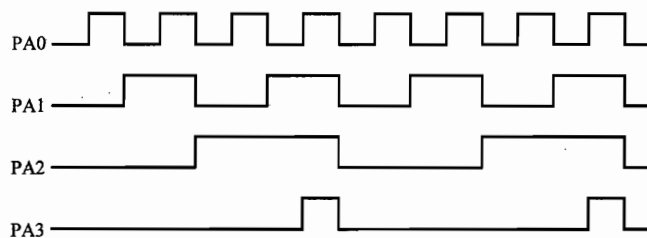
8255A 的应用程序段如下：

```

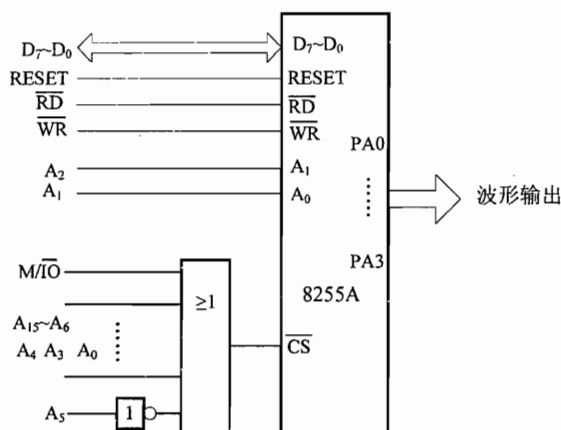
MOV  DX, 287H           ;设置 8255A 的工作方式
MOV  AL, 10010000B      ;端口 A 方式 0 输入
OUT  DX, AL             ;端口 B 方式 0 输出
RER1: MOV  DX, 281H      ;从端口 A 读取开关量
IN   AL, DX
NOT  AL                  ;按位取反
MOV  DX, 283H           ;从端口 B 送出
OUT  DX, AL
JMP  RER1

```

11. 在 8086 系统中，有一片 8255A，其端口地址为 20H、22H、24H、26H，采用低 8 位地址总线设计译码电路及与系统总线的连接图，并编程实现使端口 A 的低 4 位产生如图所示的信号(各个信号的节拍不必严格相等)。



解 根据 8255A 在 8088 系统中的端口地址，可以画出 8255A 与系统总线的连接框图，如下图所示。



为使 8255A 的端口 A 产生题目要求的信号，可以将端口 A 设定成方式 0 输出，端口 B 和 C 与本题无关，均设定为方式 0 输出。端口 A 低 4 位的波形为分频形式，因此，可以通过计数方式实现。程序如下：

```

MOV DX, 26H          ;设定 8255A 的工作方式
MOV AL, 1000 0000B
OUT DX, AL
MOV DX, 20H          ;产生指定的信号
XOR AL, AL
OUT DX, AL
CALL DELAY            ;延时
REP1: MOV CX, 4
REP2: INC AL
OUT DX, AL
CALL DELAY            ;延时
LOOP REP2
XOR AL, AL
JMP REP1

```

14. 设异步传输时，每个字符对应 1 个起始位、7 个信息位、1 个奇/偶校验位和 1 个停止位，如果波特率为 9 600bps，每秒能传输的最大字符数为多少个？

解 $9600/(1+7+1+1)=960$ 个字符

15. 利用一个异步传输系统传送文字资料，系统的波特率为 1 200，待传送的资料为 5 000 个汉字长，设系统不用校验位，停止位只用一位，至少需要多少时间才能传完全部资料？

解 每秒可传输 $1200/10=120$ 个字符或 60 个汉字，传输时间为 $5000/60=83.33s$ 。

16. 在远距离数据传输时，为什么要使用调制解调器？

答 在远距离传输时，通常使用电话线进行传输，电话线的频带比较窄，一般只有几 KHz，因此传送音频的电话线不适于传输数字信号，高频分量会衰减的很厉害，从而使信号严重失真，以致产生错码。使用调制解调器，在发送端把将要传送的数字信号调制转换成适合在电话线上传输的音频模拟信号；在接收端通过解调，把模拟信号还原成数字信号。

17. 全双工和半双工通信的区别是什么？在二线制电路上能否进行全双工通信？为什么？

答 全双工和半双工通信，双方都既是发送器又是接收器。两者的区别在于全双工可以同时发送和接收。半双工不能同时双向传输，只能分时进行。在二线制电路上是不能进行全

双工通信的，只能单端发送或接收。因为一根信号线，一根地线，同一时刻只能单向传输。

18. 在异步传输时，如果发送方的波特率是 600，接收方的波特率是 1200，能否进行正常通信？为什么？

答 不能进行正常通信，因为发送方和接收方的波特率不同，而接收端的采样频率是按传输波特率来设置。

《微机原理与接口技术》课程期末考试试卷 (A 卷, 考试)

一、单项选择 (在备选答案中选出一个正确答案, 并将其号码填在题干后的括号内。每题 2 分, 共 30 分)

1. 某微机最大可寻址的内存空间为 16MB, 其 CPU 地址总线至少应有 () 条。
A. 32 B. 16 C. 20 D. 24
2. 用 8088CPU 组成的 PC 机数据线是 ()。
A. 8 条单向线 B. 16 条单向线 C. 8 条双向线 D. 16 条双向线
3. 微处理器系统采用存储器映像方式编址时存储单元与 I/O 端口是通过 () 来区分的。
A. 不同的地址编码 B. 不同的读控制逻辑 C. 不同的写控制逻辑 D. 专用 I/O 指令
4. 要禁止 8259A 的 IR0 的中断请求, 则其中断屏蔽操作指令字 OCW1 应为 ()。
A. 80H B. 28H C. E8H D. 01H
5. 在 8086 环境下, 对单片方式使用的 8259A 进行初始化时, 必须放置的初始化命令字为 ()。
A. ICW1, ICW2, ICW3 B. ICW1, ICW2, ICW4 C. ICW1, ICW3, ICW4 D. ICW2, ICW3, ICW4
6. 6166 为 2Kx8 位的 SRAM 芯片, 它的地址线条数为 ()。
A. 11 B. 12 C. 13 D. 14
7. 在计算机系统中, 可用于传送中断请求和中断相应信号的是 ()。
A. 地址总线 B. 数据总线 C. 控制总线 D. 都不对
8. 段寄存器装入 2300H, 该段的最大结束地址是 ()。
A. 32FFFFH B. 23000H C. 33FFFFH D. 33000H
9. 在进入 DMA 工作方式之前, DMA 控制器当作 CPU 总线上的一个 ()。
A. I/O 设备 B. I/O 接口 C. 主处理器 D. 逻辑高
10. 在 8086 宏汇编过程中不产生指令码, 只用来指示汇编程序如何汇编的指令是 ()。
A. 汇编指令 B. 宏指令 C. 机器指令 D. 伪指令
11. 中断向量表占用内存地址空间为 ()。
A. 00000H~003FFH B. 00000H~000FFH C. 00000H~00100H D. FFF00H~FFFFFH
12. 实现 CPU 与 8259A 之间信息交换是 ()。
A. 数据总线缓冲器
B. 级联缓冲/比较器 C. 读写控制电路 D. 数据总线缓冲器与读写控制电路
13. Intel 8253 的最大输入时钟频率是 ()。
A. 5MHz B. 2MHz C. 1MHz D. 4MHz
14. 完成两数相加后是否溢出的运算, 用 () 标志位判别。
A. ZF B. IF C. OF D. SF
15. 8255A 的方式选择控制字应写入 ()。
A. A 口 B. B 口 C. C 口 D. 控制口

二、填空题 (把答案填写在题中横线上, 每空 1 分, 共 20 分)

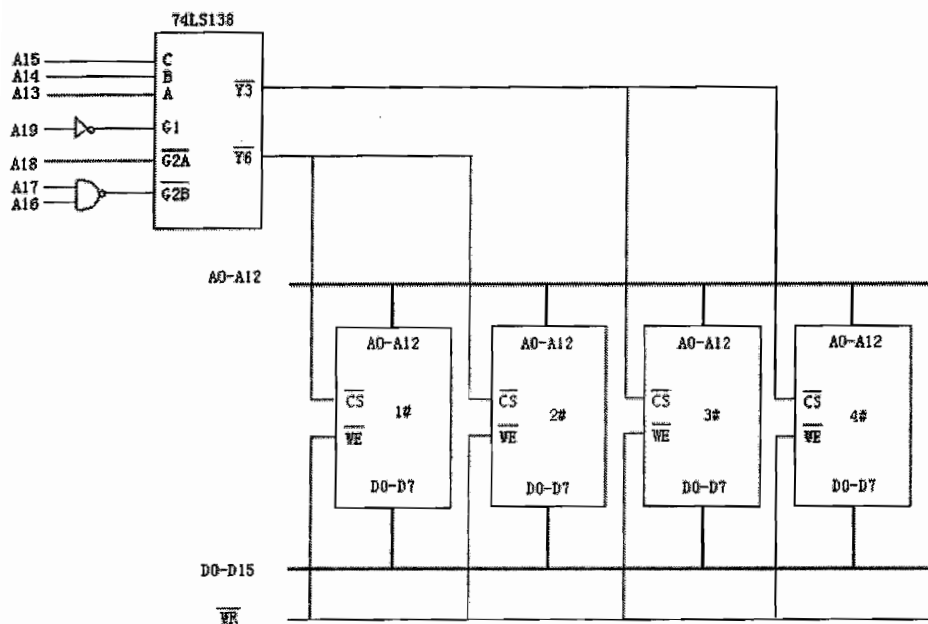
1. 8086/8088CPU 的数据线和地址线是以_____方式轮流使用的。
2. CPU 中的总线接口部件 BIU, 根据执行部件 EU 的要求, 完成_____与_____或_____的数据传送。
3. 8086 中的 BIU 由_____个_____位段寄存器、一个_____位指令指针、_____字节指令队列、_____位地址加法器和控制电

路组成。

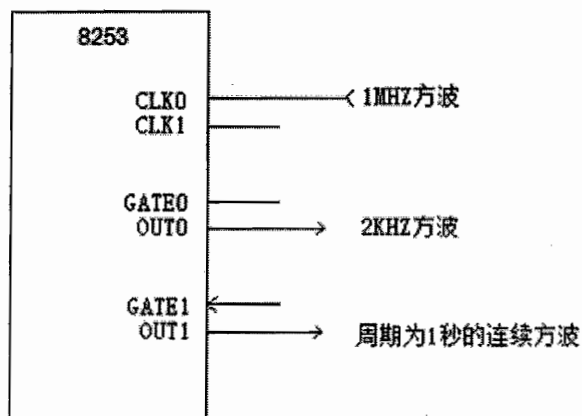
4. 8086/8088 构成的微机中, 每个主存单元对应两种地址: _____ 和 _____。
5. 对于 8259A 的中断请求寄存器 IRR, 当某一个 IR_i 端呈现 _____ 时, 则表示该端有中断请求。
6. 若 8259A 中 ICW2 的初始值为 40H, 则在中断响应周期数据总线上出现的与 IR_5 对应的中断类型码为 _____。
7. 在存储器的层次结构中, 越远离 CPU 的存储器, 其存取速度 _____, 存储容量 _____, 价格 _____。
8. 存储器的存取速度可用 _____ 和 _____ 两个时间参数来衡量, 其中后者比前者大。
9. 中断返回指令 IRET 总是排在 _____。
10. 若 8255A 的系统基地址为 2F9H, 且各端口都是奇地址, 则 8255A 的三个端口地址为 _____。

三、综合题 (第 1、3 题各 10 分, 第 2、4 题各 15 分, 共 50 分)

1. 存储器系统连接如下图, 请分别写出图中第一组 (1#、2#)、第二组 (3#、4#) 的地址分配范围。(写出具体的步骤)

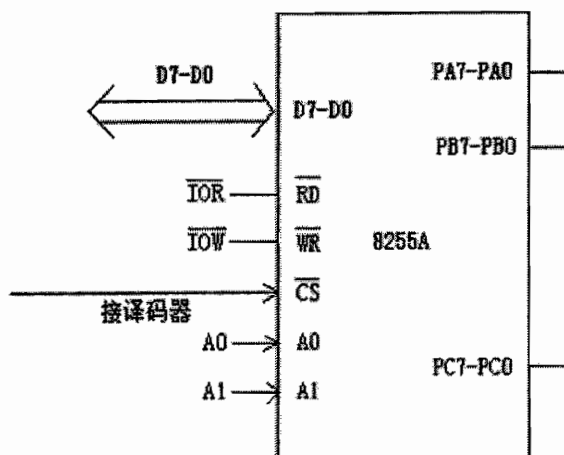


2. 计数器/定时器 8253, 振荡器 (频率为 1MHz) 连线如下图所示, 其中振荡器的脉冲输出端接通道 0 的计数输入端 CLK_0 , 设 8253 的端口地址为 180H~186H。

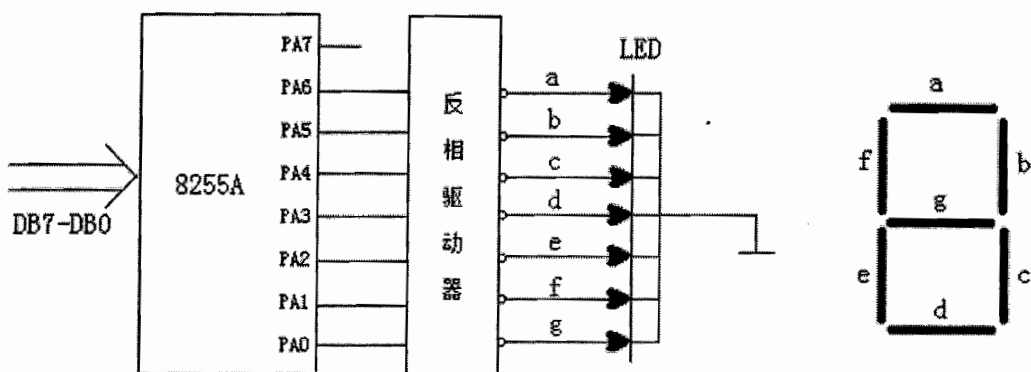


请完成以下任务:

- (1) 该电路中通道 0 的 OUT₀ 输出 2KHZ 连续方波, 通道 0 的计数初值为多少 (写出计算式)? GATE₀ 应接何电位? 在图上画出。
 - (2) 若要 8253 的 OUT₁ 端, 能产生周期为 1 秒的连续方波, 该如何解决? 在图上画出。
 - (3) 写出实现上述功能的 8253 初始化程序。
3. 设 8255A 的 4 个端口地址为 90H~93H, 将 A 口置成方式 0 输出, B 口置成方式 1 输入, C 作为输入口。要求编制 8255A 初始化程序并设计译码电路 (可选用任意芯片), 只用 8 位地址线 ($A_0 \sim A_7$)。



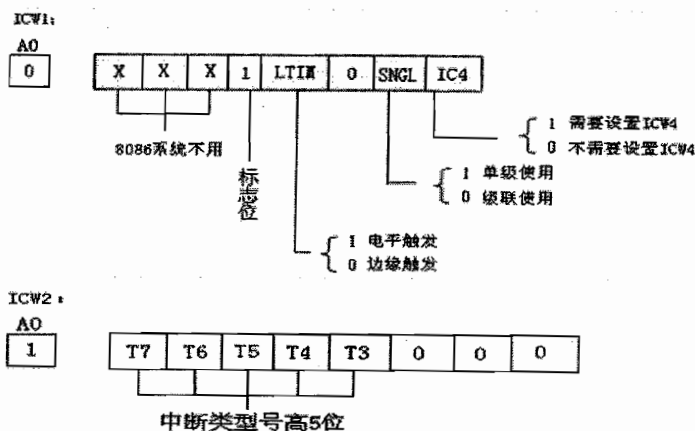
4. 通过 8259A 产生中断使 8255A 的端口 A 经过反相驱动器连接一其阴极七段发光二极管显示器; 端口 B 是中断方式的输入口。设 8259A 的中断类型码基值是 32H。8255A 口地址为 60H-63H, 8259A 端口地址为 20H、21H。试完成以下任务:



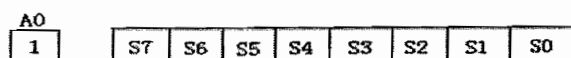
(1) 设系统中只有一片 8259A，中断请求信号为边沿触发方式，采用中断自动结束方式、全嵌套且工作在非缓冲方式，试完成 8259A 的初始化编程。

(2) 若使 LED 上显示 E，端口 A 送出的数据应为多少？如显示 0 端口 A 送出的数据又为多少？编写程序实现在 LED 上先显示 E，再显示 0 的程序。

附 8259A 初始化命令字和操作命令字格式：

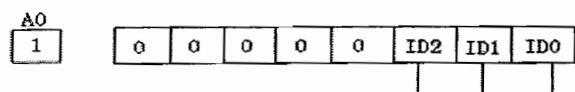


ICW3: 主片格式



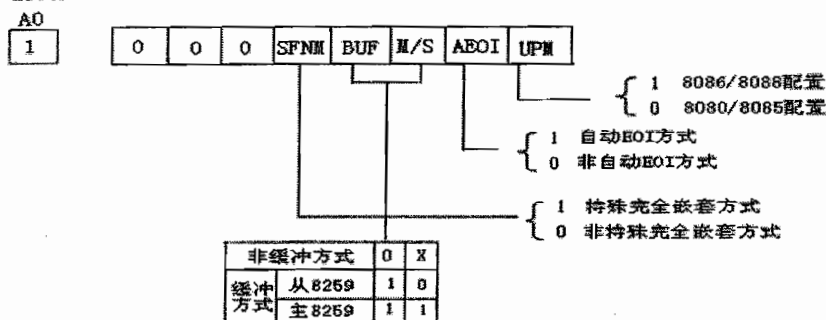
$S_i = \begin{cases} 1: & \text{表示IR}_i\text{端上未接8259A从片} \\ 0: & \text{表示IR}_i\text{端上接有8259A从片} \end{cases}$

从片格式

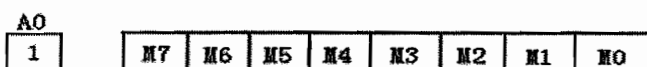


从8259A的识别地址

ICW4:



OCW1:



$S_i = \begin{cases} 1: & \text{屏蔽由IR}_i\text{引入的中断请求} \\ 0: & \text{允许IR}_i\text{端中断请求引入} \end{cases}$

(A 卷, 考试)

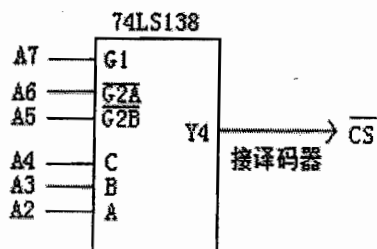
1. D 2. C 3. B 4. D 5. B
6. A 7. C 8. A 9. A 10. B
11. A 12. D 13. B 14. C 15. D

1. 分时复用
2. CPU ; 存储器 ; I/O 设备
3. 4 ; 16 ; 16 ; 6 ; 20
4. 段地址 ; 偏移地址
5. 1
6. 45H
7. 越慢 ; 越大 ; 越低
8. 存取时间 ; 存取周期
9. 最后
10. 2FAH, 2FCH, 2FEH

1. A19 A18 A17 A16 A15 A14 A13 A12 - A0
 0 0

第一组范围: 0 0 1 1 1 1 0

即为: 3C000H—3EFFFH	1 ----- 1	2 分
A19 A18 A17 A16 A15 A14 A13	A12 - A0	3 分
	0 ----- 0	
第二组范围: 0 0 1 1 0 0 1		
即为: 32000H—33FFFH	1 ----- 1	2 分
		3 分
2. (1) $N_0=1\text{MHZ}/2\text{KHZ}=500$, GATE ₀ 接高电平, +5V;		2 分
(2) 可将 OUT ₀ 与 CLK ₁ 相连, 作为输入时钟脉冲;		3 分
(3) $N_1=2\text{KHZ}/2\text{HZ}=1000$		2 分
计数器 0: MOV DX, 186H		
MOV AL, 00110111B		2 分
OUT DX, AL		
MOV DX, 180H		
MOV AL, 00H		1 分
OUT DX, AL		
MOV AL, 05H		
OUT DX, AL		1 分
计数器 1: MOV DX, 186H		
MOV AL, 01110111B		2 分
OUT DX, AL		
MOV DX, 182H		
MOV AL, 00H		1 分
OUT DX, AL		
MOV AL, 10H		
OUT DX, AL		1 分
3. MOV AL, 10001111B		
OUT 93H, AL		2 分
IN AL, 91H		1 分
OUT 90H, AL		1 分



译码电路连接如下:

6 分

4. (1) MOV AL, 0001011B

OUT 20H, AL

1 分

MOV AL, 00110010B

OUT 21H, AL

2 分

MOV AL, 00010011B

OUT 21H, AL

2 分

(2) 如果显示 E, 则端口 A 送出的数据是 30H;

2 分

如果显示 0, 则端口 A 送出的数据是 01H;

2 分

程序如下: MOV AL, 10000000B

OUT 63H, AL

2 分

MOV AL, 30H

OUT 60H, AL

2 分

MOV AL, 01H

OUT 60H, AL

2 分

“微机原理与接口技术”2008 年期末考试复习题

1. 微机系统的硬件由哪几部分组成?

答: 三部分: 微型计算机 (微处理器, 存储器, I/O 接口, 系统总线), 外围设备, 电源。

2. 什么是微机的总线, 分为哪三组?

答: 是传递信息的一组公用导线。分三组: 地址总线, 数据总线, 控制总线。

3. 8086/8088CPU 的内部结构分为哪两大模块, 各自的主要功能是什么?

答: 总线接口部件 (BIU) 功能: 根据执行单元 EU 的请求完成 CPU 与存储器或 I/O 设备之间的数据传送。执行部件 (EU), 作用: 从指令队列中取出指令, 对指令进行译码, 发出相应的传送数据或算术的控制信号接受由总线接口部件传送来的数据或把数据传送到总线接口部件进行算术运算。

4. 8086 指令队列的作用是什么?

答: 作用是, 在执行指令的同时从内存中取了一条指令或下几条指令, 取来的指令放在指令队列中这样它就不需要象以往的计算机那样让 CPU 轮番进行取指和执行的工作, 从而提高 CPU 的利用率。

5. 8086 的存储器空间最大可以为多少? 怎样用 16 位寄存器实现对 20 位地址的寻址? 完成逻辑地址到物理地址转换的部件是什么?

答: 8086 的存储器空间最大可以为 2^{20} (1MB); 8086 计算机引入了分段管理机制, 当 CPU 寻址某个存储单元时, 先将段寄存器内的内容左移 4 位, 然后加上指令中提供的 16 位偏移地址形成 20 位物理地址。

6. 段寄存器 CS=1200H, 指令指针寄存器 IP=FF00H, 此时, 指令的物理地址为多少? 指向这一物理地址的 CS 值和 IP 值是唯一的吗?

答: 指令的物理地址为 21F00H; CS 值和 IP 值不是唯一的, 例如: CS=2100H, IP=0F00H。

7. 设存储器的段地址是 4ABFH, 物理地址为 50000H, 其偏移地址为多少?

答: 偏移地址为 54100H。 (物理地址=段地址*16+偏移地址)

8. 8086/8088CPU 有哪几个状态标志位, 有哪几个控制标志位? 其意义各是什么?

答: 状态标志位有 6 个: ZF, SF, CF, OF, AF, PF。其意义是用来反映指令执行的特征, 通常是由 CPU 根据指令执行结果自动设置的; 控制标志位有 3 个: DF, IF, TF。它是由程序通过执行特定的指令来设置的, 以控制指令的操作方式。

9. 8086CPU 的 AD0-AD15 是什么引脚?

答: 数据与地址引脚

10. INTR、INTA、NMI、ALE、HOLD、HLDA 引脚的名称各是什么?

答: INTR 是可屏蔽请求信号, INTA 中断响应信号, NMI 是不可屏蔽中断请求信号, ALE 是地址锁存允许信号, HOLD 总线请求信号, HLDA 总线请求响应信号。

11. 虚拟存储器有哪两部分组成?

答: 有主存储器和辅助存储器。

12. 在 80x86 中, 什么是逻辑地址、线性地址、物理地址?

答: 线性地址是连续的不分段的地址; 逻辑地址是由程序提供的地址; 物理地址是内存单元的实际地址。

13. 段描述符分为哪几种?

答: 分为三大类, 程序段描述符, 系统段描述符, 门描述符。

14. RAM 有几种, 各有什么特点? ROM 有几种, 各有什么特点?

答: RAM有两种, SRAM(静态 RAM), 它采用触发器电路构成一个二进制位信息的存储单元, 这种触发器一般由 6 个晶体管组成, 它读出采用单边读出的原理, 写入采用双边写入原理; DRAM(动态 RAM), 它集成度高, 内部存储单元按矩阵形式排列成存储体, 通常采用行, 列地址复合选择寻址法。ROM 有 5 种, 固定掩模编程 ROM, 可编程 PROM, 紫外光擦除可编程 EPROM, 电可擦除的可编程 EPROM, 闪速存储器。

15. 若用 $4K \times 1$ 位的 RAM 芯片组成 $8K \times 8$ 为的存储器, 需要多少芯片? $A_{19}-A_0$ 地址线中哪些参与片内寻址, 哪些用做芯片组的片选信号?

答: 需要 16 片芯片; 其中 $A_{11}-A_0$ 参与片内寻址; A_{12} 做芯片组的片选信号。

16. 若系统分别使用 $512K \times 8$ 、 $1K \times 4$ 、 $16K \times 8$ 、 $64K \times 1$ 的 RAM, 各需要多少条地址线进行寻址, 各需要多少条数据线?

答: $512K \times 8$ 需要 19 条地址线, 8 条数据线。 $1K \times 4$ 需要 10 条地址线, 4 条数据线。 $16K \times 8$ 需要 14 条地址线, 8 条数据线。 $64K \times 1$ 需要 14 条地址线, 1 条数据线。

17. 某微机系统的 RAM 容量为 $8K \times 8$, 若首地址为 $4800H$, 则最后一个单元的地址是多少?

答: 最后一个单元的地址是: $4800H + 2^{13} - 1$

18. 什么是总线, 微机中的总线通常分为哪几类?

答: 是一组信号线的集合, 是一种在各模块间传递信息的公共通路; 有四类, 片内总线, 微处理器总线, 系统总线, 外总线。

19. 微处理器为什么需要用接口和外设相连接?

答: 因为许多接口设备中, 在工作原理, 驱动方式, 信息格式以及工作速度方面彼此相差很大, 因此为了进行速度和工作方式的匹配, 并协助完成二者之间数据传送控制任务。

20. 一般的 I/O 接口电路有哪四种寄存器, 它们各自的作用是什么?

答: 数据输入寄存器, 数据输出寄存器, 状态寄存器和控制寄存器。数据端口能对传送数据提供缓冲, 隔离, 寄存的作用; 状态寄存器用来保存外设或接口的状态; 控制寄存器用来寄存 CPU 通过数据总线发来的命令。

21. 8086 最多可有多少级中断? 按照产生中断的方法分为哪两大类?

答: 有 8 级; 按照产生中断的方法可分为硬件中断和软件中断。

22. 什么是中断? 什么是中断向量? 中断向量的地址范围?

答: 中断就是 CPU 在执行当前程序时由于内外部事件引起 CPU 暂时停止当前正在执行的程序而转向执行请求 CPU 暂时停止的内外部事件的服务程序, 该程序处理完后又返回继续执行被停止的程序; 中断向量是中断处理子程序的入口地址; 地址范围是 $00000H-003FFH$ 。

23. 中断向量表的功能是什么? 若中断向量号分别为 $1AH$ 和 $20H$, 则它们的中断向量在中断向量表的什么位置上?

答: 中断向量表的功能是当中断源发出中断请求时, 即可查找该表, 找出其中断向量, 就可转入相应的中断服务子程序。 $1AH$ 在中断向量表的位置是 $1AH \times 4 = 68H$ 在中断向量表 $0000: 0068$ 处; $20H$ 在中断向量表的位置是 $80H$ 在中断向量表 $0000: 0080$ 处。

24. 通常, 解决中断优先级的方法有几种?

答: 3 种, 软件查询确定优先级, 硬件优先级排队电路确定优先级, 具体中断屏蔽的接口电路。

25. 8259A 通过级联的方式可以由几片构成最多多少级优先权的中断源。

答: 8259A 通过级联的方式由 9 片构成最多 64 级优先权的中断源。

26. 简述中断控制器 8259A 的内部结构和主要功能。

答: 8259A 的内部结构有数据总线缓冲器, 读写逻辑电路, 级联缓冲比较器, 中断请求寄存器 (IRR), 中断屏蔽寄存器 (IMR), 中断服务寄存器 (ISR), 优先权判别器 (PR), 控制逻辑。

27. 8259A 的内部寄存器中 IRR、IMR、ISR 三个寄存器的作用是什么?

答: 见课本 153 页。

28. 8259A 有哪些中断结束方式, 分别适用于哪些场合。

答: 8259A 有 2 种中断结束方式: 中断自动结束方式, 中断非自动结束方式 (一般中断和特殊中断); 中断自动结束方式只适合有一块 8259A, 并且各中断不发生嵌套的情况。中断非自动结束方式只能适合与全嵌套方式下不能用与循环优先级方式。

29. 8259A 对优先级的管理方式有哪几种, 各是什么含义?

答: 有 4 种, 普通全嵌套方式, 特殊全嵌套方式, 自动循环方式, 优先级特殊循环方式 (详细见课本 P159 和 P160)

30. 8259A 的初始化命令字和操作命令字有哪些, 其功能是什么; 哪些应写入奇地址, 哪些应写入偶地址。

答: 8259A 的初始化命令字 ICW1, ICW2, ICW3, ICW4; 操作命令字 OCW1, OCW2, OCW3。 (见课本 P155 到 P158); ICW2, ICW3, ICW4, OCW1 写如奇地址, ICW1, OCW2, OCW3 为偶地址。

31. 简述 8259A 的初始化过程。

答: 8259A 的初始化编程, 需要 CPU 向它输出一个 2—4 字节的初始化命令字, 输出初始化命令字的流程如图所示, 其中 ICW₁ 和 ICW₂ 是必须的, 而 ICW₃ 和 ICW₄ 需根据具体的情况来加以选择。各初始化命令字的安排与作用分叙如下:

32. 8253 有几个计数通道, 每条计数通道有哪些信号线, 其作用是什么?

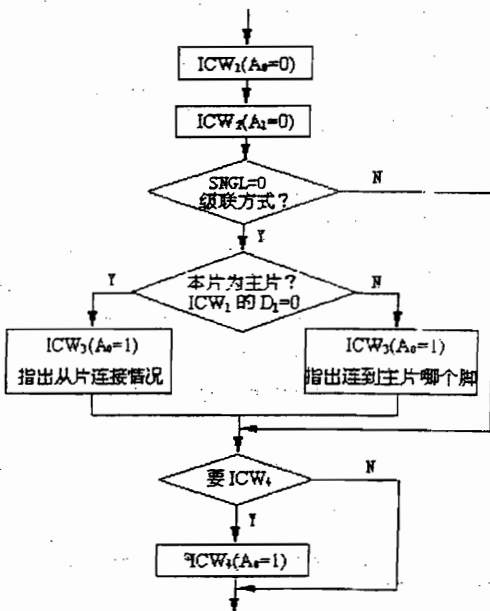
答: 8253 有三个计数通道, 每个计数通道有 3 条信号线: CLK: 计数输入用于输入定时基准脉冲或计数脉冲。OUT: 输出信号以相应的电平指示计数的完成或输出脉冲的波形。GATE: 选通输入用于启动或禁止计数器的操作, 以使计数器和计数输入信号同步。

33. 8253 有几种工作方式, 其特点是什么? (式 2-5) P. 10

答: 六种方式 (见课本 P224)

34. 8253 的内部寄存器及各位的意义是什么?

答: 8253 的内部寄存器有四个, 8 位的控制寄存器: 初始化时, 将控制字写入该寄



寄存器; 16 位的计数器初值寄存器, 初始化是写入该计数器的初始值, 其最大初始值为 0000H; 16 位的减一计数器, 计数器的初值由计数初值寄存器送入减法计数器, 当计数输入端输入一个计数脉冲时, 减法计数器内容减一; 16 位的输出锁存器用来锁存计数脉冲时, 减法计数器内容减一。

35. 8255A 的功能是什么, 有哪几个控制字, 各位的意义是什么?

答: 8255A 是一种通用的可编程程序并行 I/O 接口芯片, 它有两个控制字, 一个是方式选择控制字, 它的作用是实现对 8255A 的各个端口的选择。一个是对 C 口进行置位或复位控制字, 它的作用是能实现对端口 C 的每一位进行控制。

36. 8255A 的 A 口、B 口、C 口有哪几种工作方式, 其特点是什么? C 口有哪些使用特点?

答: 8255A 的 A 口可以工作在 3 种工作方式的任何一种, B 口只能工作在方式 0 或方式 1, C 口则常常配合端口 A 和端口 B 工作, 为这两个端口的输入/输出传输提供控制信号和状态信号。

37. 同步通信、异步通信的帧格式各是什么? 什么是奇、偶校验?

答: 异步通信的帧格式是用一个起始位表示传送字符的开始, 用 1-2 个停止位表示字符结束。起始位与停止位之间是数据位, 数据位后是校验位, 数据的最底位紧跟起始位, 其他各位顺序传送; 同步通信的帧格式是在每组字符之前必须加上一个或多个同步字符做为一个信息帧的起始位。

38. 什么是波特率? 若在串行通信中的波特率是 1200b/s, 8 位数据位, 1 个停止位, 无校验位, 传输 1KB 的文件需要多长时间?

答: 波特率是单位时间内通信系统所传送的信息量。

需要多长时间 = $1024 / (1200/10) = 8.53s$

39. 对 8255A 进行初始化, 要求端口 A 工作于方式 1, 输入; 端口 B 工作于方式 0, 输出; 端口 C 的高 4 位配合端口 A 工作, 低 4 位为输入。设控制口的地址为 006CH。

答: 由题知应为 10111001H(B9H)

MOV AL, B9H

MOV DX, 006CH

OUT DX, AL

40. 设 8255A 的四个端口地址分别为 00C0H、00C2H、00C4H 和 00C6H, 要求用置 0、置 1 的方法对 PC6 置 1, 对 PC4 置 0。

答: MOV DX, 00C0H ; 端口地址

MOV AL, 00001101 ; 对 PC6 置 1

OUT DX, AL

MOV AL, 00001000 ; 对 PC4 置 0

OUT DX, AL

41. 试按照如下要求对 8259A 进行初始化: 系统中只有一片 8259A, 中断请求信号用电平触发方式, 下面要用 ICW4, 中断类型码为 60H、61H、62H.....67H, 用全嵌套方式, 不用缓冲方式, 采用中断自动结束方式。设 8259A 的端口地址为 94H 和 95H。

答: MOV DX, 94H ; 偶地址

MOV AL, 00011011B ; ICW1


```

OUT DX,AL
MOV AL,10011111B ; ICW2 , 中断源在 IR7
MOV DX,95H ; 奇地址
OUT DX,AL
MOV AL,00000011B ; ICW4
OUT DX,AL

```

42. 试编程对 8253 初始化启动其工作。要求计数器 0 工作于模式 1, 初值为 3000H; 计数器 1 工作于模式 3, 初值为 100H; 计数器 2 工作于模式 4, 初值为 4030H。设端口地址为 40H、41H、42H 和 43H。

答: MOV AL,00011110H ; 控制字

```

OUT 43H,AL
MOV AL,3000H ; 计数初值
OUT 40H,AL
MOV AL,01010110H ; 计数器 1
OUT 43H,AL
MOV AL,100H
OUT 41H,AL
MOV AL,10011000H ; 计数器 2
OUT 43H,AL
MOV AL,4030H
OUT 42H,AL

```

模拟试题一

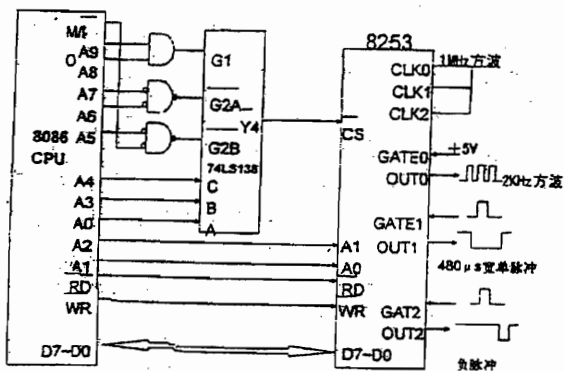
一、简答题:

1. 简述 USB 总线的特点。
2. 什么是中断类型码? 什么叫中断向量? 什么叫中断向量表? 它们之间有什么联系?
3. 简述高速缓冲存储器 Cache 为什么能够实现高速的数据存取?
4. 有一个由 20 个字组成的数据区, 其起始地址为 3500H: 0320H。试写出数据区首末单元的实际地址。
5. 设有一个具有 16 位地址和 8 位数据的存储器, 问: (1) 该存储器能存书多少个字节的信息? (2) 如果存储器由 8K×4 位 RAM 芯片组成, 需要多少片? (3) 需要地址多少位做芯片选择?
6. 定性分析微型计算机总线的性能指标。
7. 虚拟存储器的含义是什么?

二、编程及综合题

1. 已知 8255A 的地址为 0060H~0063H, A 组设置方式 1, 端口 A 作为输入, PC6PC7 作为输出, B 组设置方式 1; 端口 B 作为输入, 编制初始化程序。
2. 编写 8253 初始化程序。如下图所示 (注意端口地址), 要求 3 个计数通道分别完成以下功能:
 - (1) 通道 0 工作于方式 3, 输出频率为 2KHZ 的方波;
 - (2) 通道 1 产生宽度为 480us 的单脉冲;

(提示: 8253 的端口地址分别为: 0310H、0312H、0314H、0316H)



参考答案:

一、简答题

2)可动态连接和重新配置外设,支持热插拔功能;

4)可以向 USB 总线上的设备供电,总线上的设备可以自备电源;

5) 通讯协议支持等时数据传输和异步消息传输的混合模式:

6)支持实时语音、音频、和视频数据传输。

2 答: 8086/8088 系统可以处理 256 种中断, 为了区别每一种中断, 为每个中断安排一个号码, 称为中断类型码。每一种中断服务程序在内存中的起始地址称为中断向量, 以 32 位逻辑地址表示, 即为 CS:IP。把所有中断向量存储在内存中的某一个连续区中, 这个连续的存储区称为中断向量表。

中断向量 CS:IP 在中断向量表中的位置为：中断向量表中偏移量为（中断类型码 $\times 4$ ）的单元中存放 IP 的值，偏移量为（中断类型码 $\times 4 + 2$ ）的单元中存放 CS 的值。

3 答: 高速缓冲存储器 Cache 是根据程序局部性原理来实现高速的数据存取。即在一个较小的时间间隔内, 程序所要使用的指令或数据的地址往往集中在一个局部区域内, 因而对局部范围内的存储器地址频繁访问, 而对范围外的地址则范围甚少的现象称为程序访问的局部性原理。

如果把正在执行的指令地址附近的一小部分指令或数据，即当前最活跃的程序或数据从主存成批调入 Cache，供 CPU 在一段时间内随时使用，就一定能大大减少 CPU 访问主存的次数，从而加速程序的运行。

4 答: 数据区首地址 = $3500\text{H} \times 10\text{H} + 0320\text{H} = 33320\text{H}$

• 数据区末地址 = $33320H + 28H - 1 = 33347H$ •

5 答: (1) 因为 8 位二进制数为 1 个字节, 所以 16 位地址能存储 $2^{16}=64\text{KB}$ 个字节的信息。

(2) 需要 $64K \times 8 / 8K \times 4 = 16$ 片 RAM

(3) 因为需要 16 片来构成存储器, 而 16 片需要 4 位地址线进行译码输出, 故需要 4 位做芯片选择。

6 答: 微型计算机总线的主要职能是负责计算机各模块间的数据传输, 对总线性能的

衡量也是围绕这一性能而进行的。性能中最重要的是数据传输率，另外，可操作性、兼容性和性能价格比也是很重要的技术特征。具体来说，总线的主要性能指标有以下几项：

(1)总线宽度：以位数表示。

(2)标准传输率 Mb/s：是总线工作频率与总线宽度的字节数之积。

(3)时钟同步/异步：总线中与时钟同步工作的称为同步总线；与时钟不同步工作的称为异步总线。这取决于数据传输时源模块与目标模块间的协议约定。(4)信号线数：这是地址总线、数据总线和控制总线线数的总和。信号线数和系统的复杂程度成正比关系。

(5)负载能力：以系统中可以连接的扩展电路板数表示。

(6)总线控制方法：包括突发传输、并发工作、自动配置、仲裁方式、逻辑方式、中断方式等内容。

(7)扩展板尺寸：这项指标对电路板生产厂家很重要。

(8)其他指标：电源是 5V 还是 3V，能否扩展 64 位宽度等。

任何系统的研制和外围模块的开发，都必须服从其采用的总线规范。

7 答：虚拟存储器是以存储器访问的局部性为基础，建立在主存—辅存物理体系结构上的存储管理技术。在存储系统中，由于主存容量不能满足用户的需要，因而引入辅存作为后援。即辅存做主存用，扩大编程者的使用空间。

二、综合及编程题

1 答案：MOV DX, 0063H

MOV AL, 00110111B

OUT DX, AL

2 答案：

编写 8253 的初始化程序

1. 确定端口地址：0310H、0312H、0314H、0316H

2. 确定工作方式：通道 0，方式 3

通道 1，方式 1

通道 2，方式 5

3. 确定计数值：通道 0：N0=1MHz/2KHz=500

通道 1：N1=480us/(1/1mhz)=480

通道 2：N2=26

4. 确定控制字：通道 0：00110111B

通道 1：01110011B

通道 2：10011011B

对 3 个通道的初始化程序如下：

；通道 0 初始化程序

MOV DX, 316H

MOV AL, 00110111B

OUT DX, AL

MOV DX, 310H

MOV AL, 00H

OUT DX, AL

MOV AL, 05H

OUT DX, AL

：通道 1 的初始化程序

MOV DX, 316H

MOV AL, 001110011B

OUT DX, AL

MOV DX, 312H

MOV AL, 80H

OUT DX, AL

MOV AL, 04H

OUT DX, AL

：通道 2 初始化程序

MOV DX, 316H

MOV AL, 10011011B

OUT DX, AL

MOV DX, 314H

MOV AL, 26H

OUT DX, AL

模式试题二

一、填空：

1. 设字长为八位，有 $x = -1$, $y = 124$ ，则有： $[x+y]_{\text{补}} = \underline{\hspace{2cm}}$ ， $[x-y]_{\text{补}} = \underline{\hspace{2cm}}$ ；
2. 数制转换： $247.86 = \underline{\hspace{2cm}}$ H = $\underline{\hspace{2cm}}$ BCD；
3. 在 8086CPU 中，由于 BIU 和 EU 分开，所以 $\underline{\hspace{1cm}}$ 和 $\underline{\hspace{1cm}}$ 可以重叠操作，提高了 CPU 的利用率；
4. 8086 的中断向量表位于内存的 $\underline{\hspace{2cm}}$ 区域，它可以容纳 $\underline{\hspace{1cm}}$ 个中断向量，每一个向量占 $\underline{\hspace{1cm}}$ 个字节；
5. 8086 系统中，地址 FFFF0H 是 $\underline{\hspace{2cm}}$ 地址；
6. 8086CPU 的 MN/MX 引脚的作用是 $\underline{\hspace{2cm}}$ ；
7. 8251 芯片中设立了 $\underline{\hspace{1cm}}$ 、 $\underline{\hspace{1cm}}$ 和 $\underline{\hspace{1cm}}$ 三种出错标志；
8. 8086CPU 中典型总线周期由 $\underline{\hspace{1cm}}$ 个时钟周期组成，其中 T1 期间，CPU 输出 $\underline{\hspace{2cm}}$ 信息；如有必要时，可以在 $\underline{\hspace{2cm}}$ 两个时钟周期之间插入 1 个或多个 TW 等待周期。
9. 8259A 共有 $\underline{\hspace{1cm}}$ 个可编程的寄存器，它们分别用于接受 CPU 送来的 $\underline{\hspace{2cm}}$ 命令字和 $\underline{\hspace{2cm}}$ 命令字。

二、简答题：

1. 什么是信号的调制与解调？为什么要进行调制和解调？试举出一种调制的方式。
2. 已有 $AX = E896H$, $BX = 3976H$ ，若执行 ADD BX, AX 指令，则结果 BX, AX, 标志位 CF, OF, ZF 各为何值？

三、阅读程序与接口芯片初始化:

1、源程序如下:

```
MOV CL, 4
MOV AX, [2000H]
SHL AL, CL
SHR AX, CL
MOV [2000H], AX
```

试问: ① 若程序执行前, 数据段内(2000H)=09H, (2001H)=03H, 则执行后有
(2000H)=____, (2001H)=_____。

② 本程序段的功能_____。

2、源程序如下:

```
MOV AL, 0B7H
AND AL, 0DDH
XOR AL, 81H
OR AL, 33H
JP LAB1
JMP LAB2
```

试问: ① 执行程序后 AL=_____;

② 程序将转到哪一个地址执行: _____。

3、源程序如下:

```
MOV CX, 9
MOV AL, 01H
MOV SI, 1000H
NEXT: MOV [SI], AL
      INC SI
      SHL AL, 1
      LOOP NEXT
```

试问: ① 执行本程序后有: AL=_____; SI=_____; CX=_____;

② 本程序的功能是_____。

4、某系统中 8253 占用地址为 100H~103H。初始化程序如下:

```
MOV DX, 103H
MOV AL, 16H
OUT DX, AL
SUB DX, 3
OUT DX, AL
```

试问: ① 此段程序是给 8253 的哪一个计数器初始化? 安排工作在何种工作方式?

_____;

② 若该计数器的输入脉冲的频率为 1MHZ, 则其输出脉冲的频率为:

5、已知某 8255A 在系统中占用 88~8BH 号端口地址，现欲安排其 PA，PB，PC 口全部为输出，PA，PB 口均工作于方式 0 模式，并将 PC₆ 置位，使 PC₃ 复位，试编写出相应的初始化程序：

模式试题二 参考答案

一、填空题

- 1、01111011 10000011
- 2、F7.DCH 001001000111.10000110 BCD
- 3、取指令 执行指令
- 4、00000H~003FFH 区 256 个 4 个
- 5、CPU 复位以后执行第一条指令的地址
- 6、决定 CPU 工作在什么模式(最小/最大)
- 7、奇/偶错 帧格式错 溢出错
- 8、4 个 地址 T₃ 和 T₄
- 9、7 个 初始化 操作

二、简答题

1、串行长距离通信时，需要利用模拟信道来传输数字信号，由于信道的频带窄，一般为 300~3400HZ，而数字信号的频带相当宽，故传输时必须进行调制，以免发生畸变而导致传输出错。(3 分)

调制是将数字信号→模拟信号。而解调则是相反。例如 FSK 制(调频制或称数字调频)可将数字“1”和“0”分别调制成 2400HZ 和 1200HZ 的正弦波信号。(2 分)

2、BX=220CH (1 分) AX=E896H (1 分) CF=1 (1 分) OF=0 (1 分)
ZF=0 (1 分)

三、阅读程序与接口芯片初始化：

1、(2000H)=39H (2001H)=00H

将(2000H),(2001H)两相邻单元中存放的未组合型 BCD 码压缩成组合型 BCD 码，并存入(2000H)单元，0→(2001H)

2、37H LAB₂

3、0 1009H 0

对数据段内 1000H~1008H 单元置数，依次送入 1，2，4，8，16，32，64，128，0 共九个

4、计数器 0 工作于方式 3 45.454KHZ

5、 MOV AL, 80H
 OUT 8BH, AL
 MOV AL, 0DH

OUT 8BH, AL

MOV AL, 06H

OUT 8BH, AL

模式试题三

一、填空题

- 1、将十进制数 279.85 转换成十六进制数、八进制数、二进制数及 BCD 码数分别为：
_____H, _____Q, _____B, _____BCD。
- 2、字长为 8 位的二进制数 10010100B，若它表示无符号数，或原码数，或补码数，
则该数的真值应分别为 _____D, _____D 或 _____D。
- 3、已知 BX=7830H, CF=1, 执行指令: ADC BX, 87CFH 之后, BX=_____,
标志位的状态分别为 CF=_____, ZF=_____, OF=_____, SF=_____。
- 4、8086 中, BIU 部件完成 _____ 功能, EU 部件完成 _____ 功能。
- 5、8086 中引脚 $\overline{\text{BHE}}$ 信号有效的含义表示 _____。
- 6、8086 正常的存储器读/写总线周期由 _____ 个 T 状态组成, ALE 信号在
_____ 状态内有效, 其作用是 _____。
- 7、设 8086 系统中采用单片 8259A, 其 8259A 的 ICW₂=32H, 则对应 IR₅ 的中断类型
号为 _____H, 它的中断入口地址在中断向量表中的地址为 _____H。

二、简答及判断题

- 1、某指令对应当前段寄存器 CS=FFFFH, 指令指针寄存器 IP=FF00H, 此时, 该指令的物理地址为多少? 指向这一物理地址的 CS 值和 IP 值是唯一的吗? 试举例说明
- 2、8086CPU 的 FLAG 寄存器中, 状态标志和控制标志有何不同? 程序中是怎样利用这两类标志的?
- 3、设采用 16550 进行串行异步传输, 每帧信息对应 1 个起始位, 7 个数据位, 1 个奇/偶校验位, 1 个停止位, 波特率为 4800, 则每分钟能传输的最大字符数为多少个?

三、读图和作图题

- 1、8086 系统中接口连接关系如下图所示。要求回答以下问题:

- (1) 试分别确定 8255, 8253, 8259 及 8251 的端口地址;
- (2) 设 8255 的 PA 口为输出, PB 口为输入, 试写出对 PA 口和 PB 口执行输入/输出操作的指令。

8255 的端口地址为: _____;

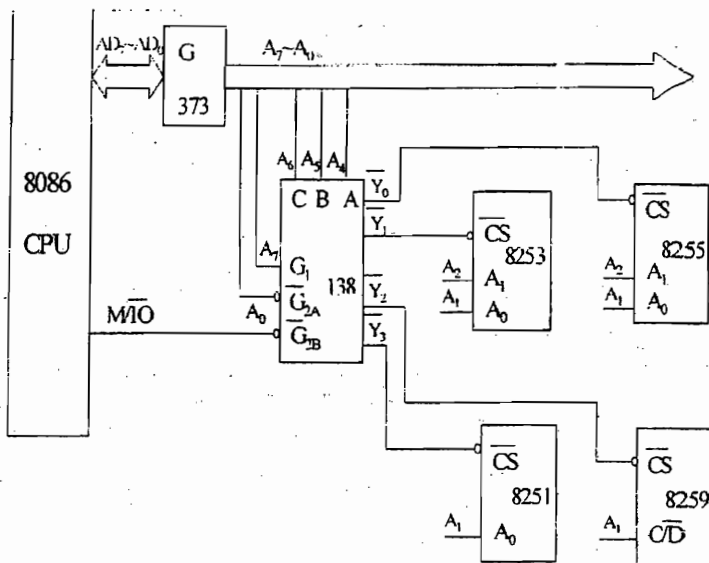
8253 的端口地址为: _____;

8259 的端口地址为: _____;

8251 的端口地址为: _____;

对 PA 口操作的 I/O 指令为 _____;

对 PB 口操作的 I/O 指令为 _____。



2、作图题。

- 系统采用 4 个接口芯片：8253，8251，8259 及 8255。要求 8253 的通道 0 用作实时时钟，每当定时时间到之后向 8259 的 IR_2 送入中断申请信号。8253 通道 1 用作方波发生器作为 8251 的收发时钟脉冲。8253 通道 0，通道 1 的门控信号由 8255 PC 口的 PC_3 和 PC_2 控制。

- 画出 4 个芯片之间控制线的连接图；
- 8253 的两个通道应分别工作在什么方式？

四、程序阅读题

1、源程序如下：

```
MOV AH, 0
MOV AL, 9
MOV BL, 8
ADD AL, BL
AAA
AAD
DIV AL
结果 AL _____, AH=_____, BL=_____。
```

2、源程序如下：

```
MOV AX, SEG TABLE ; TABLE 为表头
MOV ES, AX
MOV DI, OFFSET TABLE
MOV AL, '0'
MOV CX, 100
```



```
CLD
REPNE SCASB
```

问：1) 该段程序完成什么功能？

2) 该段程序执行完毕之后，ZF 和 CX 有几种可能的数值？各代表什么含义？

3、源程序如下：

```
CMP AX, BX
JNC L1
JZ L2
JNS L3
JNO L4
JMP L5
```

设 AX=74C3H, BX=95C3H, 则程序最后将转到哪个标号处执行？试说明理由。

4、源程序如下：

```
MOV DX, 143H
MOV AL, 77H
OUT DX, AL
MOV AX, 0
DEC DX
DEC DX
OUT DX, AL
MOV AL, AH
OUT DX, AL
```

设 8253 的端口地址为 140H~143H, 问：

(1) 程序是对 8253 的哪个通道进行初始化？

(2) 该通道的计数常数为多少？

(3) 若该通道时钟脉冲 CLK 的周期为 $1\mu\text{s}$, 则输出脉冲 OUT 的周期为多少 μs ？

五、编程题

1、8255 的编程。设 8255 的端口地址为 200H~203H。

(1) 要求 PA 口方式 1, 输入; PB 口方式 0 输出; PC7~PC6 为输入; PC1~PC0 为输出。试写出 8255 的初始化程序。

(2) 程序要求当 PC7=0 时置位 PC1, 而当 PC6=1 时复位 PC0, 试编制相应的程序。

2、自 BUFFER 开始的缓冲区有 6 个字节型的无符号数: 10, 0, 20, 15, 38, 236, 试编制 8086 汇编语言程序, 要求找出它们的最大值、最小值及平均值, 分别送到 MAX、MIN 和 AVI 三个字节型的内存单元。要求按完整的汇编语言格式编写源程序。

模式试题三参考答案

一、填空题

- 117.D99H 427.6631Q 000100010111.110110011001B
0010 01111001.1000 0101 BCD
- 148D -20D -108D
- BX=0000H CF=1 ZF=1 OF=0 SF=0
- 总线接口功能 指令的译码及执行功能
- 高 8 位数据线 D15~D8 有效
- 4 T1 给外部的地址锁存器提供一个地址锁存信号
- 35H 000D4H~000D7H

二、简答及判断题

$$\begin{array}{r}
 1. \quad \text{FFFF0} \\
 + \quad \text{FF00} \\
 \hline
 \boxed{1} \text{ OFEF0}
 \end{array}$$

自然丢失

故物理地址为 OFEF0H。指向该物理地址的 CS, IP 值不唯一。

例如: CS: IP=0000:FEF0H 也指向该物理地址。

2、状态标志表示算术运算或逻辑运算执行之后,运算结果的状态,这种状态将作为一种条件,影响后面的操作。控制标志是人为设置的,指令系统中有专门的指令用于控制标志的设置或清除,每个控制标志都对某一特定的功能起控制作用。

3、每帧占 $1+7+1+1=10$ 位,波特率为 4800 bit/s,故每分钟能传送的最大字符数为

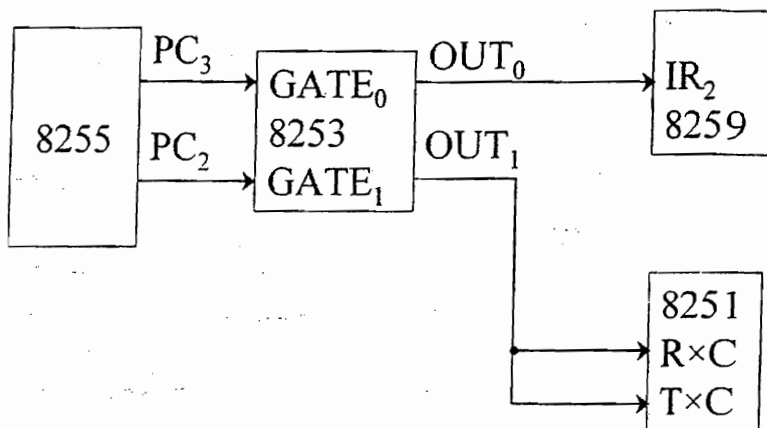
$$\frac{4800 \times 60}{10} = 28800 \text{ 个}$$

三、读图和作图题

- | A_7 | A_6 | A_5 | A_4 | A_3 | A_2 | A_1 | A_0 | |
|-------|-------|-------|-------|-------|-------|-------|-------|-------------|
| 1 | 0 | 0 | 0 | 任意 | x | x | 0 | Y_0 _____ |
| 1 | 0 | 0 | 1 | 任意 | x | x | 0 | Y_1 _____ |
| 1 | 0 | 1 | 0 | 任意 | x | x | 0 | Y_2 _____ |
| 1 | 0 | 1 | 1 | 任意 | x | x | 0 | Y_3 _____ |

\therefore 8255 的端口地址为 80H, 82H, 84H, 86H
 8253 的端口地址为 90H, 92H, 94H, 96H
 8259 的端口地址为 A0H, A2H,
 8251 的端口地址为 B0H, B2H,
 - OUT 80H, AL

IN AL, 82H
- 控制线连接图如图所示。
 - 通道 0 工作在方式 2—分频发生器;
通道 1 工作在方式 3—方波速率发生器



四、程序阅读题

1、AL=01H AH=00H BL=08H

2、(1) 从目的串中查找是否包含字符 '0'，若找到则停止，否则继续重复搜索。

(2) ZF=1, 说明已找到字符

ZF=0, 说明未找到字符

CX≠0, 说明中途已找到字符退出

CX=0, 且 ZF=0 说明串中无字符 '0'

3、∴ 74C3H

- 95C3H

DF00H

且有: CF=1, ZF=0, SF=1, OF=1

∴ 程序将转到 L₅ 标号处执行。

4、(1) 程序对 8253 的通道 1 进行初始化。

(2) 计数常数为 10000D, BCD 计数。

(3) 工作在方式 3, 方波速率发生器 周期=10000×1μs=10000μs=10ms

五、编程题

1、(1) MOV DX, 203H
MOV AL, 10111000B
OUT DX, AL

(2) MOV DX, 202H
IN AL, DX
MOV AH, AL
TEST AL, 80H
JNZ NEXT1
MOV DX, 203H

```

MOV AL, 00000011B ; 对PC1置位
OUT DX, AL (2分)
NEXT1: MOV AL, AH
TEST AL, 40H
JZ NEXT2
MOV AL, 00000000B ; 对PC0复位
MOV DX, 203H
OUT DX, AL

```

NEXT2: (3分)

```

2. DATA SEGMENT
BUFEB DB 10, 0, 20, 15, 38, 236
MAX DB 0
MIN DB 0
AVI DB 0
DATA ENDS (2分)
STACK SEGMENT PARA STACK 'STACK'
DW 100 DUP (?)
STACK ENDS
CODE SEGMENT
ASSUME CS: CODE, DS: DATA, SS: STACK (1分)

```

```

START PROC FAR
BEGIN: PUSH DS
MOV AX, 0
PUSH AX
MOV AX, DATA
MOV DS, AX
LEA DI, BUFEB
MOV DX, 0 ; 使DH=0, DL=0
MOV CX, 6
MOV AX, 0 ; 和清0
MOV BH, 0 ; 最大值
MOV BL, 0FFH ; 最小值 (2分)

```

```

LOP1: CMP BH, [DI]
JA NEXT1 ; 若高于转移
MOV BH, [DI]; 大值→BH
NEXT1: CMP BL, [DI];
JB NEXT2 ; 若低于转移
MOV BL, [DI]; 小值→BL (2分)
NEXT2: MOV DL, [DI]; 取一字节数据
ADD AX, DX; 累加和
INC DI
LOOP LOP1
MOV MAX, BH; 送大值
MOV MIN, BL; 送小值 (3分)
MOV DL, 6
DIV DL, ; 求平均值

```

```

MOV AVI, AL; 送平均值
RET
START ENDP
CODE ENDS
END BEGIN

```

(3分)

练习题

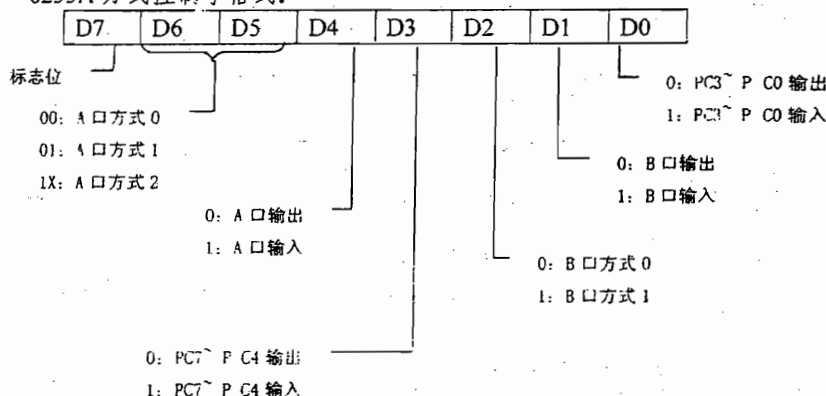
一、填空题

1. 微型计算机系统的硬件由五大部分组成，这五个部分是_____、_____和_____。
2. 8086CPU 由_____和_____两部分构成。
3. 微机的三总线结构包括_____和_____。

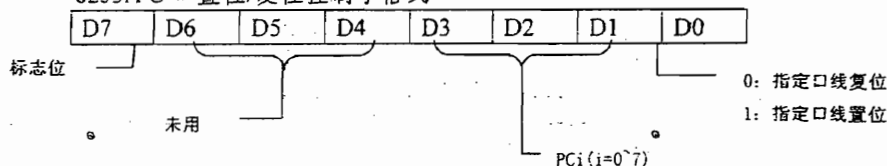
二、编程题

1. 设 8255A 的 A 口工作于方式 1 输入，B 口工作于方式 0 输入。
 (1) 编写初始化程序（设端口地址为 BB80~BB83H）。
 (2) 编写程序使 C 口 PC5 输出高电平，然后从 B 口输入数据到累加器。

8255A 方式控制字格式。



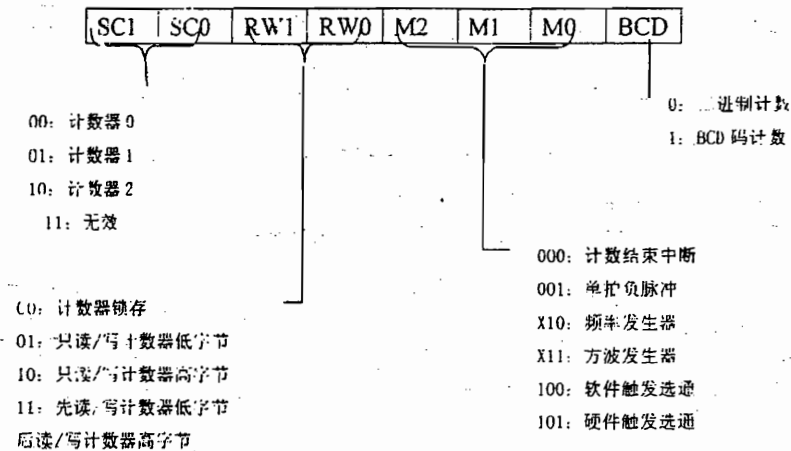
8255A C 口置位/复位控制字格式



2. 利用 8254 的通道 1，产生 2KHz 方波。设输入时钟频率 2MHz，端口地址为 90~93H。

- (1) 写出控制字并求出计数初值（BCD 码计数）
- (2) 编写初始化程序

8254 控制字格式



3 若用 EPROM2764 (8K×8b) 和 SRAM6264 (8K×8b) 组成 16K ROM 和 32K RAM 存储系统, 需要多少芯片? 地址线中哪些位参与片内寻址? 哪些位用作芯片组寻址? (设系统地址总线为 20 位, 采用全地址译码)。

单片机:

- 什么是单片机? 单片机与一般微型计算机相比, 具有哪些特点?
- 掌握 MCS-51 单片机的内部结构
- CPU 的内部结构:
 - 掌握程序状态字 PSW 各位的含义。
 - MCS-51 内部 RAM 有 4 组工作寄存器 (R0~R7), 用户如何选定某一组工作寄存器?
 - 数据指针 DPTR、堆栈指针 SP 的功能及用法。
- 存储器:
 - 了解 MCS-51 存储器空间的划分和特点。
 - 掌握 EA* 控制信号线的用法。
 - 掌握程序存储器中的特殊保留单元, 包括系统启动单元和五个中断源的中断服务地址区。
 - 了解内部 RAM 的位寻址区。
 - 了解可以进行位寻址的 SFR 的特点。
- 指令
- MCS-51 单片机的 4 个 I/O 端口在功能上各有何特点? 如何构造三总线?
- 8051 的存储器扩展

1. 8086CPU 通过 () 控制线来区分是存储器访问, 还是 I/O 访问。
A、 $\overline{M}/\overline{IO}$ B、 \overline{DEN} C、ALE D、 $\overline{MN}/\overline{MX}$
2. 若要使寄存器 AL 中的高 4 位不变, 低 4 位为 0, 所用指令为 ()。
A、AND AL, 0FH B、AND AL, 0F0H
C、OR AL, 0FH D、OR AL, 0F0H
3. 下列 MOV 指令中, 不正确的指令是 ()。
A、MOV AX, BX B、MOV AX, [BX]
C、MOV AX, CX D、MOV AX, [CX]
4. 中断指令 INT 17H 的中断服务程序的入口地址放在中断向量表地址 () 开始的 4 个存储单元内
A、00017H B、00068H C、0005CH D、0005EH
5. 条件转移指令 JNE 的条件是 ()。
A、CF=0 B、CF=1 C、ZF=0 D、ZF=1
6. 在 8086/8088 CPU 中, 一个最基本的总线读写周期由 () 时钟周期(T 状态)组成。
A、1 个 B、2 个 C、4 个 D、6 个

7. 8086/8088 CPU 中, 在 T_1 状态, CPU 往总线上发 () 信息。
A、数据 B、地址 C、状态 D、其它
8. 8086CPU 最小模式的特点是 ()。
A、CPU 提供全部控制信号 B、由编程进行模式设定
C、不需要 8286 收发器 D、需要总线控制器 8288
9. 8086 CPU 最大模式的特点是 ()。
A、 $\overline{M}/\overline{IO}$ 引脚可直接引用 B、由编程进行模式设定
C、需要总线控制器 8288 D、适用于单一处理机系统
10. 在 8086 微机系统的 RAM 存储单元 0000H-002CH 开始依次存放 23H, 0FFH, 00H, 和 0F0H 四个字节, 该向量对应的中断号是 ()。
A、0AH B、0BH C、0CH D、0DH
11. 8086 / 8088 微处理器中的 BX 是 ()。
A、基址寄存器 B、计数寄存器 C、变址寄存器 D、地址指针寄存器
12. 8086 微处理器以 BP 内容作为偏移量, 则段基值是由 _____ 寄存器提供。()
A、CS B、ES C、SS D、BX
13. 最小方式下的 8086 输出总线控制信号有 ()
A、READY B、 $\overline{M}/\overline{IO}$ C、IDCK D、RESET

14. 8086CPU 在执行 MOV AL, [BX]指令的总线周期内, 若 BX 存放的内容为 1011H, 则 \overline{BHE} 和 A0 的状态是 ()。
- A、0, 0 B、0, 1 C、1, 0 D、1, 1
15. 8086CPU 在进行无符号数比较时, 应根据 _____ 标志位来判别。
- A、CF 和 OF B、CF 和 PF C、CF 和 ZF D、ZF 和 OF
16. 8086 中, () 寄存器都可以用来实现对存储器的寻址。
- A、AX, SI, DI, BX B、BP, BX, CX, DX
C、SI, DI, BP, BX D、BX, CX, SI, DI
17. 在 8086 汇编过程中不会产生指令码, 只用来指示汇编程序如何汇编的指令是 ()。
- A、汇编指令 B、伪指令 C、机器指令 D、宏指令
18. 堆栈的工作方式是 ()
- A、先进先出 B、随机读写 C、只能读出, 不能写入 D、后进先出
19. 指令 MOV AX, [3070H] 中源操作数的寻址方式为 ()
- A、寄存器寻址 B、直接寻址 C、立即寻址 D、间接寻址
20. Reset 信号到来后, 8086 CPU 的启动地址为 ()。
- A、00000H B、FFFFFFH C、FFFF0H D、0FFFFH
21. 一个完整的计算机系统通常应包括 ()。
- A、系统软件和应用软件 B、计算机及其外部设备
C、硬件系统和软件系统 D、系统软件和系统软件

22. 8 位二进制补码表示为十进制数的范围是 ()。
- A、-256~256 B、-256~255
C、-255~256 D、-255~255
23. 8086 执行一个总线周期最多可传送 () 字节。
- A、1 个 B、2 个 C、3 个 D、4 个
24. 将汇编语言的程序翻译成机器语言代码程序的实用程序是 ()。
- A、编译程序 B、汇编程序 C、解释程序 D、目标程序
25. 下列是 8 位二进制数的补码, 其中真值最大的是 ()。
- A、10001000 B、00000000 C、11111111 D、00000001
26. 十六进制数 88H, 可表示成下面几种形式, 其中错误的表示为 ()。
- A、无符号十进制数 136 B、有符号十进制数 -120
C、压缩型 BCD 四十进制数 88 D、8 位二进制数 -8 的补码
27. 当执行指令 ADD AX, BX 后, 若 AX 的内容为 2BA0H, 设置的奇偶标志位 PF=1, 下面的叙述正确的是 ()。
- A、表示结果中含 1 的个数为偶数 B、表示结果中含 1 的个数为奇数
C、表示该数为偶数 D、表示结果中低 8 位含 1 的个数为偶数
28. 在 8086 / 8088 中, 寄存器 BP 的功能是 ()。
- A、存放段的首地址 B、用于变址操作
C、存放堆栈段的偏移地址 D、存放代码段的偏移地址
29. 下列寄存器组中在段内寻址时可以提供偏移地址的寄存器组是 ()。
- A、AX, BX, CX, DX B、BX, BP, SI, DI
C、SP, IP, BP, DX D、CS, DS, ES, SS

30. 设(DS)=8225H, (DI)=3942H, 指令 MOV AX, [DI] 中源操作数的物理地址是 ()。
A. 85B92H B. 86192H C. BB690H D. 12169H
31. 有效地址是指 ()。
A. 存储器操作数的物理地址 B. 存储器操作数的段地址
C. 存储器操作数的偏移地址 D. 立即数的偏移地址
32. 指令 "MOV CX, [BP+16]" 的源操作数采用的段寄存器为 ()。
A. CS B. SS C. DS D. ES
33. 当设置标志 TF 为 1 时, 每条指令执行后 CPU 自动进入 ()。
A. 断点中断 B. 非屏蔽中断 C. 单步中断 D. 指令中断
34. 指令 "MOV ES: [2000H], AX" 中, 目的操作数的寻址方式为 ()。
A. 立即数寻址 B. 寄存器寻址
C. 存储器直接寻址 D. 寄存器间接寻址
35. 若(DS)=1100H, (SS)=2200H, (BP)=100H, (DI)=200H, 指令 MOV AX, [BP+DI+5] 中源操作数的有效地址 EA 为 ()。
A. 11305H B. 22305H C. 305H D. 33305H
36. 当执行(0B1H-62H)操作后 OF、CF 的值为 ()。
A. OF=1, CF=0 B. OF=1, CF=1
C. OF=0, CF=0 D. OF=0, CF=1
37. 假设 VAR 为变量, 指令 MOV BX, OFFSET VAR 源操作数的寻址方式是 ()。
A. 直接寻址 B. 间接寻址 C. 立即数寻址 D. 寄存器寻址

38. 在需从端口 387H 读入数据时, 下列指令中 () 是正确的。
A. IN AL, 387H B. OUT 387H, AL
C. MOVAL, 387H D. MOV DX, 387H IN AL, DX
39. CPU 发出的访问存储器的地址是 ()。
A. 物理地址 B. 偏移地址 C. 逻辑地址 D. 段地址
40. 设数据段中已有:
DA1 DB 12H, 34H
DA2 DW 56H, 78H
下面有语法错误的语句是 ()。
A. ADDR DW DA1 B. MOV DA1+1, AX
C. MOV BYTE PTR DA2+1, AL D. MOV WORD PTR DA1+1, AX
41. BUF DW 16 DUP(3 DUP(2, 10H), 3, 5)
上述语句汇编后, 为变量 BUF 分配的存储单元字节数是 ()。
A. 80H B. 100H C. 124 D. 192
42. 使计算机执行某种操作的命令是 ()。
A. 伪指令 B. 机器指令 C. 标号 D. 助记符
43. 在汇编语言程序中, 对 END 语句的叙述正确的是 ()。
A. END 语句是一可执行语句 B. END 语句表示程序执行到此结束
C. END 语句表示源程序到此结束 D. END 语句在汇编后要产生机器码
44. 在下列语句中, BUFFER 称为 ()。
BUFFER DB 01H, 0AH
A. 符号 B. 变量 C. 伪指令 D. 标号

45. 将数据 5618H 存放在存储单元中的伪指令是 ()。
- A. DATA DW 1856H B. DATA DB 18H, 56H
C. DATA EQUJ 5618H D. DATA DB 18H, 00H, 56H, 00H
46. 下面的变量名正确的是 ()。
- A. NEW IT B. CUST_2 C. 2NDLINE D. LINE2.ASM
47. 下列指令错误的是
- A. MOV DATA1, DATA2 B. MOV AL, [BX+DI]
C. JMP LABEL D. MOV AX, DATA1
48. DEC BYTE PTR [BX] 指令中的操作数的数据类型是 ()。
- A. 字 B. 双字 C. 字节 D. 四字
49. 在段定义时, 如果定位类型用户未选择, 就表示是隐含类型, 其隐含类型是 ()。
- A. WORD B. PAGE C. BYTE D. PARA
50. 如数据段名为 COSE, 它的起始地址为 20A00H, 程序开始执行的起始地址标号为 START, 对数据段寄存器 DS 赋值段地址的方法是 ()。
- A. MOV DS, 20A00H B. ASSUME DS: COSE
C. END START D. MOV AX, COSE MOV DS, AX
51. 11000110 为二进制补码, 该数的十进制原码为 ()。
- A. +198 B. -198
C. +58 D. -58
52. 下列指令中, 不正确的指令是 ()。
- A. MOV [BX+SI], AX B. MOV AX, [BX+SI]
C. MOV AX, SI D. MOV AX, [BX+CX]

53. 若要使寄存器 AL 中的高 4 位不变, 低 4 位全为 1, 使用指令 ()。
- A. AND AL, 0FH B. AND AL, 0F0H
C. OR AL, 0FH D. OR AL, 0F0H
54. 若 DF=1, 执行串操作指令 MOVSW 时, 地址指针自动变化是 ()。
- A. SI=SI+1, DI=DI+1 B. SI=SI+2, DI=DI+2
C. SI=SI-1, DI=DI-1 D. SI=SI-2, DI=DI-2
55. 8086 是 ()。
- A. 微计算机系统 B. 微型计算机 C. 中央处理器 D. 单片机
56. 8086 程序计数器 IP 中存放的是 ()。
- A. 指令 B. 操作数 C. 代码段 D. 指令所在代码段的段内偏移量
57. 编程人员不能直接读写的寄存器是 ()。
- A. DI B. CX C. IP D. SP
58. 8086 微处理器中寄存器 _____ 通常用作数据寄存器, 且隐含用法为计数寄存器。
- A. AX B. BX C. CX D. DX
59. 现有一段定义语句: DA1 DB 35H, 37H
能与上述语句等效的语句或语句序列有 ()。
- A. MOV DA1, 37H
 MOV DA1+1, 35H
B. MOV WORD PTR DA1, 3537H
C. MOV WORD PTR DA1, '57'
D. MOV DA1, '5'
 MOV DA1+1, '7'
60. 当一个程序使用 DOS 系统功能调用退出用户程序时, 在编写 INT 21H 指令前, 应选用的指令是 ()。
- A. MOV AL, 4CH B. MOV AX, 4CH C. MOV AH, 4CH D. RET

61. 表示一条处理器指令所在存储单元的符号地址是()。
A. 标号 B. 变量 C. 常量 D. 偏移量
62. 以下属于通用寄存器的是_____。
A. IP B. CS C. BP D. DS
63. 执行指令 MOV AX, 10H GT 16 后, 装入 AX 的是_____。
A. 0090H B. 0001H C. FFFFH D. 00FFH
64. 在 8085 CPU 的 $\overline{MN}/\overline{MX}$ 引脚接 +5V 的情况下, 当 CPU 读存储器时, 相应的控制信号状态是()。
A. $DT/\overline{R}=0, RD=0, M/\overline{IO}=1, WR=1$ B. $DT/\overline{R}=1, RD=0, M/\overline{IO}=1, WR=1$
C. $DT/\overline{R}=0, RD=1, M/\overline{IO}=1, WR=0$ D. $DT/\overline{R}=1, RD=1, M/\overline{IO}=1, WR=0$
65. 表示一条处理器指令所在存储单元的符号地址是()。
A. 标号 B. 变量 C. 常量 D. 偏移量
66. 以下属于通用寄存器的是_____。
A. IP B. CS C. BP D. DS
67. 执行指令 MOV AX, 10H GT 16 后, 装入 AX 的是_____。
A. 0090H B. 0001H C. FFFFH D. 00FFH
68. 8086 汇编程序能在汇编运行过程中改变存储器操作类型的运算符是_____。
A. TYPE 和 PTR B. HIGH 和 LOW
C. PTR 和 THIS D. DB 和 DW

69. 设 SP=50H, 执行段间返回指令 RET 后, 寄存器 SP 的内容是()。
A. 5AH B. 5CH C. 54H D. 44H
70. 当使用串处理指令 CMPSW 寻找两串中的不同数据时, 应使用重复前缀为()。
A. REP B. RET C. REPE D. REPNE
71. 假定 (SS)=2000H, (SP)=0100H, (AX)=2107H, 执行指令 PUSH AX 后, 存放数据 21H 的物理地址()。
A. 20102H B. 20101H C. 200FEH D. 200FFH
72. 8086 段寄存器的功能是()。
A. 用于存放段起始地址及计算物理地址 B. 执行各种数据传送操作
C. 用于计算有效地址 D. 用于存放中间计算结果
73. 将 AX 中有符号数除以 2 的正确指令是()。
A. SHR AX, 1 B. SAR AX, 1
C. ROR AX, 1 D. RCR AX, 1
74. 比较 BX 和 SI 中的两个存储器地址, 若 $BX \geq SI$ 转向 HIGH 的正确指令是(A)。
A. JAE HIGH B. JBE HIGH
C. JEG HIGH D. JLE HIGH
75. 有数据定义语句 BUF DW 0ABH, 1, 10 DUP(3 DUP(1, 0)), 汇编后, 为变量 BUF 分配的存储单元字节数是(B)。
A. 48H B. 90H C. 120 D. 60

76. 将 DX, AX 中 32 位数左移一位的指令序列是 (A)。

- | | |
|--------------|--------------|
| A. SHL AX, 1 | B. RCL AX, 1 |
| RCL DX, 1 | SHL DX, 1 |
| C. SHL AX, 1 | D. RCL AX, 1 |
| SHL DX, 1 | RCL DX, 1 |

77. 执行下列程序后, (AL) = ()。

```
MOV AL, 92H
SUB AL, 71H
DAS
```

- A. 21 B. 11 C. 21H D. 11H

78. 下列指令执行后能使 BX 中数据必为奇数的是 ()。

- | | |
|----------------|-----------------|
| A. XOR BX, 01H | B. OR BX, 01H |
| C. AND BX, 01H | D. TEST BX, 01H |

79. 某补码表示的 8 位二进制整数由 5 个 1、3 个 0 组成, 则其可表示的最小值是 ()。

- A. -120 B. -15 C. -113 D. -121

80. 8086 的内存空间和 IO 空间是

- | | |
|--------------------------|------------------|
| A. 单独编址的, 分别是 1MB 和 64KB | B. 单独编址的, 都是 1MB |
| C. 统一编址的, 都是 64KB | D. 统一编址的, 都是 1MB |

81. 下列第 () 条不是合法的访问 I/O 端口指令。

- A. INAL, 100H B. INAL, BX C. INAL, BL D. INAL, DX

82. 判断 AX 和 BX 是否同时为偶数或同时为奇数。若是将 YES 的正确指令序列是 (B)。

- | | |
|---------------|---------------|
| A. OR AX, BX | B. XOR AX, BX |
| AND AX, 1 | AND AX, 1 |
| JE YES | JE YES |
| C. CMP AX, BX | D. SUB AX, BX |
| AND AX, 1 | AND AX, 1 |
| JE YES | JE YES |

83. 在堆栈内, 有效地址为 2500H 到 2505H 单元内依次存放 10H, 20H, 30H, 40H, 50H, 60H 六个数, 已知 SP=2502H, 执行 POP BX 指令后, 有

- A. SP=2502H, BX=1020H
B. SP=2504H, BX=4030H
C. SP=2504H, BX=3040H
D. SP=2500H, BX=2010H

84. 下列指令中, 能完成将 AL 寄存器清零的有 () 条

```
CMP AL, AL      SUB AL, AL
XOR AL, AL      MOV AL, 0
```

- A. 1 B. 2 C. 3 D. 4

85. 8086CPU 可屏蔽中断 INTR 为 (B) 时, CPU 获得中断请求。

- | | |
|----------|----------|
| A. L 电平 | B. H 电平 |
| C. 上升沿触发 | D. 下降沿触发 |

86. 8086 / 8088 微处理器中的 BX 是 ()。

- A. 基址寄存器 B. 计数寄存器 C. 变址寄存器 D. 基址指针寄存器

87. 8086 微处理器以 BP 内容作为偏移量, 则段基址是由_____寄存器提供。()

- A. CS B. ES C. SS D. BX

88. 最小方式下的 8086 输出总线控制信号有 ()

- A. READY B. M/IO C. IDCK D. RESET

89. 8086CPU 可插入 ()

- A. 1 个等待周期 B. 2 个等待周期 C. 3 个等待周期 D. 任意多个等待周期

90. DAB EQU THIS BYTE

DAW DW 'AB', 'CD', 'EF', 'GH'

MOV AL, DAB+3

MOV AH, BYTE PTR DAW+4

上述二条传送指令执行后 AX 中的内容是 ()。

- A. 'DE' B. 'HC' C. 'CF' D. 'FC'

91. 8086 指令系统中, 不影响任何状态标志的指令类型是 ()

- A. 算术逻辑运算类 B. 循环与移位类
C. 转移与调用返回类 D. 以上均影响

92. 以下指令中, 对状态标志有影响的是:

- A. LODS B. PUSHAX C. SCASB D. JMP LABEL

93. 下列指令错误的是

- A. MOV DATA1, DATA2 B. MOV AL, [BX+DI]
C. JMP LABEL D. MOV AX, DATA1

94. 指令指针寄存器 (IP) 中存放的是_____。

- A. 当前指令 B. 下一条要执行的指令
C. 操作数地址 D. 下一条要执行指令的地址

95. 下列程序段的执行结果是_____。

```
MOV CX, 0
REP TEST AX, 0FFFFH
JZ EXIT
JNS SHIFT
INC CX
SHIFT: SHL AX, 1
JMP REP
EXIT: ...
```

- A. 当 AX 为正数时 CX 等于 0 B. 当 AX 为负数时 CX 等于 16
C. CX 等于 AX 二进制数中 1 的个数 D. 程序的循环次数等于 AX 中 1 的个数

96. 对于下列程序段:

```
AGAIN: MOV AL, [SI]
        MOV ES:[DI], AL
        INC SI
        INC DI
        LOOP AGAIN
```

也可用指令_____完成同样的功能。

- A. REP MOVSB B. REP LODSB
C. REP STOSB D. REPE SCASB

97. 将累加器 AX 的内容清零的正确指令是_____。
- A、OR AX, 0 B、XOR AX, AX
C、SUB AX, AX D、CMP AX, AX
98. 下列指令序列完成的功能是_____。
- MOV CL, 8
SHL AX, CL
SAR AX, CL
- A、取 AX 高 8 位无符号数 B、取 AX 低 8 位无符号数
C、取 AX 高 8 位带符号数 D、取 AX 低 8 位带符号数
99. 任何情况下, 执行 XOR 指令后, 状态标志一定有 ()
- A、ZF=1 B、CF=0
C、OF=1 D、SF=0
100. 在 PC/XT 中, 设 (AX) = 9305H, (BX) = 6279H, 若 ADD BX, AX 指令后接着 INTO 指令则会 ()
- A、进入 INTO 中断服务子程序 B、执行 INTO 后面的指令
C、死机 D、显示器显示 OVERFLOW

48. 若要求不产生汇编错误, 则字符串, 'ABC'只能出现在伪指令 () 中。
 (a) DB (b) DW (c) DD (d) DQ
49. DEC BYTE PTR [BX]指令中的操作数的数据类型是 ()。
 (a) 字 (b) 双字 (c) 字节 (d) 四字
50. 在段定义时, 如果定位类型用户未选择, 就表示是隐含类型, 其隐含类型是 ()。
 (a) WORD (b) PAGE (c) BYTE (d) PARA
51. 已定义数据段
 (a) MOV AX, WORD PTR DAI (b) MOV AL, DAI+2 (c) MOV AL, BYTE PTR
 ADR+1 (d) MOV AX, WORD PTR DAI+2
52. 如代码段名为 COSE, 它的起始地址为 20A00H, 程序开始执行的起始地址标号为 START, 对代码段寄存器 CS 赋值段地址值的方法是 ()。
 (a) MOV CS, 20A0H (b) ASSUME CS: COSE (c) END START (d) MOV
 AX, COSE MOV CS, AX
53. DAB EQU THIS BYTE
 DAW DW 'AB', 'CD', 'EF', 'GH'
 MOV AL, DAB+3
 MOV AH, BYTE PTR DAW+4
 上述二条传送指令执行后 AX 中的内容是 ()。
 (a) 'DE' (b) 'HC' (c) 'CF' (d) 'FC'
54. 现有一数据定义语句: DAI DB 35H, 37H
 能与上述语句等效的语句或语句序列有 ()。
 (a) MOV DAI, 37H
 MOV DAI+1, 35H
 (b) MOV WORD PTR DAI, 3537H
 (c) MOV WORD PTR DAI, '57'
 (d) MOV DAI, '5'
 MOV DAI+1, '7'
55. 当一个程序使用 DOS 系统功能调用退出用户程序时, 在编写 INT 21H 指令前, 应选用的指令是 ()。
 (a) MOV AX, 01H (b) MOV AX, 4CH (c) MOV AH, 4CH (d) RET
56. 表示一条处理器指令所在存储单元的符号地址是 ()。
 (a) 标号 (b) 变量 (c) 常量 (d) 偏移量
57. 汇编语言中的变量有多种类型属性, 但错误的类型是 ()。
 (a) 字节 BYTE 型 (b) 字符 CHAR 型 (c) 字 WORD 型 (d) 双字 DWORD 型
58. 执行 MOV BX, SEG VAR 指令, BX 得到变量 VAR 的 ()。
 (a) 物理地址 (b) 段地址 (c) 偏移地址 (d) 内容

和 DI ()。

- (a) 减量 (b) 增量 (c) 保持不变 (d) 地址减 1

37. CPU 发出的访问存储器的地址是 ()。

- (a) 物理地址 (b) 偏移地址 (c) 逻辑地址 (d) 段地址

38. 汇编语言源程序中, 每个语句由 4 项组成, 如果语句要完成一定功能, 那么该语句中不可省略的项是 ()。

- (a) 名字项 (b) 操作项 (c) 操作数项 (d) 注释项

39. 设数据段中已有:

DA1 DB 12H, 34H

DA2 DW 56H, 78H

下面有语法错误的语句是 ()。

- (a) ADI DW DA1 (b) MOV DA1+1, AX (c) MOV BYTE PTR DA2+1, AL
(d) MOV WORD PTR DA1+1, AX

40. BUF DW 10H DUP(3 DUP(2, 10H), 3, 5)

上述语句汇编后, 为变量 BUF 分配的存储单元字节数是 ()。

- (a) 80H (b) 100H (c) 124 (d) 192

41. 使计算机执行某种操作的命令是 ()。

- (a) 伪指令 (b) 机器指令 (c) 标号 (d) 助记符

42. 在汇编语言程序中, 对 END 语句的叙述正确的是 ()。

- (a) END 语句是一可执行语句 (b) END 语句表示程序执行到此结束 (c) END 语句表示源程序到此结束 (d) END 语句在汇编后要产生机器码

43. 在下列语句中, BUFFER 称为 ()。

BUFFER DB 01H, 0AH

- (a) 符号 (b) 变量 (c) 助记符 (d) 标号

44. 将数据 5618H 存放在存储单元中的伪指令是 ()。

- (a) DATA DW 1856H (b) DATA DB 18H, 56H (c) DATA EQU 5618H (d)
DATA DB 18H, 00H, 56H, 00H

45. 下面的变量名正确的是 ()。

- (a) NEW IT (b) CUST_2 (c) 2NDLINE (d) LINE2.ASM

46. 下面指令执行后, 变量 DAB 中的内容是 ()。

DAW DW 2A05H

DAB DB 0FAH

MOVAL, BYTE PRT DAW

SUB DAB, AL

- (a) 0DAH (b) 0FAH (c) 0F5H (d) 0D0H

47. 下述指令序列运行后, BX 的内容是 ()。

DATA SEGMENT

TA1 DW 0102H, 0304H, 0506H

TA2 DB 02H, 03H, 04H

.....

MOV BX, DS: [0004H]

AND BX, 0FFH

OR BH, [BX]

- (a) 0605H (b) 0402H (c) 0206H (d) 0204H

- (a) IP (b) SP (c) BP (d) PSW
19. 当执行指令 ADD AX, BX 后, 若 AX 的内容为 2BA0H, 设置的奇偶标志位 PF=1, 下面的叙述正确的是 ()。
- (a) 表示结果中含 1 的个数为偶数 (b) 表示结果中含 1 的个数为奇数 (c) 表示该数为偶数 (d) 表示结果中低 8 位含 1 的个数为偶数
20. 若每个存储单元 8 位, 设存储空间范围为 8000H~BFFFH, 则其中可存放的字数 (16 位) 是 ()。
- (a) 4K (b) 8K (c) 16K (d) 32K
21. 在 8086 / 8088 中, 寄存器 BP 的功能是 ()。
- (a) 存放段的首地址 (b) 用于变址操作 (c) 存放堆栈段的偏移地址 (d) 存放代码段的偏移地址
22. 下列寄存器组中在段内寻址时可以提供偏移地址的寄存器组是 ()。
- (a) AX, BX, CX, DX (b) BX, BP, SI, DI (c) SP, IP, BP, DX (d) CS, DS, ES, SS
23. 设 (DS)=8225H, (DI)=3942H, 指令 MOV AX, [DI] 中源操作数的物理地址是 ()。
- (a) 85B92H (b) 86192H (c) BB690H (d) 12169H
24. 8086 / 8088 确定下一条执行指令物理地址的计算表达式为 ()。
- (a) (DS)×16+EA (b) (ES)×16+EA (c) (SS)×16+EA (d) (CS)×16+EA
25. 若用户数据位于存储区 10000H~1FFFFH, 则该数据的段地址为 ()。
- (a) 10000H (b) 1FFFFH (c) 01000H (d) 00FFFH
26. 有效地址是指 ()。
- (a) 存储器操作数的物理地址 (b) 存储器操作数的段地址 (c) 存储器操作数的偏移地址 (d) 立即数的偏移地址
27. 指令 “MOV CX, [BP+16]” 的源操作数采用的段寄存器为 ()。
- (a) CS (b) SS (c) DS (d) ES
28. 当设置标志 TF 为 1 时, 每条指令执行后 CPU 自动进入 ()。
- (a) 断点中断 (b) 非屏蔽中断 (c) 单步中断 (d) 指令中断
29. 指令 “MOV ES: [2000H], AX” 中, 目的操作数的寻址方式为 ()。
- (a) 立即数寻址 (b) 寄存器寻址 (c) 存储器直接寻址 (d) 寄存器间接寻址
30. 一条指令中目的操作数不允许使用的寻址方式是 ()。
- (a) 寄存器寻址 (b) 立即数寻址 (c) 变址寻址 (d) 寄存器间接寻址
31. 下列寄存器不能存放操作数有效地址的为 ()。
- (a) SI (b) DI (c) BX (d) DX
32. 若 (DS)=1100H, (SS)=2200H, (BP)=100H, (DI)=200H, 指令 MOV AX, [BP+DI+5] 中源操作数的有效地址 EA 为 ()。
- (a) 11305H (b) 22305H (c) 305H (d) 33305H
33. 当对字符串操作时, 需要进行地址的减量操作, 需将下列标志位中的 () 位设为 1。
- (a) CF (b) DF (c) OF (d) ZF
34. 当执行 (0BIH-62H) 操作后 OF、CF 的值为 ()。
- (a) OF=1, CF=0 (b) OF=1, CF=1 (c) OF=0, CF=0 (d) OF=0, CF=1
35. 在需要从端口 387H 读入数据时, 下列指令中 () 是正确的。
- (a) IN AL, 387H (b) OUT 387H, AL (c) MOV AL, 387H (d) MOV DX, 387H
IN AL, DX
36. 在程序状态字寄存器中, 当方向标志 DF 位为 0 时, 每次操作后使变址寄存器 SI

微机原理选择题 (2008 田)

1. 把若干个模块连接起来成为可执行文件的系统程序称为 ()。
(a) 连接程序 (b) 汇编程序 (c) 编译程序 (d) 目标程序
2. 一个字符的基本 ASCII 值占用 () 位二进制。
(a) 6 (b) 7 (c) 8 (d) 9
3. ASCII 中的 32H 表示的字符是 ()。
(a) "3" (b) "2" (c) "b" (d) "B"
4. 8 位二进制补码整数的最小值是 ()。
(a) -126 (b) -127 (c) -128 (d) -129
5. 16 位二进制补码表示为十进制数的范围是 ()。
(a) -32768~32768 (b) -32768~32767 (c) -32768~32767 (d) -32767~32767
6. 计算机存储信息的基本单位是一个 () 位。
(a) 二进制 (b) 八进制 (c) 十进制 (d) 十六进制
7. 若计算机字长 16 位, 则无符号整数表示为十六进制数的范围是 ()。
(a) 8000H~0FFFFH (b) 0000H~8000H (c) 0000H~0FFFFH (d) 0001H~0FFFFH
8. 在计算机中一个字节由 () 位二进制数组成。
(a) 2 (b) 4 (c) 8 (d) 16
9. 将高级语言的程序翻译成机器语言代码程序的实用程序是 ()。
(a) 编译程序 (b) 汇编程序 (c) 解释程序 (d) 目标程序
10. 计算机处理问题中会碰到大量的字符、符号, 对此必须采用统一的二进制编码。目前, 计算机中普遍采用的是 ()。
(a) BCD 码 (b) 二进制码 (c) ASCII (d) 十六进制码
11. 用指令的助记符、符号地址、标号和伪指令、宏指令以及规定的格式书写程序的语言称为 ()。
(a) 汇编语言 (b) 高级语言 (c) 机器语言 (d) 低级语言
12. 十进制数-100 的 8 位二进制数的补码为 ()。
(a) 11100100 (b) 01100100 (c) 10011100 (d) 11001110
13. 下列是 8 位二进制数的补码, 其中真值最大的是 ()。
(a) 10001000 (b) 00000000 (c) 11111111 (d) 00000001
14. 设物理地址(10FF0H)=10H, (10FF1H)=20H, (10FF2H)=30H, 从地址 10FF1H 中取出一个字的内容是 ()。
(a) 1020H (b) 3020H (c) 2030H (d) 2010H
15. 十六进制数 88H, 可表示成下面几种形式, 其中错误的表示为 ()。
(a) 无符号十进制数 136 (b) 有符号十进制数-120 (c) 压缩型 BCD 码十进制数 88 (d) 8 位二进制数-8 的补码
16. 能保存各逻辑段的起始地址的寄存器称为 ()。
(a) 段寄存器 (b) 地址寄存器 (c) 数据寄存器 (d) 计数寄存器
17. 操作数直接存放在指令中, 则它的寻址方式是 ()。
(a) 直接寻址 (b) 寄存器寻址 (c) 寄存器间接寻址 (d) 立即寻址
18. 指令指针寄存器是

06年课程成绩构成：平时____分，期中 100 分，实验____分，期末____分

一	二	三	四	五	六	七	八	期中 成绩	期末 成绩	平时 成绩	实验 成绩	课程 成绩	评卷教师

注意：请将第一、二、三题答案填入本页指定位置。

一、单选题答案（每题1分，共10分）

1	2	3	4	5	6	7	8	9	10
D	C	B	A	C	D	B	A	B	A

注：第7小题的选项“B.AC”和“C.TF”都是正确答案，此题选中这两个答案都算正确；

第10小题的选项“A.参数”的定义不清晰，但此题可用排除法选择，还是按标准答案给分。

二、填空题答案（每空1分，共10分）

1. 0FFFF , 0000
2. 基址（或寄存器间接） , 堆栈段
3. 偏移量 , 类型
4. 62CB7 , 610A:1C2A
5. 16 , 10 （此空考察内容还未讲到，无论答对与否都给1分）

三、判断题答案（每题1分，共10分。正确打√，错误打×。）

1	2	3	4	5	6	7	8	9	10
√	×	×	√	×	√	×	√	×	×

注：第1小题中考察的“普通存储器的存取方式”还未讲到，无论答对与否都给1分

一、单选题题目（每题1分，共10分）

- 若 11001110 为 8 位二进制补码数，则该数的十进制真值为（ ）。
A. +206 B. -206 C. +50
D. -50
- CPU 的字长通常与其（ ）一致。
A. 寄存器个数 B. IO 端口数 C. 数据线宽度
D. 地址线宽度
- 8086CPU 与 8088CPU 相比，主要不同点在于（ ）。
A. 地址线宽度 B. 数据线宽度 C. 寻址方式
D. 内部寄存器
- 8086CPU 的地址/数据复用线可在总线周期的（ ）时刻分离地址信号。
A. T1 B. T2 C. T3
D. T4
- 8086CPU 系统中采用存储器分段组织的主要原因是（ ）。
A. 其内存容量一般为 64KB 的整数倍 B. 便于与 8 位 CPU 系统兼容
C. 其内部寄存器为 16bit 结构 D. 其内部分为 EU 和 BIU 两部分
- 8086CPU 系统中，一个指令周期至少应该包括（ ）个总线周期。
A. 4 B. 2 C. 1 D. 不一定

7. 8086 宏汇编源程序中可用作标识符的字符串是 ()。
- A. NOP B. AC C. TF D. SEG
8. 8086CPU 的引脚信号/BHE = 1、A0 = 0 时, 表示 CPU 正在读写 ()。
- A. 偶地址处存放的 8 位数据 B. 偶地址处存放的 16 位数据
- C. 奇地址处存放的 8 位数据 D. 奇地址处存放的 16 位数据
9. 8086CPU 系统中, 下列指令执行时不一定会改变 IP 值的是 ()。
- A. RET 5 B. INTO C. INT 2 D. CALL NXT
10. 8086 宏汇编语言中主程序和子程序之间不能通过 () 来传送数据。
- A. 参数 B. 堆栈 C. 寄存器 D. 变量

二、填空题题目 (每空 1 分, 共 10 分)

1. 8086CPU 复位后, 段寄存器 CS 的值为 () H、DS 的值为 () H。
2. 8086CPU 系统中, 指令“MOV AL, [BP]”中的源操作数采用 () 寻址方式, 该操作数应该存放在 () 段中。
3. 8086 宏汇编语言中, 变量具有段基址属性、() 属性和 () 属性。
4. 8086 系统中, 某数据区中存有 10 个字数据, 若该数据区的起始地址为 610A:1C17H, 则该数据区起始单元的物理地址为 () H, 末单元的逻辑地址为 () H。
5. 8086CPU 提供 () 条地址线寻址 IO 端口, 而 PC 机

实际只使用了（ ）条。

三、判断题题目（每题 1 分，共 10 分）

1. 8086 系统中，堆栈通常以“先进后出”的方式存取数据，指令队列以“先进先出”的方式存取数据，而普通存储器则以“随机”的方式存取数据。
2. 8086CPU 内部的标志寄存器主要用于检查当前指令的执行结果是否出错。
3. 8086CPU 工作在最小模式下时，系统控制总线需由总线控制器产生。
4. CPU 的寻址空间主要与其地址线宽度有关。
5. 8086 系统中，非规则字指存放在偶地址单元的字数据。
6. 8086 系统中，指令“LEA AX, BUF”和“MOV AX, OFFSET BUF”可以完成相同的功能。
7. 8086 系统中，伪指令经汇编后将生成相应的机器码。
8. 8086CPU 内部只有 4 个段寄存器，故其最多可同时使用内存中的四个逻辑段。
9. 8086 宏汇编语言中，每条指令都必须具有操作码和操作数。
10. IRET 语句既可用于子程序的返回，也可用于中断服务程序的返回。

注意：以下各题答案填入题下空白处。

四、简答题（共 25 分）

1. 简述冯·诺依曼型计算机“程序存储和程序控制”原理的实质。（4 分）

答：“程序存储和程序控制”是冯·诺依曼型计算机的基本工作原理，它从本质上描述了这类计算机的工作过程，即：程序预先存放在存储器中，CPU 自动地从存储器中取出指令，并分析和执行指令，然后再取下一条指令，如此周而复始。

2. 什么是总线？微机中典型的三总线是什么？微机系统采用总线结构有哪些优点？（6 分）

答：总线通常是指系统与系统之间、系统各模块之间或模块内部各部分之间用来传送信息的公共通路。（2 分）

微机中典型的三总线包括数据总线、控制总线和地址总线。（2 分）

采用总线结构，微机系统的构成更加方便，并且具有更大的灵活性和更好的可扩展性、可维修性。（2 分）

3. I/O 端口的编址方式有哪两种？PC 机采用的是哪种方式？这种方式有什么优缺点？（7 分）

答：I/O 端口通常有存储器映像编址和独立编址两种编址方式。（2 分）

PC 机采用的是独立编址方式。这种编址方式的优点是存储器可寻址空间和 I/O 端口可寻址空间都比较大，只取决于 CPU 地址总线的宽度；缺点是需要不同的指令和控制信号来区分 CPU 发出的是存储单元地址还是端口地址，因此系统相对比较复杂。（5 分）

4. 简述 8086 宏汇编源程序的上机调试过程。

(8 分)

答：汇编源程序的上机调试主要包括以下步骤：
(每个步骤 2 分)

1. 编辑：利用纯文本编辑软件从键盘输入汇编源程序，并以 .ASM 为扩展名存盘。

2. 汇编：利用宏汇编程序 MASM 对 .ASM 文件进行汇编。如无语法错误则生成 .OBJ 文件；否则应对 .ASM 文件进行修改后重新汇编，直至没有语法错误。

3. 链接：利用链接程序 LINK 将程序各模块连接在一起，并对程序中浮动的段地址定位。如无链接错误则生成 .EXE 文件；否则应修改 .ASM 文件后重新汇编、链接。

4. 调试：若 .EXE 文件运行时出错，则需利用调试程序（如 DEBUG、TURBO DEBUG 或 CODEVIEW 等）查错，直至程序运行完全正确。调试程序可以提供单步运行和断点运行等手段对程序错误进行定位。

五、读程序并填空（共 25 分）

1. 根据要求完成下列程序指令。（5 分）

① AND AX, 00FFH ; 将寄存器 AX 的高 8 位清 0，低 8 位保持不变；

② OR BX, 00FFH ; 将寄存器 BX 的低 8 位置 1，高 8 位保持不变；

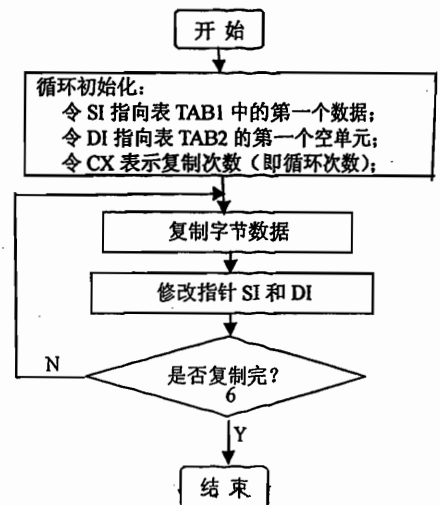
③ MOV CL, 2 ; 将寄存器 DX 中的字数据乘 4

SAL(或 SHL) DX, CL

2. 说明下列程序段完成的功能，并画出流程图。
代码中的循环体部分（第 4 至 8 行）可以用哪一条指令替代？（6 分）

```
CLD
MOV SI, OFFSET TAB1
MOV DI, OFFSET TAB2
MOV CX, 50
```

第 6 页 共 9 页




```

N1:  MOV AL, [SI]
      MOV [DI], AL
      INC SI
      INC DI
      LOOP N1

```

答：该程序段完成的功能是：将存放在 TAB1 处的 50 个字节数据复制到表 TAB2 处。 (2 分)

程序流程如左图所示。 (3 分)

循环体部分可用指令“REP MOVSB”替代。 (1 分)

3、根据下列程序段运行后的结果回答问题。(8 分)

```

MOV AX, 80H
MOV BX, 45H
CMP AX, BX

```

- ① 寄存器 AX 和 BX 中的结果值。
- ② CF、ZF、OF、SF 标志位的状态。
- ③ 若 AX、BX 中为无符号数，标志位的状态说明什么？若为带符号数呢？

答：① (AX) = 0080H, (BX) = 0045H;
(2 分)

② (CF) = 0、(ZF) = 0、(OF) = 0、(SF) = 0;
(4 分)

③ 无论为带符号数还是无符号数，AX 和 BX 中的数据都是正数，且 (AX) 大于 (BX)； (2 分)

4、设 (SS) = 2300H, (SP) = 0020H, 画出程序段执行后堆栈段的示意图。(6 分)

① 在右图中标明堆栈段中已用单元的偏移地址及内容。

② 在右图中标明栈顶和栈底单元。

```

MOV AX, 1234H
PUSH AX
MOV BP, SP
PUSH BP
CALL FAR PTR SUB1 ; 该指令存放地址为
3100:0114H
AGN: ..... ; 该指令存放地址为
3100:0118H

```

六、编程题 (共 20 分)

1. 请使用 8086 宏汇编语言定义如下数据段: (8 分)

① 在数据段中偏移量为 100H 处的单元里定义字变量 VARW1;

② 接着保留 50 个字节单元, 并初始化为 01H;

③ 接着存放字符串 "1234";

④ 接着定义常量 LEN, 其值为该数据段中已定义数据的长度 (字节数)。

```

DATA SEGMENT
ORG 0100H ( 1
分)
VARW1 DW ? ( 2
分)
DB 50 DUP(01H) ( 2
分)
DB '1234' ( 2
分)
LEN EQU $-VARW1 ( 1
分)
DATA ENDS

```

2、编写完整的 8086 宏汇编语言程序, 统计从 BUF 处连续存放的 100

个无符号字数据中奇数和偶数的个数，并分别存入变量 ODD 和 EVEN 中。 (12 分)

```
DATA SEGMENT
; 数据段定义 (3 分)
    BUF    DD    100 DUP(?)
    ODD     DB    0
    EVEN    DB    0
DATA ENDS
CODE SEGMENT
; 代码段结构、初始化及返回 (3 分)
    ASSUME CS: CODE, DS: DATA
START: MOV     AX, DATA
        MOV     DS, AX
        MOV     SI, OFFSET BUF
        ; 循环初始化 (2 分)
        MOV     CX, 100
        CLD
L1:     LODSW
        TEST     AX, 01H
        ; 统计 (3 分)
        JNZ     L2
        INC     EVEN
        JMP     AGAIN
L2:     INC     ODD
AGAIN:  LOOP     L1
        ; 循环控制 (1 分)
        MOV     AH, 4CH
        INT     21H
CODE ENDS
        END     START
```

