

EI332 2020春 计算机组成 考试题目简述

考试形式：选择题+简答题。

选择题

共 25 题。比较有印象的：

1. 鼠标适合的I/O方式

- A: 程序中断
- B: 程序查询
- C: DMA
- D: 以上都合适

2. 关于Benchmarks的描述不正确的是

- A: 为获得总体性能指标，可通过对系统在计算、I/O等各方面性能的加权累加的方式获得
- B: 针对每一类计算机系列而设计，不同指令架构的计算机要采用相对应的测试集
- C: 一般都采用汇编语言编写，以获取最好的CPU利用率
- D: 因其使用简便，已经被广泛应用于计算机性能评估

3. 下列关于数据传输的叙述中正确的是

- A: 程序查询方式可以充分利用CPU资源，具有最好的CPU利用率
- B: 程序中断方式和DMA方式中都有中断请求，但各自的目的不同
- C: 程序中断方式中有中断请求，DMA方式中没有中断请求
- D: 程序中断方式和DMA方式中实现数据传送都需要中断请求

4. 四种硬件多线程技术：

- A:
a为超标量、b为细粒度多线程、c为粗粒度多线程、d为同时多线程；
- B:
a为超标量、b为粗粒度多线程、c为细粒度多线程、d为同时多线程；
- C:
a为超标量、b为同时多线程、c为粗粒度多线程、d为细粒度多线程；
- D:
a为超标量、b为同时多线程、c为细粒度多线程、d为粗粒度多线程；

5. 下列对于Cache的性能或作用的描述不正确的是：

- A: Cache的设计是利用了指令和数据的时间局部性和空间局部性原理；
- B: 对于分体Cache，指令Cache的缺失率要小于数据Cache的缺失率；

- C: 对于分体Cache, 指令Cache的局部性要强于数据Cache的局部性;
- D: 设计巧妙的Cache, 可以让CPU的所有访问都在Cache中命中;
6. 下列关于Cache和虚拟存储器的表述, 不正确的是:
- A: 虚拟存储器的内容替换是由硬件产生的缺页异常引发操作系统控制完成的;
- B: Cache缺失时的内容替换是由硬件控制自动完成的;
- C: Cache和主存统一编址, Cache的地址空间是主存地址空间的一部分;
- D: 处理器的地址大小决定了虚拟存储器空间的大小, 但与Cache的大小无关;
7. CPU从下列存储器中访问数据速度最快的是
- A: 高速缓存;
- B: 磁带;
- C: 磁盘;
- D: 内存;
8. ALU属于:
- A: 组合逻辑电路;
- B: 时序电路;
- C: 控制器;
- D: 寄存器;
9. 关于虚拟存储器中进行虚拟地址变换的快表TLB/TB, 下述不正确的表述是:
- A: TLB是一块专门用来快速变换虚存地址的专用地址变换Cache;
- B: 快表TLB中缓存经常使用的程序指令及其存储地址;
- C: 这块特殊专用的TLB中缓存的是经常需要访问的页表项;
- D: TLB一般采用全相联映射, 需要并行比较所有表项, 所以表项不易做的很大;
10. 组成常用的虚拟存储器寻址系统的两级存储器是
- A: 主存和辅存;
- B: 缓存和主存;
- C: 以上都不对;
- D: 缓存和辅存;
11. 在计算机的整数算术运算中, 哪种类型的计算无法用流水线加速:
- A: 乘法;
- B: 加法;
- C: 除法;
- D: 减法;
12. 以下说法不正确的是:
- A: 虚拟内存的主要目的是允许多个程序之间有效而安全的共享主存, 并且消除一个小而受限的主存对程序的影响;
- B: 处理器的地址空间大小决定了虚拟存储器空间的大小, 与cache的大小无关;
- C: 主频是2GHz的一款处理器一定比另一款主频为1.2GHz的处理器运行速度快;
- D: 硬件层次的指令级并行执行不需要编程者的干预;

13. 计算机系统结构中软件层和硬件层之间的接口抽象是：
- A: 输入输出接口 (I/O Interface) ；
 - B: 汇编语言 (Assemble Language) ；
 - C: 操作系统 (Operation System) ；
 - D: 指令集系统结构 (Instruction Set Architecture) ；
14. 以下描述PCI总线的基本概念中，正确的是
- A: PCI总线是一个与处理器时钟频率无关的高速外部总线；
 - B: PCI总线需要人工方式与系统配置；
 - C: 以上都不对；
 - D: 系统中只允许一条PCI总线；
15. 在虚拟存储器中，程序正在执行时，完成地址映射的是：
- A: 编译器；
 - B: Cache控制器；
 - C: 操作系统；
 - D: 程序员；
16. 二进制补码10101100代表的十进制是：
- A: -172；
 - B: +172；
 - C: -84；
 - D: +83；
17. 存放将要执行指令的寄存器是：
- A: IR；
 - B: MAR；
 - C: PC；
 - D: MDR；
18. 关于运算中的溢出，以下表述中不正确的是：
- A: 只有算术运算指令需要判断溢出；
 - B: 逻辑运算指令一定不会引发溢出；
 - C: 下溢指的是一个负数其绝对值过大无法表达；
 - D: 上溢指的是一个正数其绝对值过大无法表达；
19. 下列说法正确的是：
- A: Cache技术应用带来了CPU数据存取性能提升，因此可以加速CPU与I/O设备的通信速度；
 - B: CPU的字长与其外部数据总线宽度不一定相等；
 - C: 由于二进制计算在实现技术上的优势，因此所有的计算机都是采用此方式来运作；
 - D: 在不支持浮点运算的CPU组成的计算机上无法运行带有浮点运算的程序；
20. DMA方式的接口电路中有程序中断部件，其作用是：
- A: 向CPU提出传输结束；
 - B: 向CPU提出总线使用权；

- C: 以上都可以;
D: 实现数据传输;
21. 下列不属于系统程序的是
- A: 数据库系统;
B: 操作系统;
C: 汇编程序;
D: 编译程序;
22. 小端方式32位计算机中数值 - 6 的存储方式的描述正确的是
- A: 内存位置从低到高存储的十六进制数分别是0xFA、0xFF、0xFF和0xFF;
B: 因为其值为负, 所以一般采用反码方式存储;
C: 内存位置从低到高存储的十六进制数分别是0xFF、0xFF、0xFF和0xFA;
D: 内存位置从低到高存储的十六进制数分别是0xFF、0xFF、0xFF和0xFB;
23. 下列有关中断的描述正确的是:
- A: 中断方式一般用于处理随机出现的服务请求;
B: 中断服务程序无法获得被中断指令在内存空间的确切位置信息, 只有操作系统才可能了解;
C: 正在运行低优先级中断服务程序时发生了高优先级的中断请求, 低优先级中断服务程序的运行可以被打断而运行高优先级中断服务程序;
D: 中断是现代计算机使用的高级技术, 一般都由操作系统提供, 在嵌入式计算等场合不适合使用;
24. RAID (Redundant Arrays of Inexpensive Disks, 廉价磁盘冗余阵列) 技术特点不正确的是
- A: RAID技术能够提供高可靠性的存储能力, 但不是任何磁盘故障引起的数据损失都可以修复;
B: 提升I/O带宽;
C: RAID技术让用户在I/O性能和可靠性之间二选一, 二者不可兼得;
D: 通过增加冗余, 使系统能够在不丢失信息的情况下一定程度上容忍磁盘故障;
25. 下列对有关5级简单流水线的冒险描述不正确的有:
- A: 结构冒险会引起流水线停顿;
B: Load指令有可能会引起不得不停顿的数据冒险;
C: 转移冒险可以通过采用转移预测技术减少流水线转移代价;
D: 使用数据直通 (旁路) 技术可以解决所有的数据冒险;

简答题

共 5 题。

- 手动模拟流水线运行, 判定有无数据冒险, 算总时间
- 流水线和单周期的对比计算, 算时钟周期
- cache
 - 给参数算 tag、index、offset 长度

- 给定策略模拟访问，算缺失命中情况
- 该 cache 所需要空间和实际存储空间的位数比（这一问没太看懂什么意思。。。）
- 哈佛结构
 - 哈佛结构和普林斯顿结构相比，优缺点比较
 - 给了一个多核处理器的图，其每个核都有 L1、L2 cache，所有核的 L2 cache 连接到一个统一的 L3 cache，L3 cache 连接内存。只有 L1 分为指令 cache 和数据 cache。问这种设计如何结合了两种结构
 - 多核情况下 cache 一致性问题的产生和解决方法
- I/O
 - 并行计算情况下需要提升 I/O 性能的原因，I/O 性能评估方法简述
 - 为了减少 CPU 的负担，将 CPU 的部分功能转移到 I/O 处理器上，并且采用智能 I/O 端口设计。简述该改进的可行性和优缺点