LAB 1. Real\_Time Programming

*Date: 20190622*

*Team: 1*

*Student ID: 21700242,*

*Name: SunBin Moon*

*Partner: Hyeongjun Kim*

**Experiment 1.1**

|  |  |  |
| --- | --- | --- |
|  |  |  |
| two analog output | Phase shift between input&output | Task Time |

**Discussion and Analysis**

Figure 1는 DAQ를 통해, 와 크기가 주파수가 인 sin파를 받고 출력한 output이다. Figure 2는 DAQ를 통해 본, input파형과 output 파형의 phase shift이다. Time delay는 이다. 다라서, 이론적으로 보면 를 degree로 바꿔주면, 이다. 실제 값을 보면 이고 계산해 보면, 가 나온다. 이를 매트랩으로 계산해 보면, 이다. 이를 통해, hardware적인 한계를 볼 수 있다. Controller를 달지 않고 본 input과 output에서 차이가 났기 때문이다. analog system에서 PC가 interface역할을 한다. PC가 input output를 읽어올 때, output을 읽어오는 시점인 hardware적으로 흔들리기 때문에, 매 sampling 시간 또한 차이가 나며, 일정하지 않다. PC가 data를 처리할 때, 우선순위가 있다. 명령을 주는 visual studio의 처리 순서가 늦어지면, sampling의 시간이 길어진다. Zero-order hold에 기반하여 signal이 pick up 되어진 것을 볼 수 있다. Sampling의 절반만큼 차이가 나는 것을 볼 수 있다. Figure 3을 보면, real time에 기반한 실제 system이 돌아간 Task time이 나와있다. Task time 중 가장 오래 걸린 시간은 0.003[sec]이고, 가장 적게 걸린 시간은 0.0009[sec]이다. 이 두 시간 모두, 보다 적게 걸렸음으로, sampling은 성공적이다. 또한, PC가 다른 program 때문에 늦게 처리할 수도 있는, ideal time까지 고려한 좋은 sampling이다. Task time check가 중요한 이유는 그 보다 적은 시간을 sampling으로 정하면 안 되기 때문이다. 따라서, 항상 system 기존의 i/o에 걸리는 task time을 먼저 체크한 후, sampling을 결정해야 한다. Ideal time까지 고려해서 sampling을 결정해야한다.

**Experiment 1.2**

|  |  |  |
| --- | --- | --- |
|  | 5[Hz] 8[ms] 9.20[deg] | 5[Hz] 6[ms] 6.98[deg] |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

**Discussion and Analysis**

위 실험을 통해서, 주파수와 sampling 시간의 관계에 대해서 알 수 있었다. 주파수가 빠를수록, sampling이 클수록 phase shift가 크게 일어났다. 먼저, sampling 주기가 촘촘할수록, digital 신호가 analog 신호를 더 정밀하게 따라간다. Resolution이 작기 때문이며, zero-order hold 지점이 더 가깝기 때문에, 그 hold 하는 지점의 절반만큼 phase shift가 일어나기 때문에, sampling 주기가 촘촘할수록 더 정밀한 digital 신호를 얻을 수 있다. 주파수가 빠를수록, sampling과 관계없이 digital 신호가 analog 신호를 따라가지 못하는 것을 볼 수 있다. (따라서, 의 와 의 는 digital 신호가 전혀 analog 신호를 따라가지 못함으로, 첨부하지 않았다.) 주파수에 따라서 sampling rate를 주어진 신호의 적어도 30배 이상으로 측정해야 하는데, 실험에서 진행한 sampling rate가 너무 크기 때문에, signal emulation과 folding이 일어난다. 따라서, 주파수에 다라서 closed-loop system의 주파수 bandwidth를 측정하고 그보다 30배 이상 큰, sampling rate를 결정해야 한다. 또한, dominant한 주파수의 절반 이상의 sampling rate를 결정해야 한다.

**Experiment 1.3**

|  |  |  |
| --- | --- | --- |
| 2[ms] input&output | 2[ms] FFT | 2[ms] Task Time |
|  |  |  |
| 5[ms] input&output | 5[ms] FFT | 5[ms] Task Time |
|  |  |  |

**Discussion and Analysis**

각 sampling의 Figure 1(I/O) data는 처음 5개의 input이 불안정할 수 있음으로, 5개 파형을 제거한 후, 받음 data이다. Analog input(크기 , 주파수 을 받아, + signal은 1로, - signal은 0으로 digital화 시킨 data이다. 각 sampling의 Figure 2(FFT)를 보면, 각 주파수의 와 가 dominant 한 것을 볼 수 있다. 다른 주파수성분이 보이는 이유는 Y축을 logscale로, 보아서 dB 단위이기 때문이다. 각 sampling의 Figure 3(Task Time)을 보면, 기존 system의 sim time에 비해 은 모두 적게 걸렸지만, 는 sim time을 넘는 지점이 생긴다. 즉 신호처리의 과정이 본래 걸려야 할 sim time보다 넘기 때문에 문제가 있다. 정해진 SIM TIME인 보다 넘어서는 TASK TIME이 발생한다. 이렇게 data가 다 처리되지 못할 경우, 계속해서 쌓이는 문제가 생긴다. 또한, 신호를 안정적으로 받아오지 못하고 왜곡이 생길 수 있다. 따라서, 이번 실험을 통해서는 analog으로 받은 data 자체에 왜곡이 있을 수 있음으로, 앞의 data는 자르고 쓰는 것이 좋다는 점과, 주파수 영역에서 분석을 할 때, 오실로스코프에서는 zero-order hold를 만들기 위해서 모든 주파수가 존재하나 signal을 읽어오는 DAQ는 정확하게 주어진 signal값을 읽어온다. 또한, sampling rate 설정이 중요하다. 읽어 오는 신호를 왜곡할 수 있기 때문이다.