

PRÁCTICA 5

LOS CONTADORES/TEMPORIZADORES DEL 8051/8052

Texto basado en el documento:

"Procesadores de propósito general"

Departamento de Ingeniería
Electrónica, de Sistemas Informáticos
y Automática - Universidad de Huelva

Objetivos

- Comprender el funcionamiento de los distintos *timers* que incorporan los microcontroladores 8051/52, tanto cuando actúan como contadores como cuando lo hacen como temporizadores.
- Conocer los diferentes modos en que pueden operar los *timers*, sus características y la manera de configurarlos.
- Aprender a calcular el valor de la cuenta inicial a programar en los contadores.

Contenido

Objetivos.....	1
Contenido.....	1
5.1 Introducción	2
5.2 Los <i>timers</i> 0 y 1	1
5.2.1 El modo 0: Contador/temporizador de 13 <i>bits</i>	3
5.2.2 El modo 1: Contador/temporizador de 16 <i>bits</i>	4
5.2.3 El modo 2: Contador/temporizador de 8 <i>bits</i> con autorrecarga	4
5.2.4 El modo 3: Varios contadores	5
5.3 El <i>timer</i> 2.....	6
5.3.1 El modo autorrecarga	7
5.3.2 El modo captura	7
5.3.3 El modo generador de baudios.....	8
5.4 Cálculo del valor de la cuenta inicial	9

5.1 Introducción

El microcontrolador 8051 posee dos registros contadores/temporizadores denominados *timer 0* y *timer 1*, mientras que el 8052 incorpora un tercer contador/temporizador, que recibe el nombre de *timer 2*. El funcionamiento de los *timers 0* y *1* es idéntico en el 8051 y en el 8052, por lo que todo lo comentado acerca de los mismos en lo sucesivo será válido para ambos microcontroladores.

Los tres *timers* pueden ser configurados para que operen como temporizadores o como contadores.

- Cuando operan como temporizadores (*timers*), el contenido de los registros asociados a los mismos se incrementa cada ciclo de máquina. Como un ciclo de máquina tiene una duración de 12 períodos de reloj, la razón de conteo es en este caso 1/12 de la frecuencia del oscilador.
- Cuando funcionan como contadores (*counters*), el contenido de sus registros asociados es incrementado con cada flanco descendente recibido a través de ciertos *pin*s del encapsulado, que actúan como entradas para los pulsos a contar. Estos *pin*s son T0 (P3.4) para el *timer 0*, T1 (P3.5) para el *timer 1* y T2 (P1.0) para el *timer 2* (este último sólo en el 8052) y se muestrean durante la fase 2 del estado 5 (S5P2) de cada ciclo de máquina. Cada vez que la muestra obtenida en un ciclo de máquina proporciona un nivel alto y la correspondiente al ciclo siguiente proporciona un nivel bajo, el contador se incrementa. El nuevo valor de conteo aparece en el registro correspondiente durante la fase 1 del estado 3 de la (S3P1) del ciclo siguiente a aquel en que se detecta la transición. Puesto que son necesarios dos ciclos de máquina (24 ciclos de reloj) para reconocer una transición, la máxima razón de conteo es en este caso 1/24 de la frecuencia del oscilador.

5.2 Los *timers 0* y *1*

Los *timers 0* y *1* poseen cuatro modos de operación cada uno, denominados 0, 1, 2 y 3. El funcionamiento de ambos *timers* en los modos 0, 1 y 2 es idéntico, si bien la forma de operar en modo 3 de ambos contadores es totalmente distinta.

Debido a esta gran similitud en el funcionamiento de ambos contadores, los diferentes modos de operación de los mismos se analizarán conjuntamente en el presente apartado, de manera que todo lo comentado para uno de ellos será aplicable al otro sin más que intercambiar los sufijos numéricos “XX1” y “XX0” en el nombre de las señales, cuando corresponda. En aquellos casos en que el funcionamiento de ambos contadores sea distinto se especificarán las diferencias existentes entre los mismos.

Para configurar el modo de operación de los *timers 0* y *1* se usan dos combinaciones de *bits* denotadas como “M1M0”, que se alojan en el registro TMOD (*Timer/Counter Mode Control*), ubicado en la dirección 89H del SFR y cuyo formato se muestra en la Figura 5.1. Estas combinaciones están integradas por los *bits* b1b0 para el *timer 0* y por los *bits* b5b4 para el *timer 1*.

Los *bits* b2 y b6 del registro TMOD son las señales C/\overline{T} que permiten seleccionar el funcionamiento como contador o como temporizador de los *timers 0* y *1*, respectivamente. Por último, los *bits* b3 y b7 de este registro son las señales GATE correspondientes a los *timers 0* y *1*, cuya función se explica más adelante.

TMOD																											
	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁ b ₀																				
	GATE	C/T	M1	M0	GATE	C/T	M1 M0																				
	← Timer 1 →				← Timer 0 →																						
BIT	NOMBRE Y COMENTARIO																										
b ₀ – b ₁	<table><tr><th>MODO</th><th>M1</th><th>M0</th><th>MODO DE OPERACION</th></tr><tr><td>0</td><td>0</td><td>0</td><td>Temporizador de 13 bits</td></tr><tr><td>1</td><td>0</td><td>1</td><td>Temporizador/Contador de 16 bits</td></tr><tr><td>2</td><td>1</td><td>0</td><td>Temporizador/Contador de 8 bits con Auto-recarga</td></tr><tr><td>3</td><td>1</td><td>1</td><td>Contadores múltiples específicos</td></tr></table>							MODO	M1	M0	MODO DE OPERACION	0	0	0	Temporizador de 13 bits	1	0	1	Temporizador/Contador de 16 bits	2	1	0	Temporizador/Contador de 8 bits con Auto-recarga	3	1	1	Contadores múltiples específicos
MODO	M1	M0	MODO DE OPERACION																								
0	0	0	Temporizador de 13 bits																								
1	0	1	Temporizador/Contador de 16 bits																								
2	1	0	Temporizador/Contador de 8 bits con Auto-recarga																								
3	1	1	Contadores múltiples específicos																								
b ₂	<div>C/T</div> : Selecciona temporizador o contador - Si C/T = 0 entonces temporiza con los pulsos del reloj interno. - Si C/T = 1 entonces cuenta los pulsos que llegan por T0 (pin 14).																										
b ₃	<div>GATE</div> : Habilita la entrada exterior INT0 (pin 12). - Si GATE = 1 entonces habilita INT0 si TR0 = 1 (control por hardware). - Si GATE = 0 entonces deshabilita INT0 y depende exclusivamente de TR0 (control por software). (TR0 es un bit del Reg. TCON y se activa o desactiva por software).																										
b ₄ – b ₅ – b ₆ y b ₇	Configuración del Timer 1. Igual que para el Timer 0, sustituyendo: T0 por T1 (pin 15) INT0 por INT1 (pin 13) TR0 por TR1																										

Figura 5.1 Formato del registro TMOD.

Otro registro relacionado con los *timers* 0 y 1 es el TCON (*Timer/Counter Control*), que ocupa la dirección 88H del SFR y cuyo formato se muestra en la Figura 5.2.

TCON							
	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁ b ₀
	TF1	TR1	TF0	TR0	IE1	IT1	IE0 IT0
BIT	NOMBRE Y COMENTARIO						
b ₄	TR0 : Habilita por software temporizador/contador 0. – Si TR0 = 1 entonces habilita temporizador/contador 0. – Si TR0 = 0 entonces deshabilita temporizador/contador 0.						
b ₅	TF0 : Flag de Overflow (sobrepasamiento) del <i>Timer 0</i> . Se repone automáticamente al atender la interrupción.						
b ₆	TR1 : Habilita temporizador/contador 1.						
b ₇	TF1 : Flag de Overflow (sobrepasamiento) del <i>Timer 1</i> .						

Figura 5.2 Formato del registro TCON.

Se trata de un registro direccionable *bit a bit* cuyos cuatro *bits* de menos peso, como ya se ha estudiado, están relacionados con las interrupciones externas. En cuanto a los cuatro *bits* de más peso, dos son los *flags* de interrupción de los *timers* 0 y 1 (TF0 y TF1), y los otros dos constituyen las señales TR0 y TR1, que como se verá a continuación controlan la puesta en marcha y la detención de los respectivos contadores.

5.2.1 El modo 0: Contador/temporizador de 13 bits

Cuando a ambos *bits* M1 y M0 se les asigna el valor “0”, el *timer* correspondiente queda configurado en el modo de operación 0, cuyo esquema de funcionamiento para el *timer* 1 se muestra en la Figura 5.3.

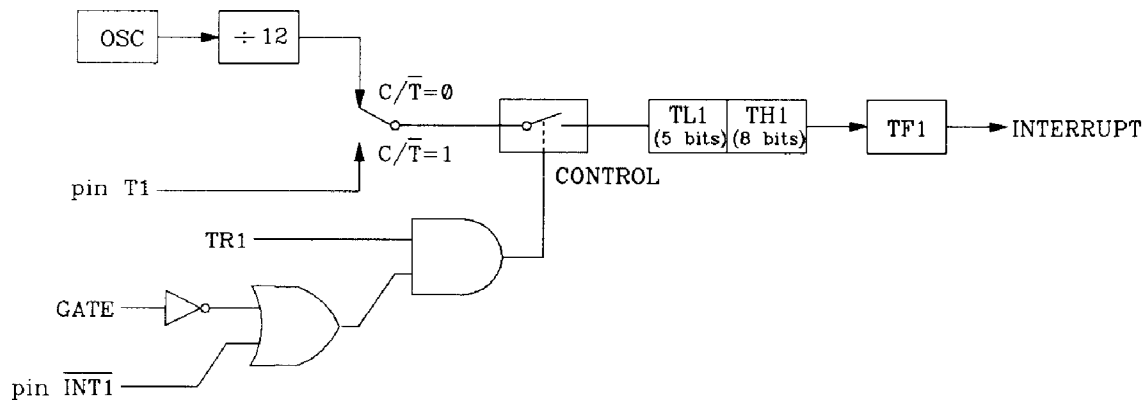


Figura 5.3 Esquema de funcionamiento del *timer* 1 en modo 0.

En la figura anterior se pueden observar cuatro bloques fundamentales, que se comentan a continuación:

- El conmutador situado en la parte superior izquierda, controlado por la señal C/\overline{T} , que determina la fuente de pulsos sobre la que se realiza la cuenta. Si $C/\overline{T} = 0$ el *timer* se incrementará cada 12 periodos del oscilador por lo que funcionará como temporizador, mientras que si $C/\overline{T} = 1$ se incrementará con cada flanco descendente recibido a través de la *pin* T1 del microcontrolador, funcionando como contador.
- El circuito lógico situado en la parte inferior izquierda, cuya salida acciona el interruptor (símbol eléctrico) que permite el paso de los impulsos que incrementan los registros de conteo. Este circuito posee dos modos de trabajo que se seleccionan mediante la señal GATE. Cuando $GATE = 0$, para que la salida del circuito posea un “1” (contador en marcha) basta con que la señal TR1 esté a nivel alto. Así pues, esta única señal es suficiente para poner en marcha y detener el contador. Si por el contrario $GATE = 1$, para que se produzca la cuenta, además de TR1, es necesario que se encuentre a nivel alto el *pin* $\overline{INT1}$ (P3.3). Este segundo modo de trabajo puede ser usado para medir la duración de los pulsos aplicados a través de dicho *pin*.
- Los registros de conteo (TH1, TL1) situados en la parte central, que constituyen el contador propiamente dicho. Este contador en el modo 0 tiene una longitud de 13 *bits*, integrados por los 8 *bits* de TH1 y los 5 *bits* de menor peso de TL1 (los valores de los 3 *bits* de más peso de TL1 son indeterminados y deben ser ignorados).
- El biestable o *flag* de interrupción (TF1) situado a la derecha del registro de conteo, que adopta un nivel alto cada vez que el contador se desborda, hecho que ocurre cuando el contenido de los registros de conteo pasa de la combinación “111111111111” a la combinación “000000000000”. Cuando esto ocurre, si la interrupción correspondiente está habilitada, se pasa a la ejecución de la rutina asociada a la misma.

5.2.2 El modo 1: Contador/temporizador de 16 bits

Cuando se programa la combinación M1M0 = 01 se selecciona el modo 1, cuyo esquema de funcionamiento para el *timer* 1 se representa en la Figura 5.4.

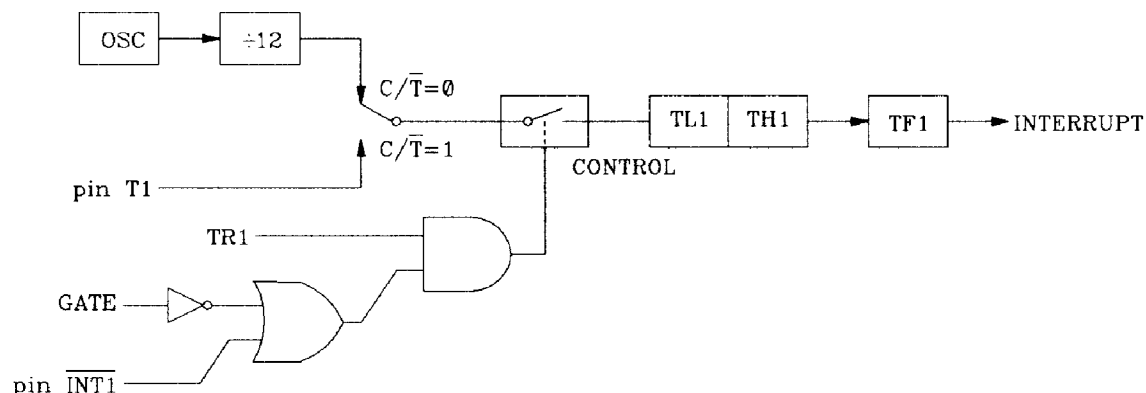


Figura 5.4 Esquema de funcionamiento del *timer* 1 en modo 1.

El funcionamiento de los *timers* 0 y 1 en modo 1 es similar al del modo 0, con la excepción de que en este caso los registros de contaje (TH0 + TL0) o (TH1 + TL1) tienen una longitud de 16 bits.

Esto permite a los contadores incrementarse hasta 65.536 veces antes de desbordarse, lo que posibilita la cuenta de un número de impulsos superior, o la medición de un intervalo de tiempo más largo, antes de que se produzca la interrupción.

5.2.3 El modo 2: Contador/temporizador de 8 bits con autorrecarga

El modo 2 es el modo seleccionado cuando M1M0 = 10. El esquema de funcionamiento del *timer* 1 en este modo se muestra en la Figura 5.5.

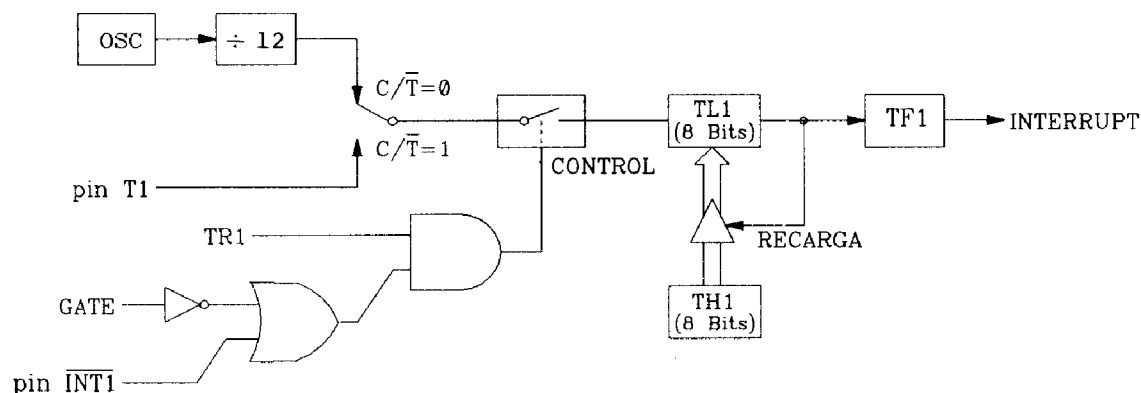


Figura 5.5 Esquema de funcionamiento del *timer* 1 en modo 2.

En este modo, el registro TL1 actúa como contador de 8 bits, mientras que TH1 almacena el valor de recarga.

Cuando la cuenta pasa de “11111111” a “00000000” el contador se desborda, lo cual provoca por un lado el que se active el *flag* TF1 y por otro el que se transfiera al contador el valor de recarga. Esto permite que el contador pueda iniciar una nueva cuenta antes de que la

interrupción sea atendida, con lo cual se puede generar, por ejemplo, una secuencia de interrupciones idénticamente espaciadas en el tiempo.

5.2.4 El modo 3: Varios contadores

Si tanto a M1 como a M0 se les asigna el valor “1” se selecciona el modo 3. Este modo de funcionamiento es diferente para los *timers* 0 y 1, y está previsto para aquellas aplicaciones que requieran un contador/temporizador extra.

En cuanto al *timer* 0, cuando se configura en modo 3 sus registros TL0 y TH0 actúan como dos contadores de 8 *bits* independientes tal como se muestra en la Figura 5.6.

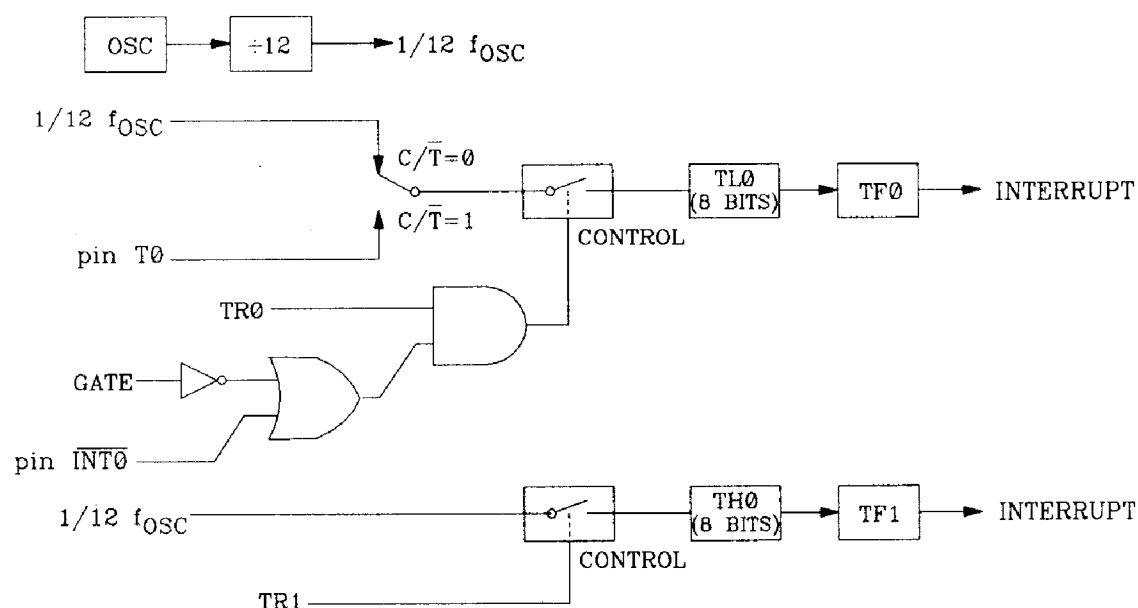


Figura 5.6 Esquema de funcionamiento del *timer* 0 en modo 3.

Como puede observarse en la figura, el contador integrado por TL0 utiliza toda la lógica de control (C/\bar{T} , *pin* T0, TR0, GATE y *pin* $\overline{INT0}$) del *timer* 0, pudiendo actuar como temporizador o como contador, mientras que el contador integrado por TH0 solamente puede actuar como temporizador y utiliza el *bit* de control TR1 y el *flag* de interrupciones TF1 del *timer* 1.

En realidad, el modo 3 del *timer* 0 es similar a los modos 0 y 1 en cuanto a su funcionamiento, con la salvedad de que el tamaño del contador es en este caso 8 *bits* y por tanto se producirá su desbordamiento después de 256 incrementos como máximo.

Cuando el *timer* 0 está configurado en modo 3, el *timer* 1 puede ser utilizado (como contador o como temporizador) para cualquier aplicación que no requiera el empleo de interrupciones, como puede ser la generación de la base de tiempos en las comunicaciones serie. En estos casos, para poner el *timer* 3 en marcha basta con configurarlo en cualquiera de los modos 0, 1 ó 2. Si por el contrario el *timer* 1 se configura en modo 3 este permanecerá inhabilitado, manteniendo el valor de la cuenta.

5.3 El timer 2

El microcontrolador 8052 posee un contador/temporizador extra de 16 bits con relación al 8051 que recibe el nombre de *timer 2*, el cual, como los *timers* 0 y 1, puede operar como temporizador o como contador de eventos. Para la configuración y control del funcionamiento del *timer 2* se utiliza el registro T2CON (*Timer/Counter 2 Control Register*) del SFR, direccionable *bit a bit*, cuyo formato se muestra en la Figura 5.7.

T2CON								
	b ₇	b ₆	b ₅	b ₄	b ₃	b ₂	b ₁	b ₀
	TF2	EXF2	RCLK	TCLK	EXEN2	TR2	C/T ₂	CP/RL ₂
BIT	NOMBRE Y COMENTARIO							
b ₀	CP/RL₂ : Bit de Captura/Recarga - Si CP/RL ₂ = 1 y EXEN2 = 1 habilita captura en T2EX (<i>pin</i> 2). - Si CP/RL ₂ = 0 y EXEN2 = 1 habilita autorrecarga por: - Sobrepasamiento del <i>Timer 2</i> . - Por flanco descendente en T2EX. - Si RCLK = 1 o TCLK = 1 se ignora este bit y el <i>Timer 2</i> es forzado a la autorrecarga en el sobrepasamiento.							
b ₁	C/T₂ : Bit selector del Temporizador/Contador. - Si C/T ₂ = 0 actúa como temporizador . - Si C/T ₂ = 1 actúa como contador .							
b ₂	TR2 : Bit de Arranque/Parada del <i>Timer 2</i> . - Si TR2 = 1 arranque del <i>Timer 2</i> . - Si TR2 = 0 parada del <i>Timer 2</i> .							
b ₃	EXEN2 : Bit de habilitación del flanco descendente exterior (T2EX). - Si EXEN2 = 1 habilita señal T2EX. Captura o autorrecarga si procede. - Si EXEN2 = 0 deshabilita <i>pin</i> T2EX.							
b ₄	TCLK : Bit comunicaciones reloj transmisor.							
b ₅	RCLK : Bit comunicaciones reloj receptor.							
b ₆	EXF2 : <i>Flag</i> de activación de señal por el <i>pin</i> T2EX (EXEN2=1). Vectoriza interrupción si está habilitada.							
b ₇	TF2 : <i>Flag</i> de sobrepasamiento en el <i>Timer 2</i> . No se activa cuando RCLK = 1 o TCLK = 1 Vectoriza interrupción si está habilitada.							

Figura 5.7 Formato del registro T2CON.

Como puede observarse en la figura, mediante el *bit* 1 de T2CON (C/T₂) el *timer 2* puede ser configurado bien como temporizador, o bien como contador de los flancos descendentes introducidos a través del *pin* T2 (P1.0) del microcontrolador 8052.

El *timer 2* posee tres modos de operación, que pueden ser seleccionados mediante varios bits del registro T2CON según la Tabla 5.1.

TR2	RCLK + TCLK	CP/RL2	Modo de operación
0	X	X	Contador inactivo
1	0	0	16 bits con autorrecarga
1	0	1	16 bits con captura
1	1	X	Generador de baudios

Tabla 5.1 Configuración de los modos de operación del *timer 2*.

5.3.1 El modo autorrecarga

Cuando el *timer 2* se configura en modo de autorrecarga su esquema de funcionamiento es el representado en la Figura 5.8.

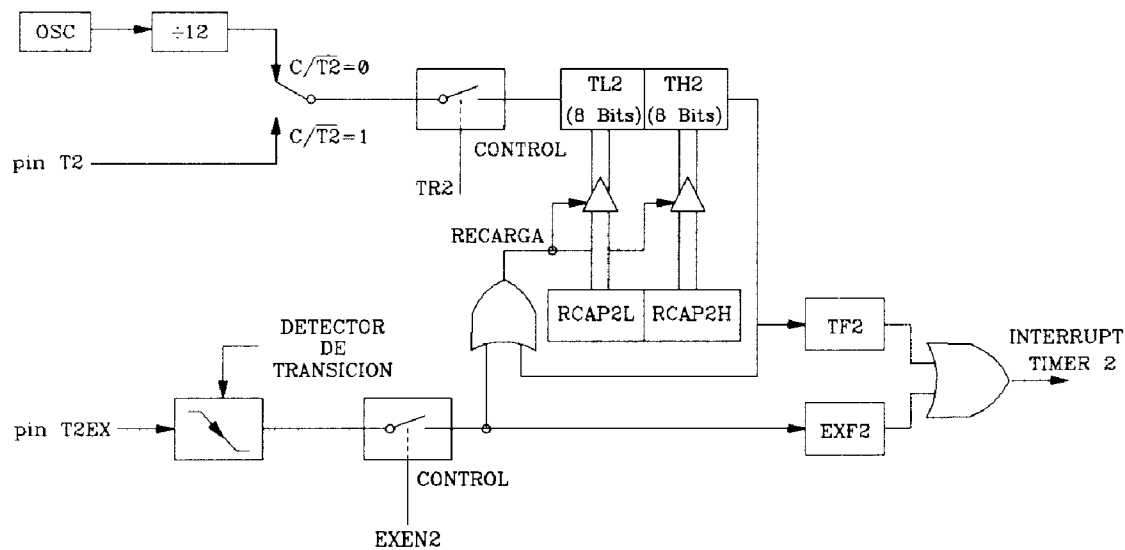


Figura 5.8 Esquema de funcionamiento del *timer 2* en modo autorrecarga.

Dentro del modo autorrecarga, existen dos opciones de funcionamiento seleccionables mediante el *bit* EXEN2 de T2CON. Si EXEN2 = 0, cada vez que el *timer 2* se desborda, se pone a “1” el *flag* TF2 y se recargan los registros TH2 y TL2 con el contenido de los registros RCAP2H y RCAP2L, respectivamente, los cuales deberán haber sido inicializados previamente por software con los valores adecuados. Si EXEN2 = 1, entonces el *timer 2* no sólo hace lo anterior, sino que cada vez que se recibe un flanco descendente en la entrada externa T2EX, dispara la recarga y activa el *flag* de interrupción EXF2.

5.3.2 El modo captura

Cuando el *timer 2* funciona en modo captura (Figura 5.9) también pueden seleccionarse dos opciones de funcionamiento mediante el *bit* EXEN2 de T2CON. Si EXEN2 = 0, el *timer 2* puede trabajar como temporizador o como contador, activándose el *flag* TF2 cuando se produce su desbordamiento. Si EXEN2 = 1, el *timer 2* funciona como se ha explicado anteriormente, pero además, cada vez que se recibe un flanco descendente en la entrada externa T2EX, el valor que en ese instante está presente en los registros de conteo TH2 y TL2 es capturado y almacenado en los registros de captura RCAP2H y RCAP2L del SFR, respectivamente. Además, el flanco descendente recibido en el *pin* T2EX, pone a “1” el *flag* de interrupciones EXF2.

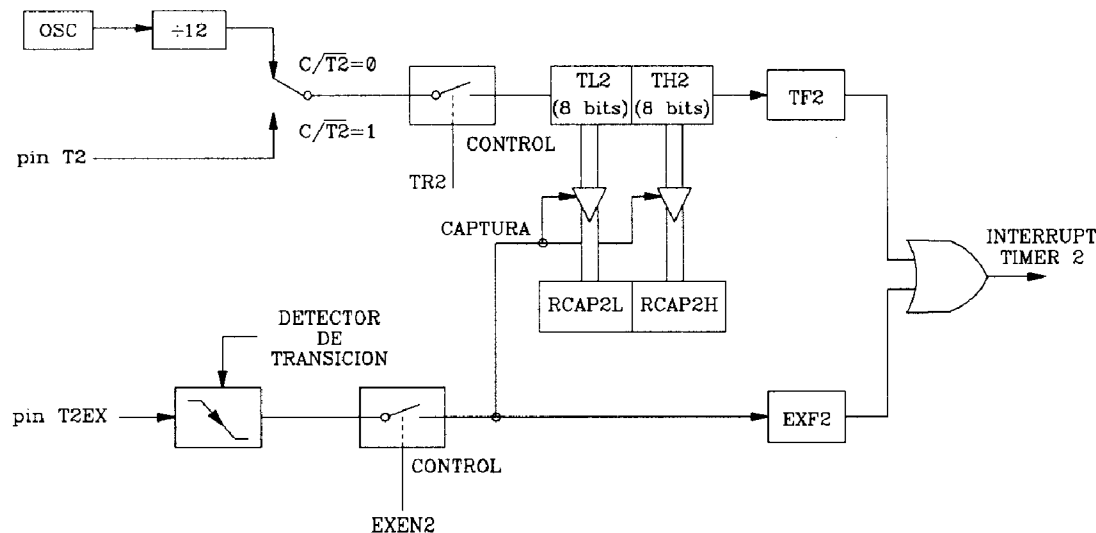


Figura 5.9 Esquema de funcionamiento del *timer 2* en modo captura.

5.3.3 El modo generador de baudios

Cuando a alguno de los *bits* RCLK o TCLK del registro T2CON se le asigna un nivel alto, el *timer* 2 es configurado como generador de baudios. Si RCLK = 1, el *timer* 2 actúa como reloj de recepción en los modos 1 y 3 del puerto serie, y si RCLK = 0 es el *timer* 1 el que actúa como reloj de recepción en estos modos. Igualmente, si TCLK = 1 el *timer* 2 actúa como reloj de transmisión en los modos 1 y 3 del puerto serie y si TCLK = 0 es el *timer* 1 el que desempeña esta función.

El esquema de funcionamiento del *timer* 2 como generador de baudios se muestra en la Figura 5.10.

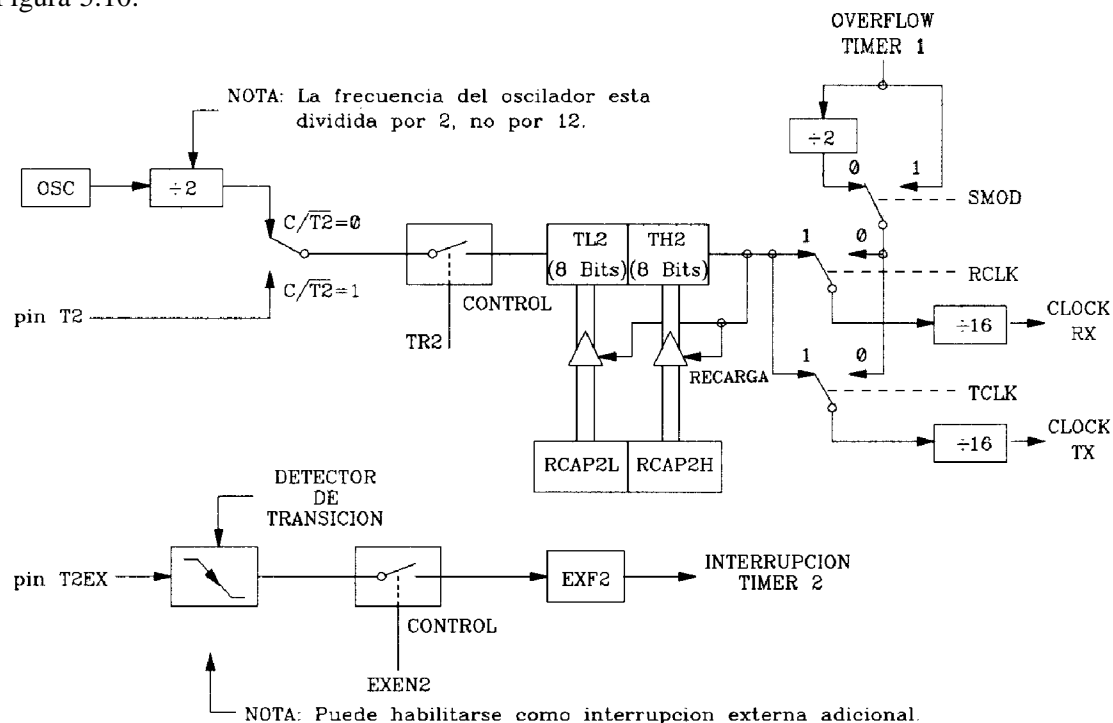


Figura 5.10 Esquema de funcionamiento del *timer 2* como generador de baudios.

En la parte derecha de la figura anterior se puede observar que las velocidades en baudios empleadas en la transmisión y en la recepción pueden ser diferentes. Según se activen o no los *bits* RCLK y TCLK, se usará como generador de baudios sólo el *timer* 1, sólo el *timer* 2, o ambos *timers* (uno en transmisión y otro en recepción).

El modo generador de baudios actúa de forma similar al modo autorrecarga. Al producirse el desbordamiento del contador, los registros de conteo TH2 y TL2 son recargados con la combinación de 16 *bits* almacenada en los registros RCAP2H y RCAP2L, que previamente habrán sido inicializados por software.

Cuando el *timer* 2 actúa como temporizador en la generación de baudios su operación es algo diferente a cuando lo hace como temporizador en los otros modos. Una de las diferencias radica en que los incrementos del contador no se producen cada 12 periodos del oscilador sino cada 2 periodos del mismo. Por otro lado, cuando el contador se desborda no se activa el *flag* TF2, por lo que cuando se utiliza el *timer* 2 como generador de baudios no es necesario inhabilitar la interrupción asociada al mismo. Obsérvese además que si EXEN2 = 1, una transición descendente en el *pin* T2EX activará el *flag* de EXF2, pero no provocará la recarga del contador. Así pues, en este caso la línea T2EX puede ser empleada, si se desea, como una tercera fuente de interrupción externa.

Se aconseja no efectuar lecturas ni escrituras sobre los registros TH2 y TL2 cuando el *timer* 2 está trabajando (TR2 = 1) como generador de baudios. En estas condiciones, como se ha comentado, el registro de conteo se incrementa cada dos periodos del oscilador, por lo que una lectura o escritura de los mismos puede provocar una pérdida de exactitud en la evaluación del tiempo. Los registros RCAP2 pueden ser leídos, pero no deben ser escritos, ya que se podría producir un solapamiento en la recarga y originar errores de escritura y/o de recarga. Por tanto, si se desea realizar estas operaciones, se deberá detener previamente el contador escribiendo un “0” en el *bit* TR2 de T2CON.

5.4 Cálculo del valor de la cuenta inicial

Teniendo en cuenta que los contadores se incrementan, es decir, que cuentan hacia arriba y que se desbordan cuando su contenido pasa de valer “111...1” a “000...0”, el número de cuentas ejecutadas por un contador antes de desbordarse vendrá determinado por la siguiente expresión:

$$\text{nº cuentas} = 2^n - \text{C.I.}$$

donde *n* es el número de *bits* del contador (8, 13 ó 16) y C.I. es la cuenta inicial del mismo. Manipulando esta expresión obtenemos otra que nos permite calcular la cuenta inicial a programar en el contador si se desea que éste ejecute un número de cuentas determinado antes de desbordarse, que es la siguiente:

$$\text{C.I.} = 2^n - \text{nº cuentas}$$

Cuando se configura un *timer* como contador, el número de cuentas es el número de eventos que se quieren contar. Sin embargo, cuando se configura como temporizador este dato no es tan evidente. Para averiguarlo es necesario tener en cuenta que el contador se incrementa cada ciclo de máquina. Así pues, como un ciclo de máquina dura 12 periodos del oscilador y la duración de un periodo es la inversa de la frecuencia ($T = 1/f_{\text{osc}}$), el tiempo de duración de un ciclo de máquina ($t_{\text{C.M.}}$) vendrá dado por la expresión:

$$t_{C.M.} = 12 \cdot T = \frac{12}{f}$$

Por último, el número de cuentas a realizar será igual al cociente entre el tiempo que se desea medir (t) y el tiempo de duración de un ciclo de máquina $t_{C.M.}$:

$$n^{\circ} \text{ cuentas} = \frac{t}{t_{C.M.}} = \frac{t \cdot f}{12}$$