

Πανεπιστήμιο Ιωαννίνων

Quartus Hello World

Τμήμα Μηχανικών Ηλεκτρονικών Υπολογιστών και Πληροφορικής

Vasileios Tenentes

Στο παρόν κείμενο περιέχονται βασικές οδηγίες και συμβουλές για την χρήση του Altera Quartus.

1 ΠΕΡΙΕΧΟΜΕΝΑ

2	Πως θα προμηθευτούμε το λογισμικό	2
3	Εγκατάσταση Quartus	3
4	Αρχεία που χρησιμοποιεί το Tutorial	6
5	Νέο Project στο Quartus	7
6	Τα παράθυρα εργασίες του Quartus.....	10
7	Compilation	12
8	O RTL Viewer.....	15
9	RTL Simulation setup.....	18
9.1	(a) Θέτουμε το path του Modelsim-altera στο Quartus.....	18
9.2	(β) Επιλογή testbench στο Quartus.....	20
9.3	RTL simulation.....	21
10	Επανάληψη οδηγιών για το Modelsim και κάποιες λεμπτομέριες	24

2 ΠΩΣ ΘΑ ΠΡΟΜΗΘΕΥΤΟΥΜΕ ΤΟ ΛΟΓΙΣΜΙΚΟ

Θα ασχοληθούμε με το Quartus και το Modelsim στις ασκήσεις.

Το Modelsim για τις ασκήσεις Verilog που θα ακολουθήσουν είναι μέρος του Quartus, είναι στην ουσία ένας προσωμοιωτής που μπορεί να χρησιμοποιήσει το Quartus. Το quartus είναι ένα front-end εργαλείο για electronic design automation (EDA) flow.

Το Quartus μπορείτε να το κατεβάσετε απευθείας από των Altera/Intel εδώ <https://fpgasoftware.intel.com/13.0sp1/?edition=web>

Πρέπει να εγγραφείτε για να το κατεβάσετε.

Προσοχή θέλουμε μόνο την έκδοση 13.0sp1.

Το λογισμικό τρέχει σε windows και linux.

ΕΝΝΑΛΑΚΤΙΚΑ - το έχω ήδη κατεβάσει και θα το βρείτε στα παρακάτω links:

Για Windows:

<http://vcas.cs.uoi.gr/labsoftware/Quartus-web-13.0.1.232-windows.tar>

Για Linux:

<http://vcas.cs.uoi.gr/labsoftware/Quartus-web-13.0.1.232-linux.tar>

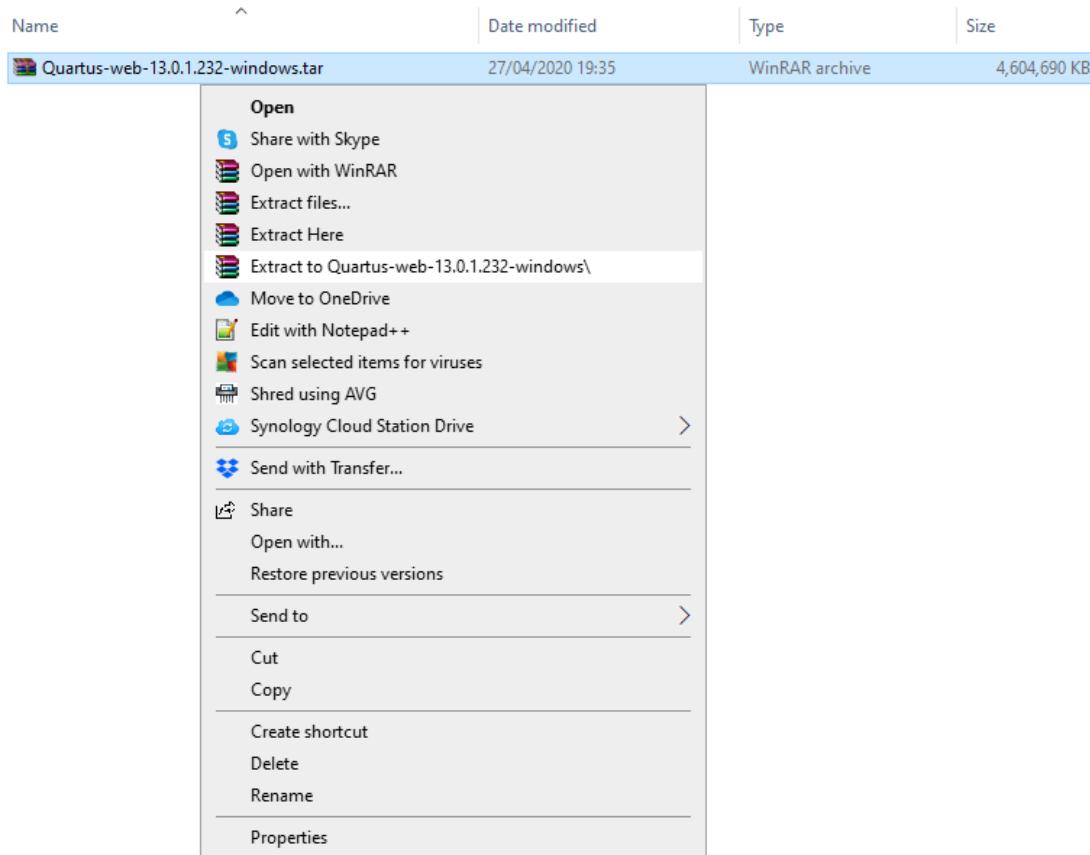
Παρακαλώ προχωρήστε στην εγκατάσταση για να είναι έτοιμο για το μάθημα, επειδή είναι μεγάλο το αρχείο.

Το λογισμικό υπάρχει ήδη στα εργαστήρια εγκατεστημένο, επομένως αν μπορείτε να συνδεθείτε απομακρυσμένα τότε μπορείτε να κάνετε και τις εργασίας με απομακρυσμένη σύνδεση, αν δεν θέλετε να το εγκαταστήσετε.

Ακολουθεί ένα βασικό tutorial για να ξεκινήσετε με το Quartus.

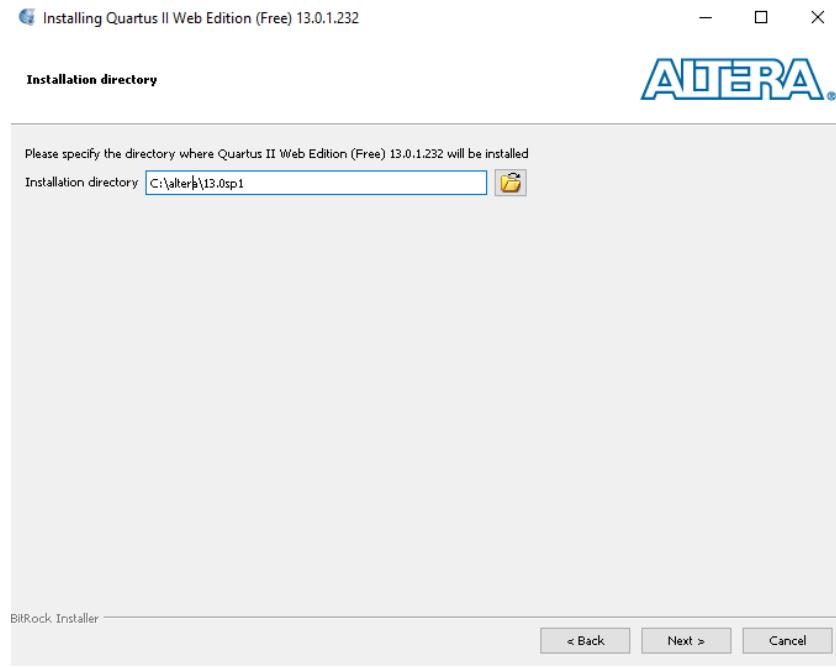
3 ΕΓΚΑΤΑΣΤΑΣΗ QUARTUS

Κατεβάζουμε το Quartus και αποσυμπιέζουμε το αρχείο που κατεβάσαμε. Μπορείτε να το κάνετε με το winrar, όπως φαίνεται στην παρακάτω εικόνα:



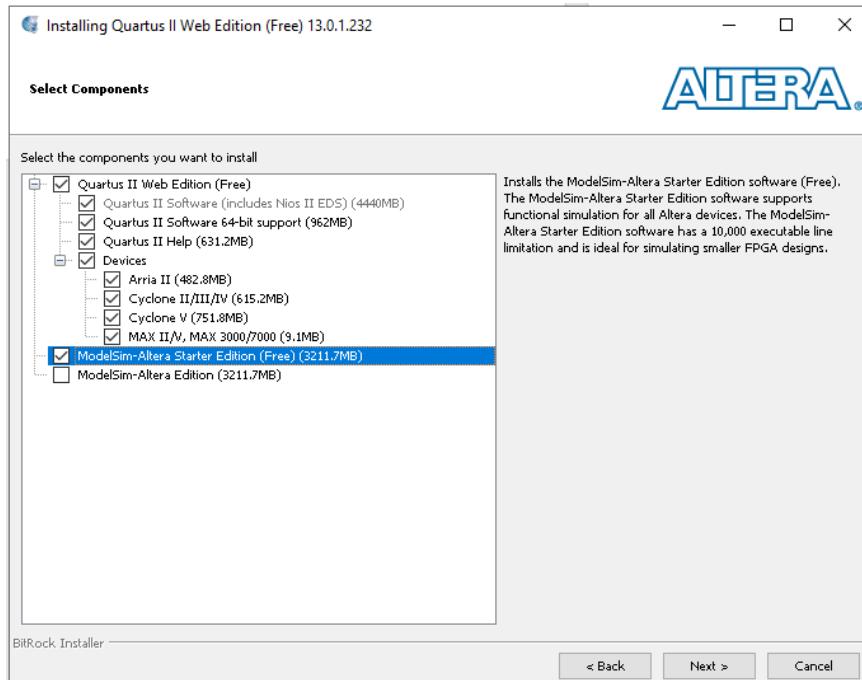
Έπειτα εκτελούμε το αρχείο setup.bat, όπως φαίνεται παρακάτω:

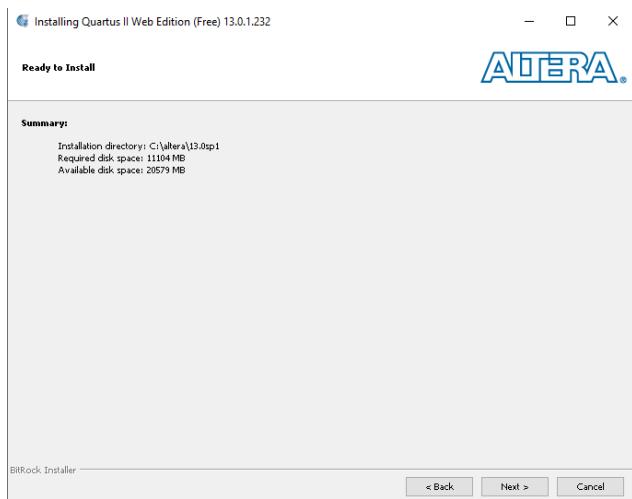
Quartus-web-13.0.1.232-windows >				
	Name	Date modified	Type	Size
	components	28/04/2020 20:22	File folder	
	setup.bat	14/06/2013 02:24	Windows Batch File	1 KB



Επιλέγουμε που θα γίνει η εγκατάσταση και προχωράμε στην επιλογή πακέτων.

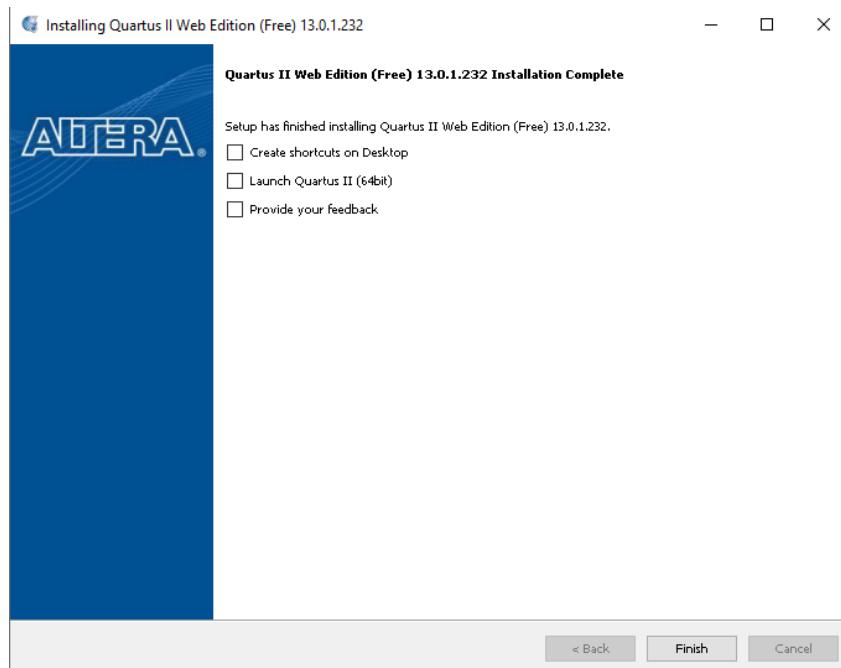
Θέλουμε το **Modelsim Altera Started Edition (Free)**, που είναι προεπιλεγμένο και το Quartus που είναι και αυτό προεπιλεγμένο. ΜΗΝ επιλέξετε την άλλη έκδοση modelsim που έχει κάτωκάτω γιατί δεν είναι free και θα σας ζητάει άδειες.





Ξεκινάμε την εγκατάσταση με τις επιλογές μας. Θα πάρει αρκετή ώρα, επομένως περιμένουμε.

Μόλις τελειώσει η εγκατάσταση θα μας βγάλει το παρακάτω παράθυρο:



Απενεργοποιήστε τις επιλογές. Δηλαδή δεν θέλουμε μην φτιάξει shortcut ούτε θέλουμε να εκτελέσει το Quartus ούτε θέλουμε να δώσουμε feedback στην εταιρία. Αφού απενεργοποιήσουμε τις επιλογές πατάμε finish.

Συγχαρητήρια, η εγκατάσταση ολοκληρώθηκε και θα προχωρήσουμε σε λεπτομέρειες για το Quartus.

4 ΑΡΧΕΙΑ ΠΟΥ ΧΡΗΣΙΜΟΠΟΙΕΙ ΤΟ TUTORIAL

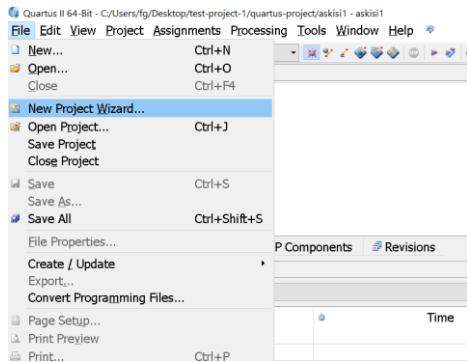
Θα χρειαστείτε το αρχείο sdff.zip (θα το βρείτε στα αρχεία του μαθήματος) για αυτό το tutorial που περιέχει τα παρακάτω αρχεία:

- MyDFF.v, αρχείο με τον κώδικα HDL για ένα D Flip Flop
- MYDFFtb.v, αρχείο testbench για το D Flip Flop
- SDFF.v, αρχείο με τον κώδικα HDL για ένα Scan D Flip Flop
- SDFF.tb, αρχείο testbench για το Scan D Flip Flop

Ας υποθέσουμε ότι αυτά τα έχετε ήδη φτιάξει σε κάποιο εργαλείο όπως το Modelsim και δεν έχουν λάθη. Ωστόσο, το quartus σας δίνει την δυνατότητα να τα ανοίξετε και να τα αλλάξετε/επεξεργαστείτε αν χρειαστεί για να τα διορθώσετε.

5 ΝΕΟ PROJECT ΣΤΟ QUARTUS

Αρχικά φτιάξτε ένα νέο project χρησιμοποιώντας τον “new project wizard”. Ονομάστε το όπως θέλετε και επιλέξτε έναν κατάλογο στον οποίο θα αποθηκευθεί, όπως φαίνεται στις παρακάτω εικόνες.



Two screenshots of the "New Project Wizard" dialog. The left screenshot shows the "Directory, Name, Top-Level Entity [page 1 of 5]" page. It asks for the working directory (C:\Users\fg\Desktop\test-project-1\quartus-project), the project name (namex), and the top-level entity name (namex). The right screenshot shows the "Add Files [page 2 of 5]" page, which allows selecting design files to add to the project. A table lists files with columns for File Name, Type, Library, Design Entry/Synthesis Tool, HDL Version, and actions (Add, Remove, Up, Down, Properties). Buttons at the bottom include < Back, Next >, Finish, Cancel, and Help.

Μόλις προχωρήσετε με την επιλογή Next, θα μπορείτε να επιλέξετε τα αρχεία με τον κώδικα hdl. Επιλέξτε όλα τα αρχεία εκτός από τα testbenches (θυμηθείτε τα testbenches δεν συντίθενται). Άρα επιλέγουμε μόνο τα αρχεία MyDFF.v και SDFF.v. **Να μην ξεχάσετε να πατήσετε Add αλλιώς δεν τα προσθέτει τα αρχεία.**

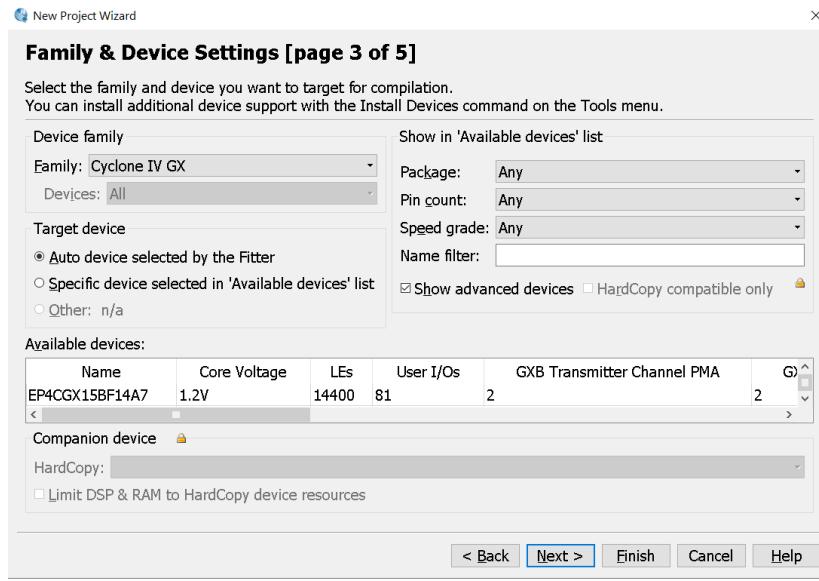
Στο στάδιο αυτό μπορούμε να βάλουμε και τα testbenches αν θέλουμε, για να μπορούμε αν χρειαστεί να τα αλλάζουμε μέσα από το quartus, όμως προσοχή πολύ πρέπει να μπουν ως testbenches και όχι ως hdl. Για να γίνει αυτό, πρέπει την ώρα που τα φορτώνουμε να πάμε στο properties, όπως φαίνεται στην παρακάτω εικόνα, και να επιλέξουμε “Verilog test bench file”.

Αλλιώς θα προσπαθήσει να τα συνθέσει το Quartus κατά το compilation που θα οδηγήσει σε λάθος γιατί τα testbenches δεν συντίθενται.

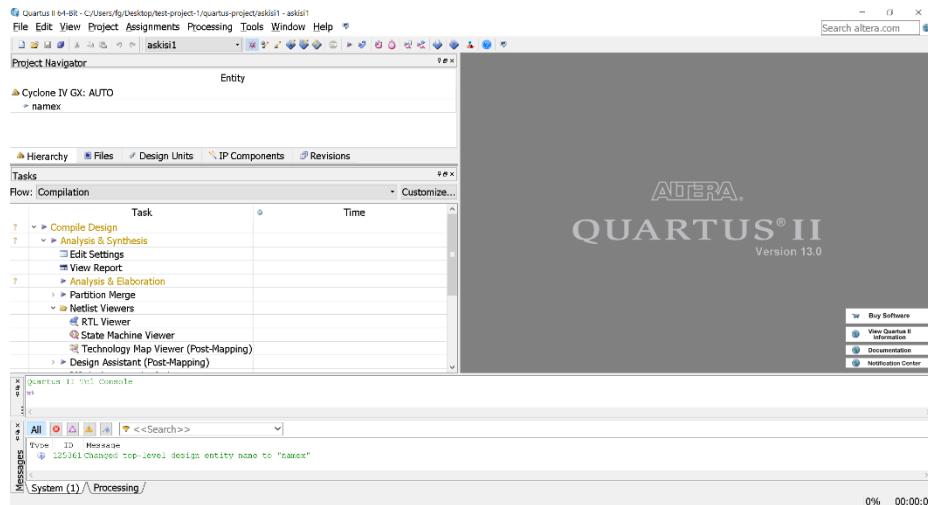
Ότι αλλαγές κάνετε μην ξεχάσετε να πατήσετε apply, γιατί αλλιώς χάνονται!

File Name	Type	Library	Design Entry/Synthesis
./SDFFtb.v	Verilog Test Bench File	<None>	<None>
./MyDFFtb.v	Verilog Test Bench File	<None>	<None>
./SDFF.v	Verilog HDL File	<None>	<None>
./MyDFF.v	Verilog HDL File	<None>	<None>

Στο επόμενο παράθυρο ζητάει να επιλέξουμε για ποια συσκευή στόχο θα συνθέσουμε το design μας. Αν και δεν έχει ιδιαίτερη σημασία τι θα επιλέξετε εδώ, για λόγους ομοιομορφίας δεν θα κάνουμε καμία ειδική επιλογή θα αφήσουμε την προ-επιλεγμένη δηλαδή συσκευή, που είναι αυτή που φαίνεται παρακάτω:



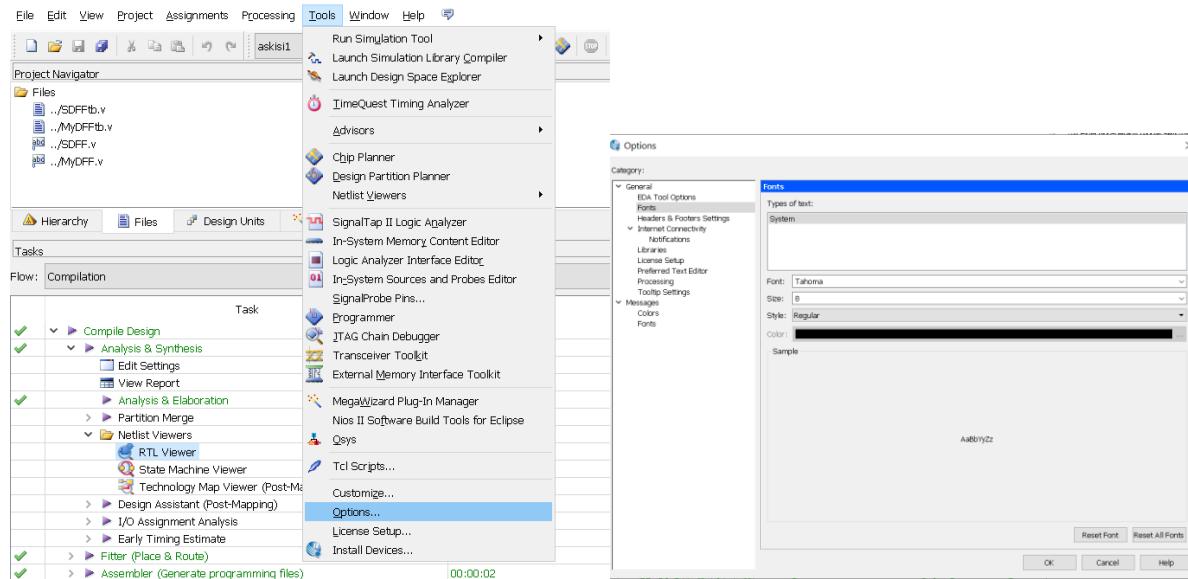
Επιλέξτε Finish και θα οδηγηθείτε στο παρακάτω:



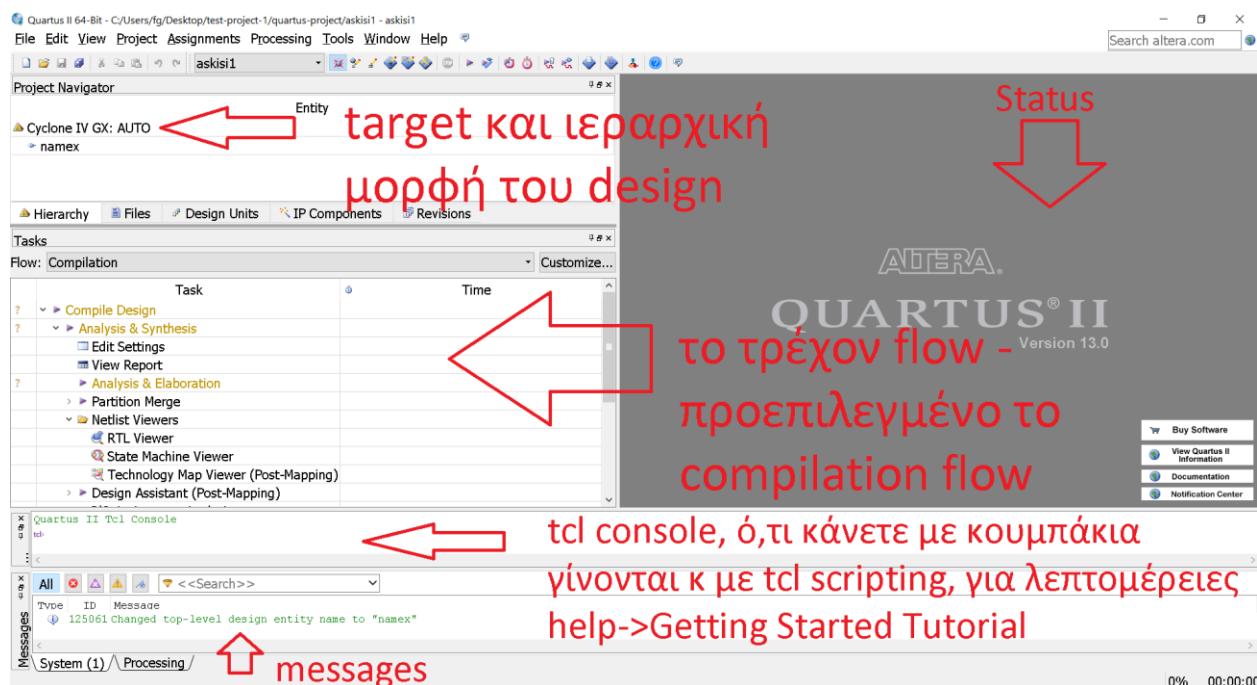
Στο στάδιο αυτό έχετε φτιάξει το project και έχετε φορτώσει τα αρχεία με το design, χωρίς τα testbenches.

6 ΤΑ ΠΑΡΑΘΥΡΑ ΕΡΓΑΣΙΕΣ ΤΟΥ QUARTUS

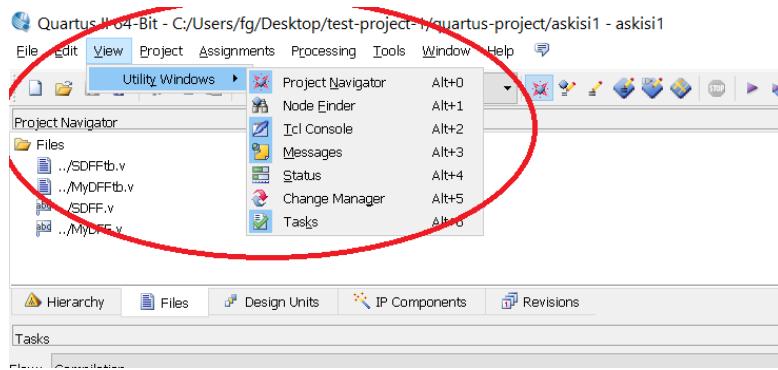
Πριν προχωρήσετε συνιστώ για να φαίνονται όλα καλύτερα και να χωράνε στο περιβάλλον πιο πολλά στοιχεία, να αλλάξετε το μέγεθος των fonts σε 8pt από τις επιλογές tools->options και μετά general->fonts όπως φαίνεται στις εικόνες παρακάτω:



Τα διάφορα υπο-παράθυρα του περιβάλλοντος φαίνονται στην παρακάτω εικόνα.

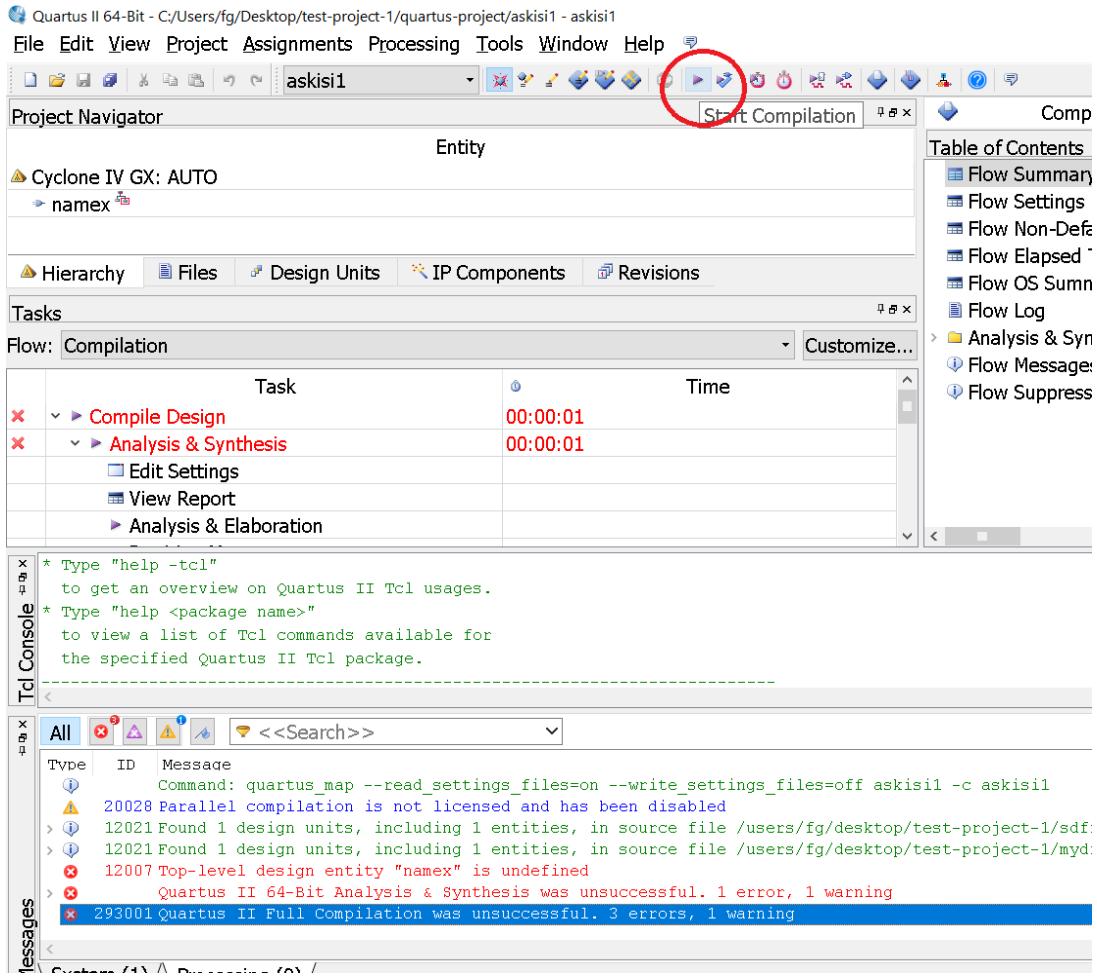


Αν κάποιο το χάσετε, πχ. γιατί το κλείσατε κατά λάθος, τότε μπορείτε να το ξαναβρείτε με την επιλογή view->utility windows, όπως φαίνεται παρακάτω:

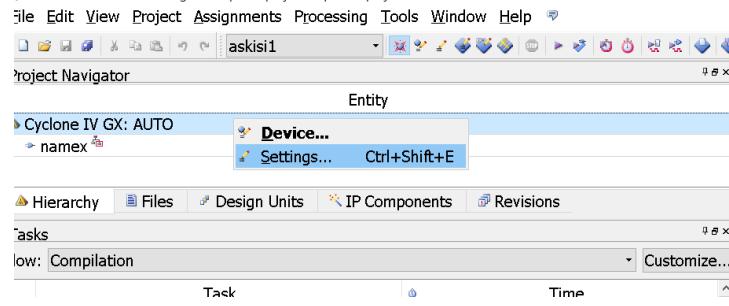


7 COMPILATION

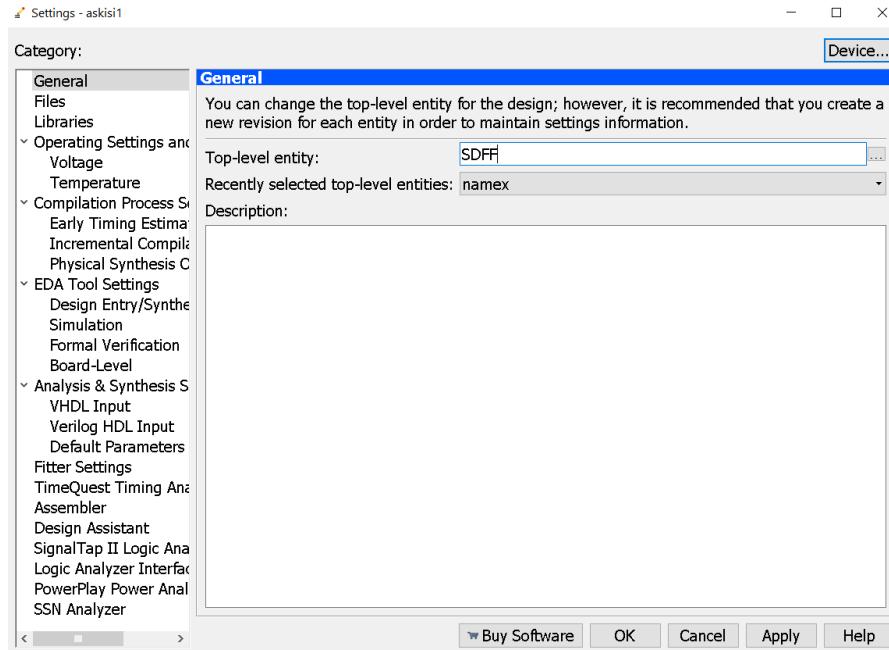
Στο πρώτο στάδιο θα κάνουμε μεταγλώττιση του σχεδιασμού. Θέλουμε στην ουσία αν δούμε αν υπάρχει κάποιο λάθος στην γλώσσα HDL. Επιλέγουμε start compilation (είναι το play κουμπάκι που φαίνεται στην παρακάτω εικόνα).



Με το που θα το επιλέξουμε θα πάρουμε ένα μήνυμα λάθους ότι το Top-level design entity που έχουμε δώσει δεν το βρίσκει – παίρνει αυτόματα ως top-level entity το όνομα του project. Δεν μας προβληματίζει, γιατί μπορούμε να το αλλάξουμε πολύ απλά. Επιλέξτε με δεξί κλικ settings πάνω στο CycloneIV GX:Auto στο παράθυρο hierarch.

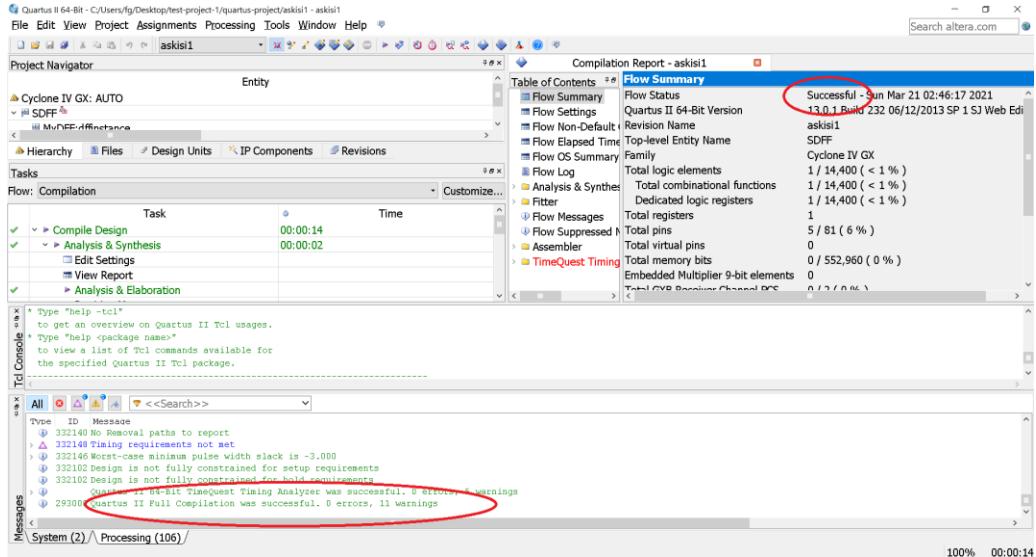


Και στο παράθυρο που θα προκύψει δώστε το σωστό όνομα του top level entity που είναι SDFF.



Και προχωρήστε με επιλογή apply->OK.

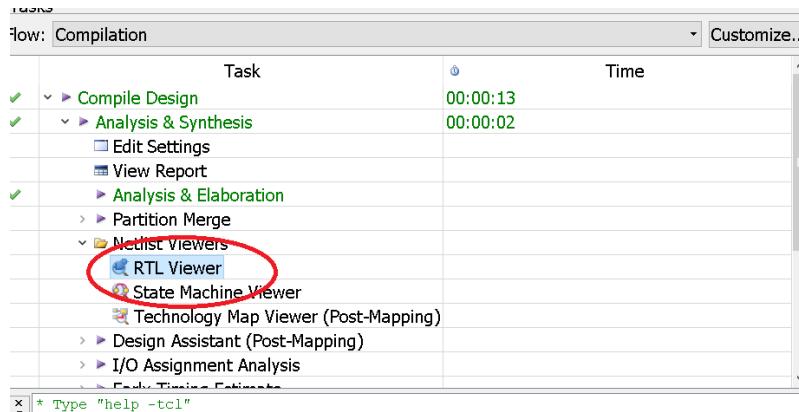
Μην ξεχάσετε το apply γιατί αλλιώς δεν αποθηκεύεται η αλλαγή!



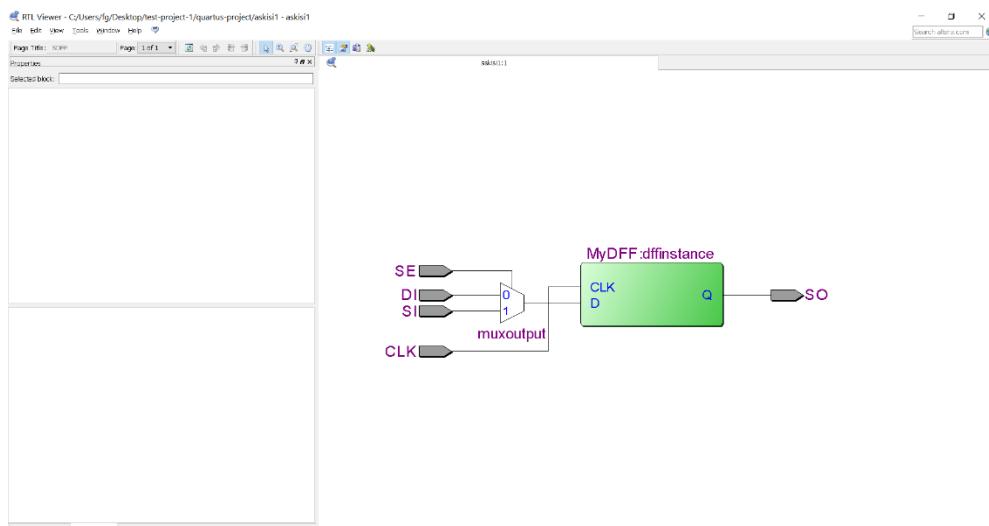
Εφόσον έχουν γίνει τα παραπάνω βήματα, επιλέγοντας start compilation, πρέπει μετά από κάποια δευτερόλεπτα να καταλήξει επιτυχώς η διαδικασία του compilation. Κατά το compilation εκτελούνται η διαδικασία της ανάλυσης και σύνθεσης.

8 Ο RTL VIEWER

Ο RTL Viewer είναι χρήσιμος γιατί μπορούμε χρησιμοποιώντας τον να βεβαιωθούμε οπτικά ότι το design είναι σωστό. Μπορούμε να χρησιμοποιήσουμε τον RTL Viewer, επιλέγοντας τον με double click από το παράθυρο των Tasks, όπως φαίνεται στην παρακάτω εικόνα.



Με τον rtl viewer μπορούμε να επιθεωρήσουμε το design μας και αν επιβεβαιώσουμε οπτικά ότι έχει συντεθεί όπως το περιμέναμε και δεν έχουμε κάποιο εμφανές λογικό λάθος (πχ. Δεν έχουμε συνδέσει λάθος κάποιο σήμα ή δεν έχουμε κατά λάθος καλέσει άλλο module ή δεν έχουμε βάλει διπλούς registers εκεί που δεν χρειάζεται κτλ.).



Με τον RTL viewer μπορείτε να περιηγηθείτε μέσα σε ένα design ανοίγοντας modules (π.χ. κάντε double κλικ πάνω στο πράσινο MyDFFinstance) και να δείτε λεπτομέρειες σε διάφορα λογικά επίπεδα της ιεραρχίας (με δεξί κλικ και επιλογή hierarchy υπ μπορείτε να επιστρέψετε ένα βήμα πίσω στην ιεραρχία, δηλαδή να βγείτε από το module που έχετε ανοίξει). Μπορείτε ακόμα να διώξετε την ιεραρχία κάνοντας το design μια πλήρη εικόνα χωρίς ιεραρχία με την

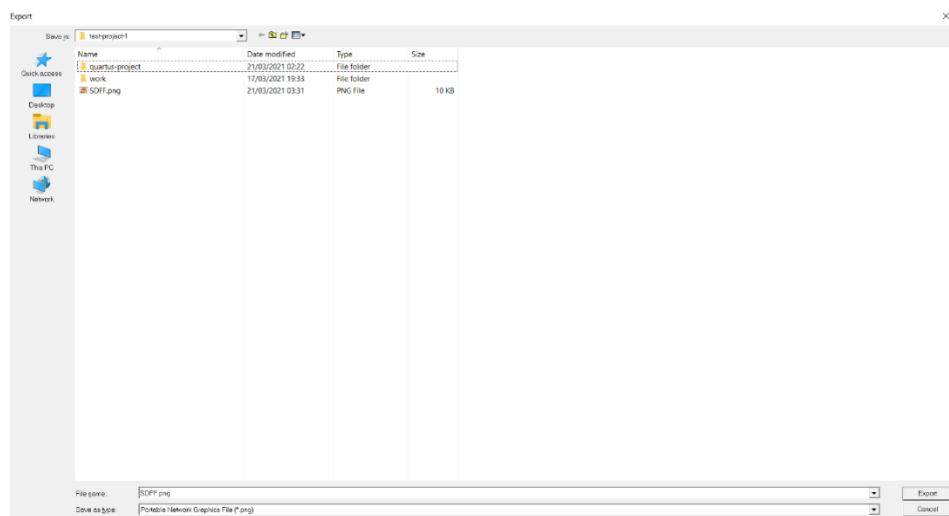
επιλογή flatten design (με δεξί κλικ). Για να γίνει αυτό, θα πρέπει να βγείτε από τον netlist viewer και να ξαναμπείτε για να ανατρέθει.

Να εξοικειωθείτε με την περιήγηση στο design μέσα στο RTL viewer.

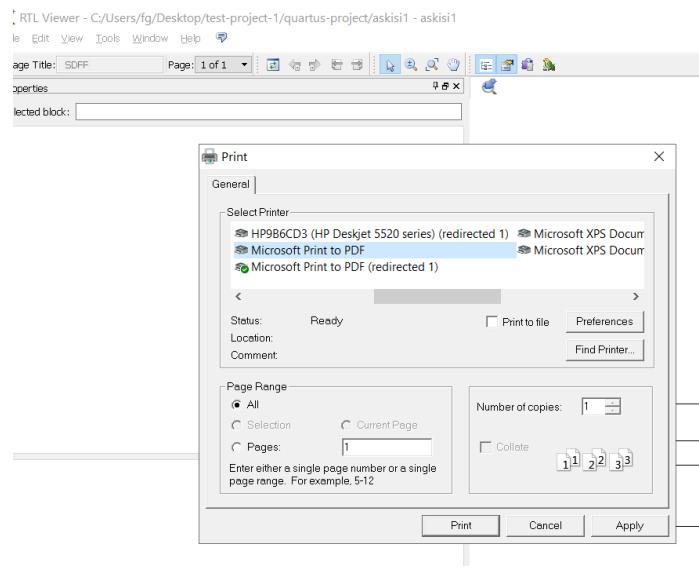
Τέλος, από τον RTL viewer μπορούμε να πάρουμε εικόνες ή pdf:

- Εικόνες: με την επιλογή file->export για εικόνες σε format jpg ή png (καλύτερα σε png έχουν καλύτερη ποιότητα)
- Pdf: με την επιλογή file->print και να επιλέξετε να τυπωθεί σε pdf.

Παράδειγμα export σε εικόνα:



Παράδειγμα print σε pdf:



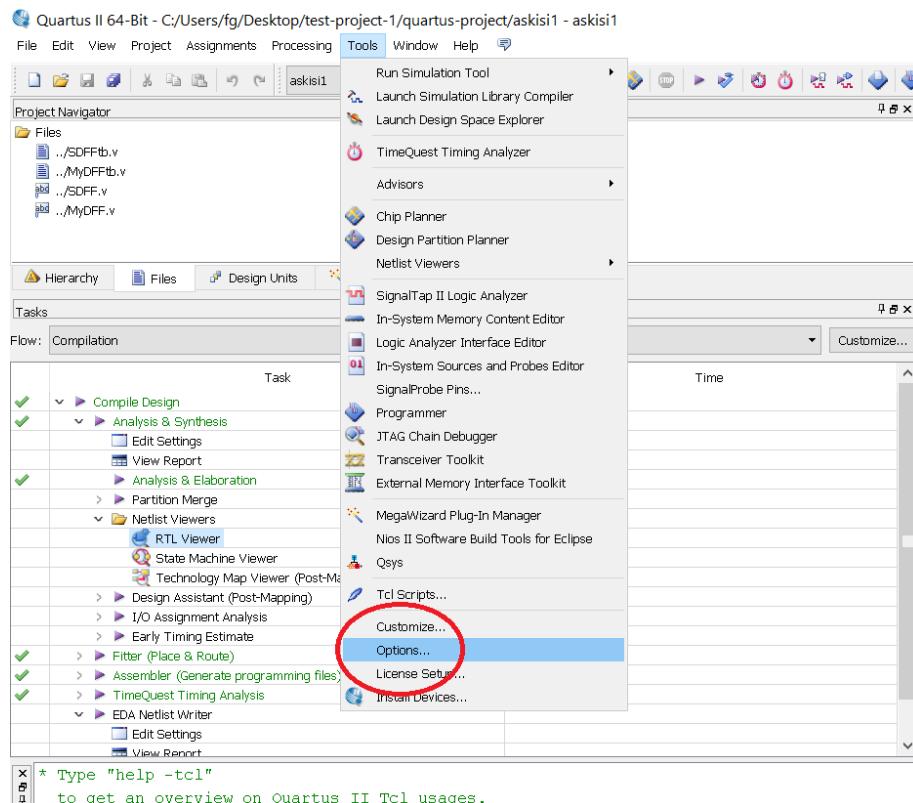
9 RTL SIMULATION SETUP

Αφού βεβαιωθούμε οπτικά ότι το module που έχουμε σχεδιάσει φαίνεται να είναι σωστό, τότε μπορούμε να εκτελέσουμε το testbench του για να βεβαιωθούμε ότι η RTL περιγραφή του module είναι σωστή. Για να το κάνουμε αυτό πρέπει αρχικά να «πούμε» στο quartus

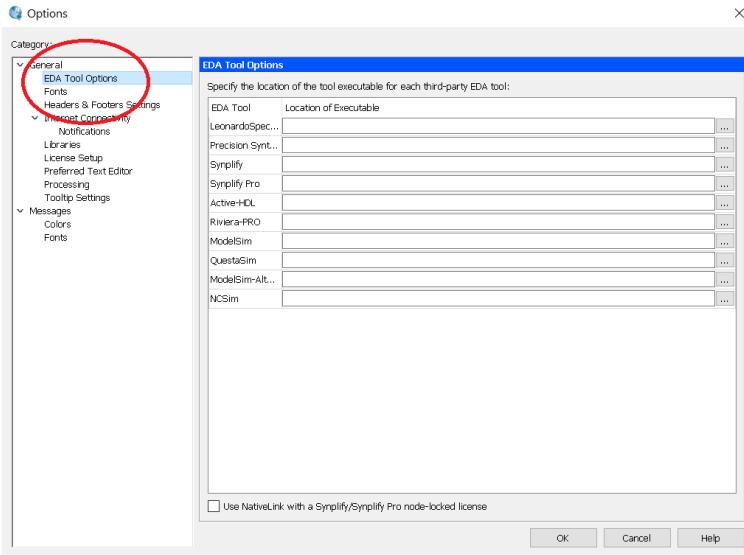
- α) ποιον προσομοιωτή RTL να χρησιμοποιήσει και
- β) ποιο αρχείο testbench να εκτελέσει.

9.1 (A) ΘΕΤΟΥΜΕ ΤΟ PATH ΤΟΥ MODELSIM-ALTERA ΣΤΟ QUARTUS

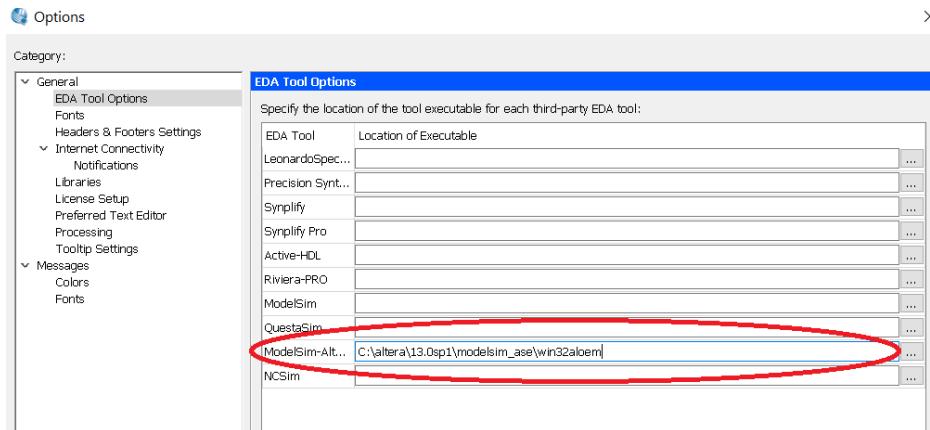
Για το (α) πρέπει να θέσουμε το path του altera modelsim στο quartus. Θυμηθείτε ότι το quartus modelsim είναι front end για πολλά εργαλεία, επομένως δεν ξέρει το ίδιο ότι θέλεις να χρησιμοποιήσεις το modelsim για προσομοίωση (υποστηρίζει και άλλους προσομοιωτές). Για να θέσουμε το path του altera modelsim στο quartus επιλέγουμε tools→options όπως φαίνεται παρακάτω:



Και από το menu των options που εμφανίζεται επιλέγουμε από αριστερά EDA Tool options που φαίνεται παρακάτω:



Τώρα το επόμενο βήμα είναι να θέσουμε το path εκεί στο Modelsim-Altera (ΠΡΟΣΟΧΗ ΟΧΙ ΣΤΟ MODELSIM, αλλά στο MODELSIM-ALTERA, ο λόγος είναι ότι το απλό Modelsim δεν είναι free όπως το Modelsim-altera και δεν το έχουμε!).



Το path λογικά, αν δεν έχετε αλλάξει την εγκατάσταση, θα είναι αυτό που σας γράφω παραπάνω, το επαναλαμβάνω και εδώ:

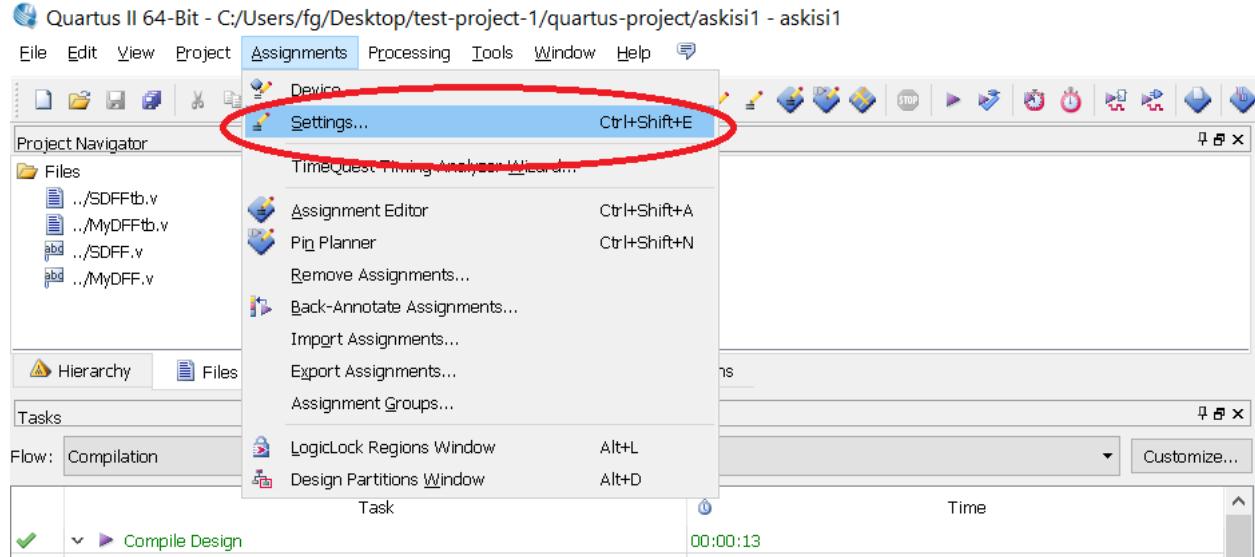
C:\altera\13.0sp1\modelsim_ase\win32aloem. Αν δεν είναι θα πρέπει να το βρείτε με το κουμπάκι που έχει δεξιά (...).

Μόλις το θέσετε πατήστε ok για να αποθηκευθεί.

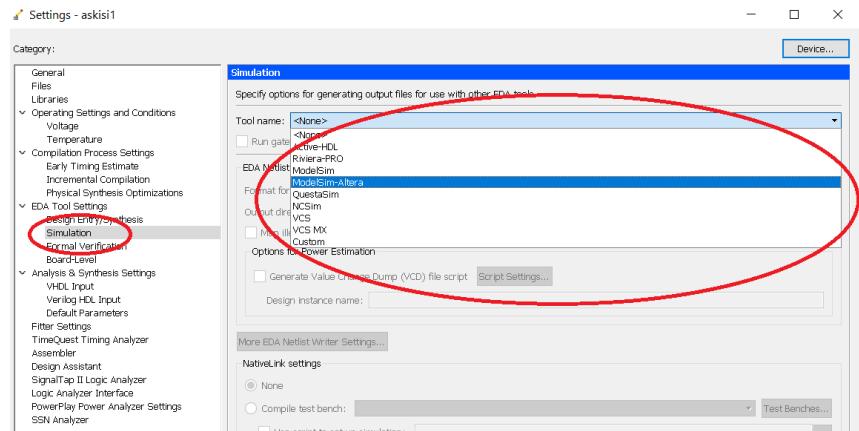
Τώρα μπορούμε να καλέσουμε το Modelsim-altera μέσα από το Quartus!

9.2 (β) ΕΠΙΛΟΓΗ TESTBENCH ΣΤΟ QUARTUS

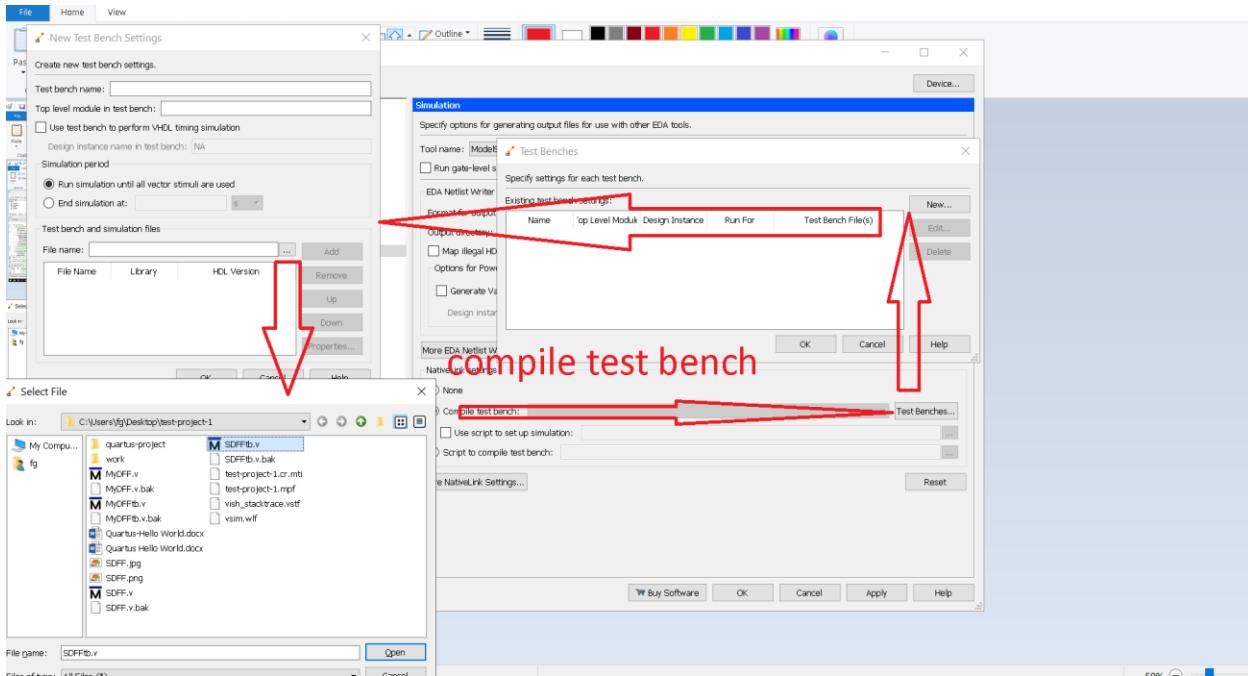
Στο quartus πρέπει να πούμε πιο testbench να εκτελεί κατά την προσομοίωση, όταν θα καλεί το modelsim-quatus. Για να το κάνουμε αυτό αρχικά επιλέγουμε assignments→settings, όπως φαίνεται παρακάτω:



Και στο παράθυρο που θα προκύψει επιλέγουμε Eda tools settings→Simulation, όπως φαίνεται παρακάτω:



Εδώ θα πάμε στο Tool name drop down menu που προκύπτει δεξιά και θα επιλέξουμε το modelsim-altera. Κατά αυτόν τον τρόπο δίνουμε εντολή στο quartus να χρησιμοποιεί το Modelsim-altera ως προσομοιωτή κυκλωμάτων (δείτε ότι έχει και άλλες επιλογές, αυτοί είναι εμπορικοί προσομοιωτές).



Έπειτα δίνουμε το testbench ακολουθώντας τα βέλη στην παραπάνω εικόνα τα οποία μας δείχνουν την διαδικασία:

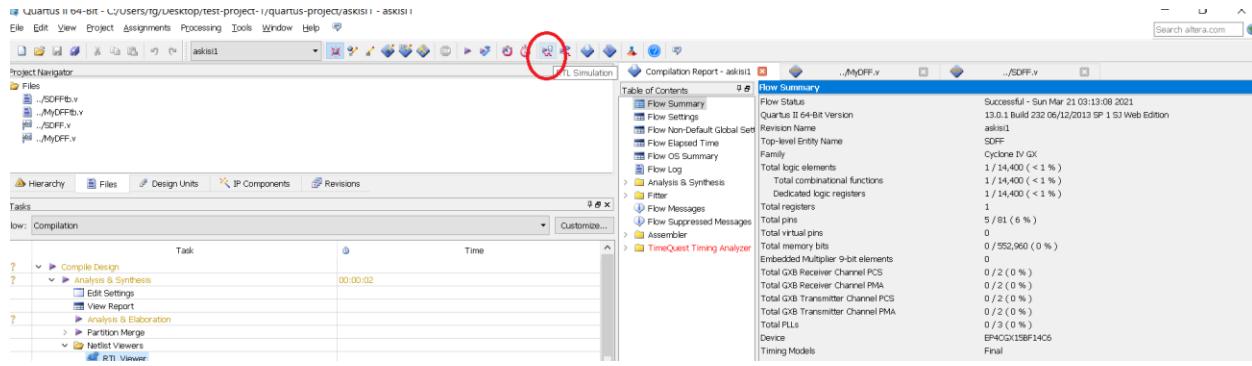
- αρχικά ξεκινάμε με την επιλογή compile test bench
- μετά κλικάρουμε δεξιά στο test benches
- στο παράθυρο test benches που θα ανοίξει επιλέγουμε new
- στο παράθυρο new test bench settings που θα ανοίξει γράφουμε το όνομα του testbench (είναι SDFFtb στο παράδειγμα μας) και επιλέγουμε το κουμπί με τις τρεις τελείες (...) για να διαλέξουμε το HDL αρχείο με το test bench.
- Στο παράθυρο select file επιλέγουμε το test bench.

ΠΡΟΣΟΧΗ: πατήστε apply→ok αλλιώς δεν αποθηκεύονται οι αλλαγές!

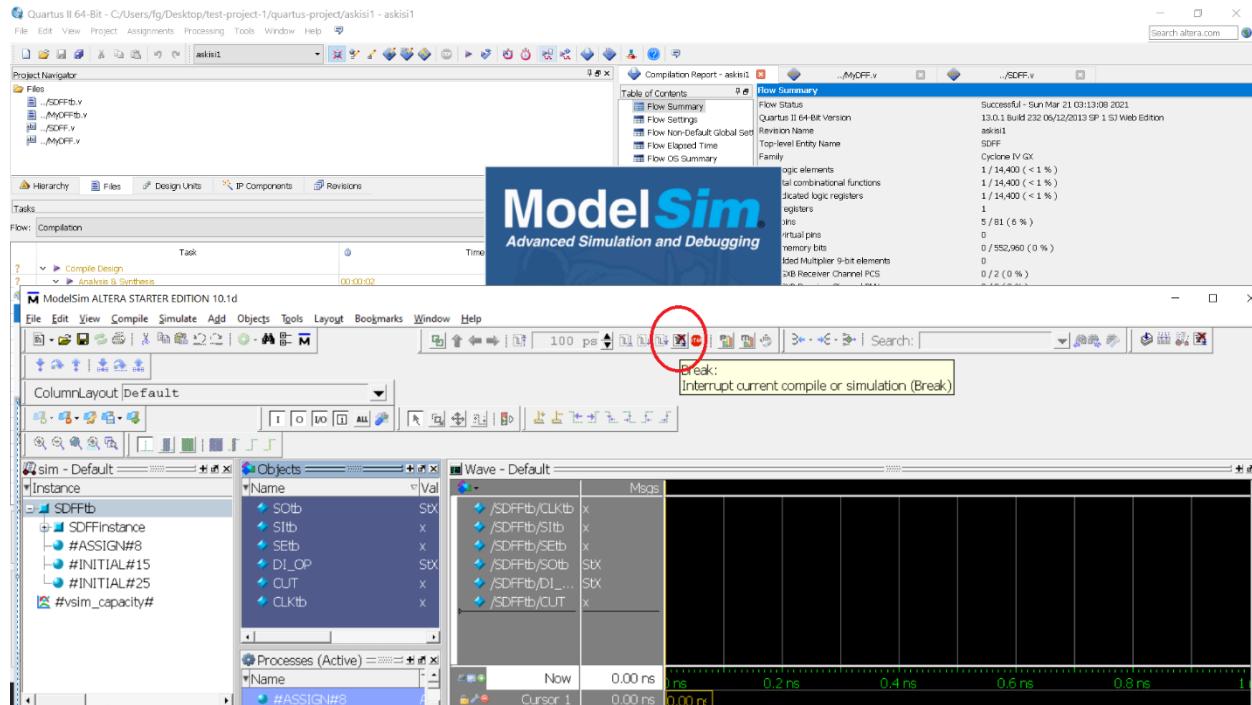
Αν όλα πάνε καλά σημαίνει πως είμαστε έτοιμοι να καλέσουμε το Modelsim-altera με ένα testbench μέσα από το Quartus.

9.3 RTL SIMULATION

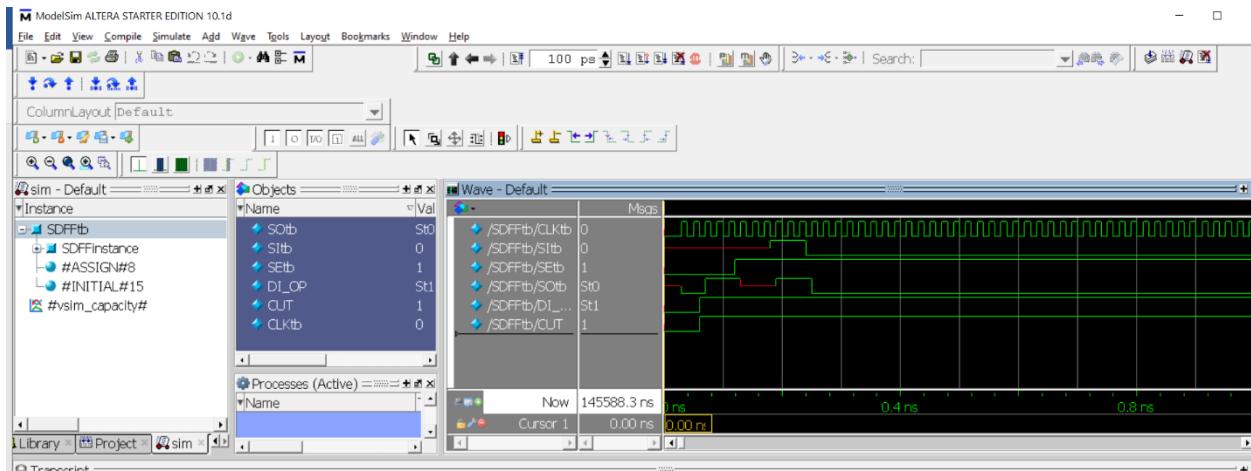
Αν τα παραπάνω έχουν σεταριστεί σωστά μπορούμε να εκτελέσουμε την RTL προσομοίωση επιλέγοντας το κουμπάκι RTL simulation που υπάρχει στην μπάρα επιλογών (προσοχή!!! μην το μπερδέψετε με το gate-level simulation που είναι δίπλα του):



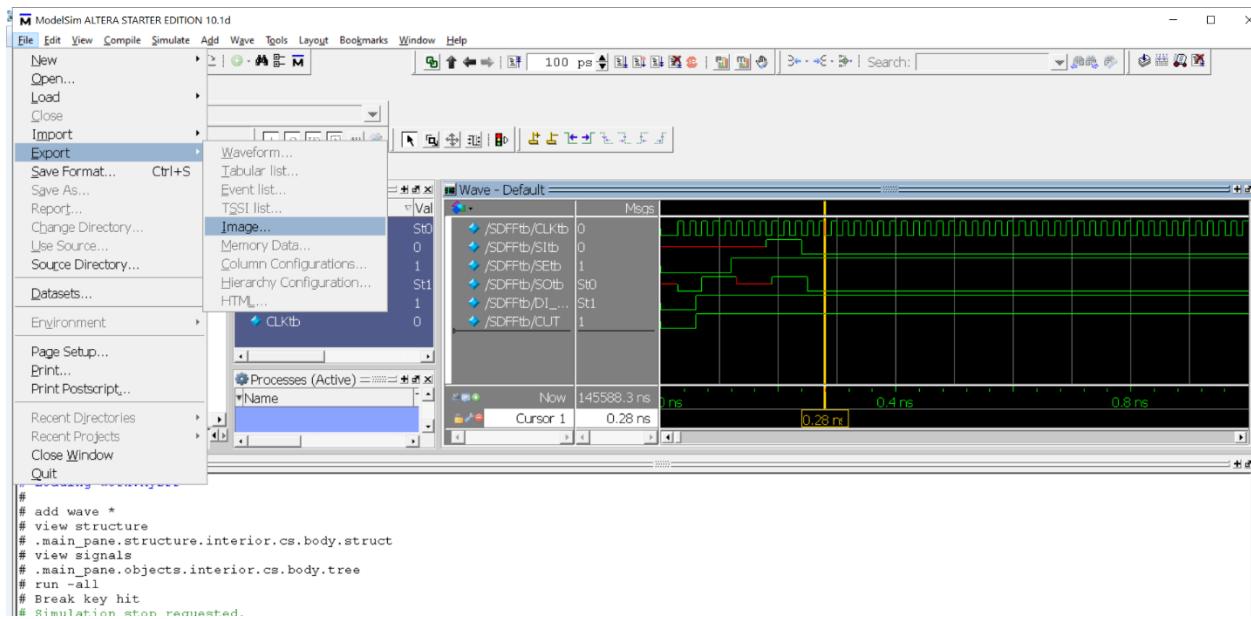
Μόλις το επιλέξουμε θα δούμε το modelsim-altera να εκτελείται:



Μόλις ανοίξει το modelsim εκτελεί αυτόματα το tb και βάζει όλα τα σήματά του στο wave window (δείτε το tutorial του modelsim για λεπτομέρειες σχετικές με το modelsim). Εμείς πρέπει να σταματήσουμε το simulation επιλέγοντας το κουμπί break που φαίνεται παραπάνω (γιατί αλλιώς θα συνεχίσει να εκτελείται επι αορίστου η προσομοίωση και δεν θα μας δείχνει waveforms). Μόλις πατήσουμε break θα δούμε τις κυματομορφές στο παράθυρο waves, τις οποίες μπορούμε να αναλύσουμε μετά κατάλληλα για να δούμε ότι όλα εκτελούνται σωστά (ή όχι), όπως φαίνεται παρακάτω:



Αν ενώ το focus είναι στο παράθυρο wave, επιλέξουμε file → export → image τότε μπορούμε να αποθηκεύσουμε εικόνα με τις κυματομορφές από το παράθυρο wave, όπως φαίνεται παρακάτω:



10 ΕΠΑΝΑΛΗΨΗ ΟΔΗΓΙΩΝ ΓΙΑ ΤΟ MODELSIM ΚΑΙ ΚΑΠΟΙΕΣ ΛΕΜΠΤΟΜΕΡΙΕΣ

Ακολουθούν κάποιες οδηγίες/συμβουλές για το Modelsim, τις οποίες θα βρείτε και στο tutorial του Modelsim:

Η προσομοίωση στην περίπτωση που καλούμε το modelsim από το quartus έχει ήδη ξεκινήσει και έχει βάλει κάποια σήματα ήδη στο waves αυτόματα. Αν θέλουμε μπορούμε να την σταματήσουμε και να την ξανα-ξεκινήσουμε με το restart (χωρίς να βγούμε από το modelsim) και να ακολουθήσουμε την γνωστή μας από το modelsim διαδικασία:



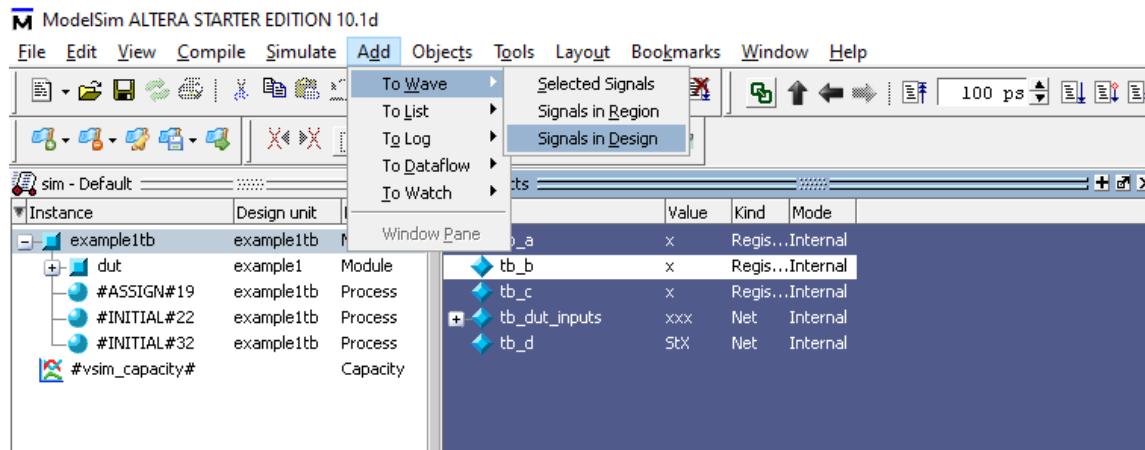
Παράθυρο Sim: Προσέξτε ότι το αριστερά παράθυρο είναι νέο και ονομάζεται Sim – Default. Έχει τα αντικείμενα και τα processes του κώδικά μας ιεραρχικά. Φροντίζουμε να έχουμε επιλεγμένο το testbench εκεί (το example1tb), γιατί θέλουμε να παρατηρήσουμε τι γίνεται σε αυτό.

Παράθυρο Objects: Προσέξτε το κεντρικό μπλε σκούρο παράθυρο που λέγεται Objects, αυτά είναι αντικείμενα του Simulator την ώρα που τρέχει η προσομοίωσή μας.

Παράθυρο Processes: Επίσης προσέξτε το ανοιχτόχρωμο μπλε παράθυρο, που λέγεται Processes, αυτά είναι τα Processes/blocks που είχε το testbench μας.

Σε αυτά τα παράθυρα αν πατήσουμε σε κάποια επιλογή διπλό κλικ, μας πηγαίνει στον κώδικα τους.

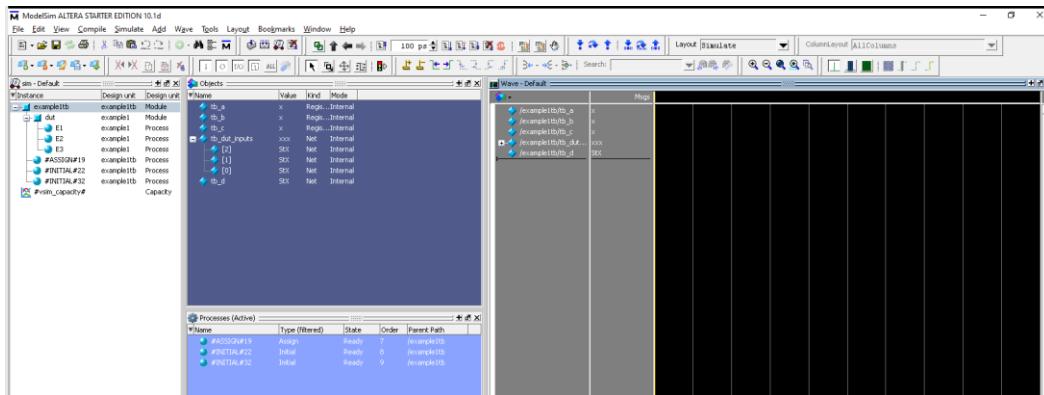
Για να προχωρήσουμε την προσομοίωση (και να καταλάβουμε ότι έχει ξεκινήσει), πρέπει να φτιάξουμε ένα παράθυρο κυματομορφών (wave window) – αυτό μπορεί να υπάρχει ήδη αν έχει ξεκινήσει από το quartus η διαδικασία. Αυτό το κάνουμε επιλέγοντας από το Menu Add→"To Wave"→"All items in Region", όπως φαίνεται στην παρακάτω εικόνα.





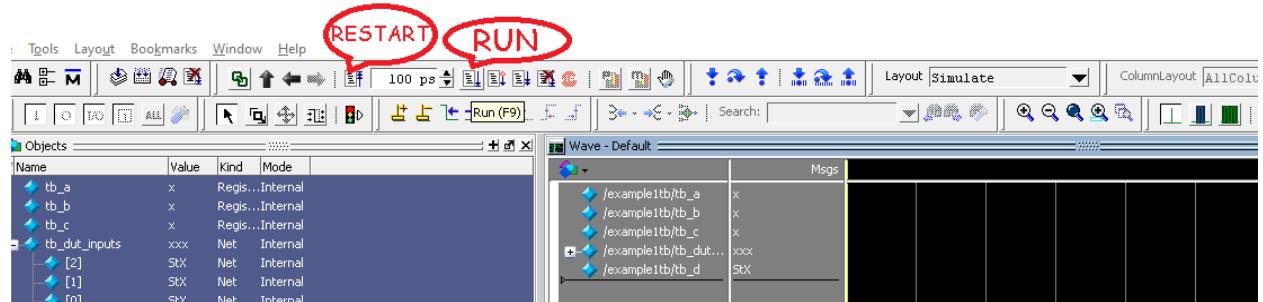
Προσοχή για να δουλέψει σωστά αυτή η επιλογή, πρέπει το στο παράθυρο Sim να είναι επιλεγμένο το testbench, αλλιώς θα μας δείξει τα σήματα του region που είναι επιλεγμένο. Το region επομένως είναι σαν το scope στον προγραμματισμό λογισμικού.

Θα ανοίξει ένα νέο παράθυρο δεξιά που θα ονομάζεται Wave- Default. Εκεί πρέπει να περιέχει τα σήματα του testbench και θα μοιάζει κάπως έτσι:

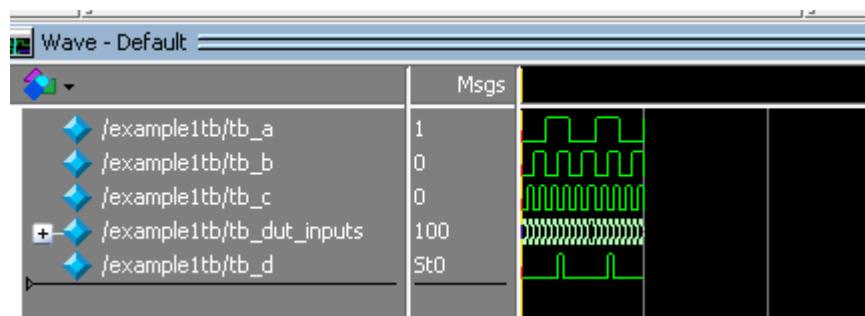


Προσέξτε ότι οι κυμματομορφές είναι κενές γιατί ακόμα είμαστε στην αρχή της προσομοίωσης, ο χρόνος είναι $t=0$.

Επόμενο βήμα είναι να πούμε στον προσομοιωτή να προχωρήσει το χρόνο. Το κάνουμε αυτό με την επιλογή run που φαίνεται παρακάτω:



Η επιλογή αυτή θα προχωρήσει την προσομοίωση κατά όσο χρόνο λέσει το κουτάκι αριστερά της, δηλαδή 100 ps. Μόλις πατήσουμε run προκύπτει το παρακάτω:



Στο παράθυρο αυτό μπορούμε να περιηγηθούμε και αν βρούμε τις τιμές των σημάτων σε κάθε χρονική στιγμή και να ελέγχουμε οπτικά αν όλα τρέχουν σωστά.

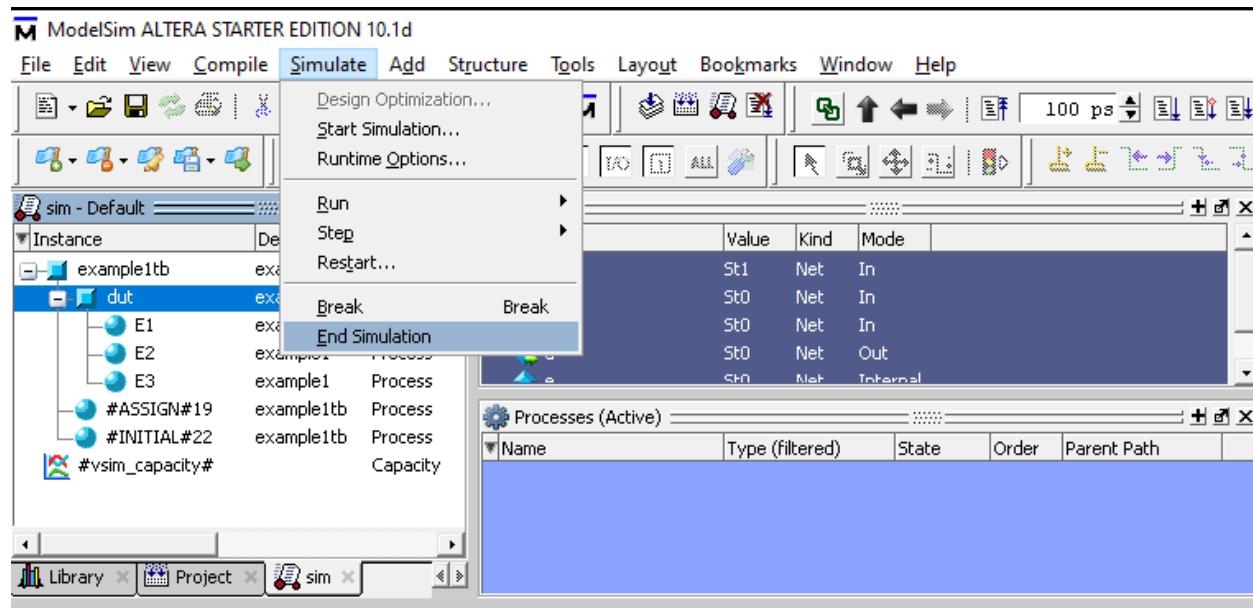


Η περιήγηση γίνεται με το πλήκτρο **ctrl** από το πληκτρολόγιο πατημένο και την ρόδα από το ποντίκι για zoom-in και zoom-out. Επίσης μπορούμε να πατήσουμε περισσότερες από μία φορές το run και να προχωρήσουμε τον χρόνο παρακάτω.

Παρατηρούμε ότι το σήμα **tb_d** που είναι η έξοδος του κυκλώματος **example1** είναι συνήθως στο λογικό '0' και γίνεται λογικό '1' μόνο όταν οι είσοδοι είναι **tb_a=1**, **tb_b=1** και **tb_c=0**, που είναι και η σωστή συμπεριφορά που περιμέναμε από τον πίνακα αληθείας του κυκλώματος μας.



Τερματισμός Προσομοίωσης



Για να τερματίσουμε την προσομοίωση επιλέγουμε **Simulate**→"End Simulation".