

INIAD Computer Architecture

第9回: 中間試験

Mid-term examination

最初に以下を入力してください
Please input the following, first.

- 名前 Name
- 学籍番号 Student ID number

1. 2進数 Binary number

- ① 学籍番号(10進数)の下2桁で表わされる番号Xを求めなさい。
Find the number X represented by the last two digits of the student ID number (decimal number).
例：私の番号が10170987(10)なら、 $X=87$ 。
Example: If my number is 10170987 (10), the number $X = 87$.
- ② Xを「8ビットの2進数」で表わしなさい。
Express X as "8 bit binary number".
- ③ $100-X$ を「8ビットの2進数」で表わしなさい。
Express $100-X$ as "8 bit binary number".
- ④ 10進数で123を「8ビットの2進数」で表わしなさい。
Represent the decimal 123 as "8 bit binary number".
- ⑤ 10進数で-123を「8ビットの符号付き2進数」で表わしなさい。
Represent the decimal -123 as "8 bit signed binary number".
- ⑥ 8ビットの2進数01011001(2) を10進数で表しなさい。
Express the 8-bit binary number 01011001 (2) in decimal.
- ⑦ 8ビットの符号付き2進数10111101(2)を10進数で表わしなさい。
Represent the 8-bit signed binary number 10111101 (2) as a decimal number.
- ⑧ 8ビットの2進数00101101(2)の「2の補数」の求め方を説明しなさい。
Explain how to find the "2's complement" of 8 bit binary number 00101101 (2).

2. 論理ゲートの真理値表 Logic gate truth table

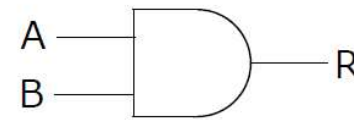
- 2入力ANDゲートの真理値表を次のように

記述することにします：

The truth table of 2-input AND gate is written as follows:

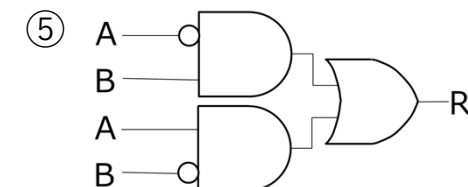
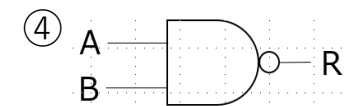
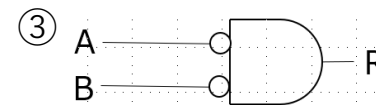
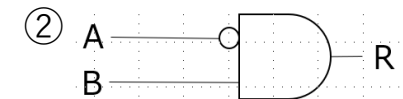
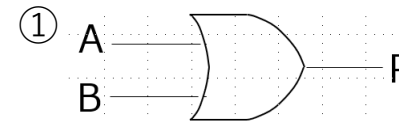
11: 1
10: 0
01: 0
00: 0

2入力ANDゲートとその真理値表



Input A	Input B	Output R
1	1	1
1	0	0
0	1	0
0	0	0

- ① 図①のゲートの真理値表を記述しなさい。
Write the truth table of the gate ①.
- ② 図②のゲートの真理値表を記述しなさい。
Write the truth table of the gate ②.
- ③ 図③のゲートの真理値表を記述しなさい。
Write the truth table of the gate ③.
- ④ 図④のゲートの真理値表を記述しなさい。
Write the truth table of the gate ④.
- ⑤ 図⑤の論理回路の真理値表を記述しなさい。
Write the truth table of the logic circuit ⑤.



3. 加算器の設計 Design of adder

2ビットの2進数A1A0(2)とB1B0(2)の加算器を設計する。
Design an adder of 2-bit binary numbers A1A0 (2)
and B1B0 (2).

- ① A1A0+B1B0=C2C1C0として、表の①の12個の欄を埋めよ。なお、①の12個の値は次のように記述する：
As A1A0 + B1B0 = C2C1C0, fill in the 12 cells in ① of the table. The twelve values of ①, for example, are described as follows:

0 0 0
0 0 1
0 1 0
0 1 1

- ② ②の12個の欄を埋めよ。Fill in the 12 cells in ②.
③ ③の12個の欄を埋めよ。Fill in the 12 cells in ③.

- ④ C2をA1,A0,B1,B0の論理式で表しなさい。ただし、(X and Y) or (Z and W) or …の形の論理式とする。
Express C2 as a logical expression of A1, A0, B1, B0. The logical expression should be in the form of (X and Y) or (Z and W) or ….

A1	A0	+	B1	B0	=	C2	C1	C0
0	0	+	0	0	=	① 0	0	0
0	0	+	0	1	=	0	0	1
0	0	+	1	0	=	0	1	0
0	0	+	1	1	=	0	1	1
0	1	+	0	0	=	②		
0	1	+	0	1	=			
0	1	+	1	0	=			
0	1	+	1	1	=			
1	0	+	0	0	=	③		
1	0	+	0	1	=			
1	0	+	1	0	=			
1	0	+	1	1	=			
1	1	+	0	0	=			
1	1	+	0	1	=			
1	1	+	1	0	=			
1	1	+	1	1	=			

4. 命令コード Instruction code

CPU16の命令コード表を下に示す。The instruction code table of the CPU 16 is shown below.

例) 命令コードが「0000 0101 1010 0110(2)」なら命令記述は「ADD R5,R6」となる。

Ex) If the instruction code is "0000 0101 1010 0110 (2)", the instruction description is "ADD R5, R6".

例) 命令記述が「OR R12,R11」なら命令コードは「0000 1100 1110 1011(2)」となる。

Ex) If the instruction description is "OR R12, R11", the instruction code is "0000 1100 1110 1011 (2)".

- ① 「ADD R0,R2」の命令コードを2進データで示せ。Show the instruction code of "ADD R0, R2" in binary.
- ② 「AND R4,R5」の命令コードを2進データで表わせ。Show the instruction code of "AND R4, R5" in binary.
- ③ 「0000 0000 0010 0011(2)」の命令を示せ。Show the instruction of "0000 0000 0010 0011 (2)".
- ④ 「0000 1000 1110 0111(2)」の命令を示せ。Show the instruction of "0000 1000 1110 0111 (2)".
- ⑤ R0 = 0、R1 = 4、R2 = 8の時に、命令「0000 0000 1010 0001(2)」と命令「0000 0000 1010 0010(2)」を実行した後のR0の値を示せ。
When R0 = 0, R1 = 4, and R2 = 8, the two instructions of "0000 0000 1010 0001 (2)" and "0000 0000 1010 0010 (2)" are executed. Show the value of R0 after the execution.

命令記述 Instruction description	CPU16 命令コード CPU16 Instruction code																命令の機能 Function of the instruction
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0	
ADD Rdest, Rsrc	0	0	0	0	dest				1	0	1	0	src				Rdest + Rsrc → Rdest
SUB Rdest, Rsrc	0	0	0	0	dest				0	0	1	0	src				Rdest - Rsrc → Rdest
AND Rdest, Rsrc	0	0	0	0	dest				1	1	0	0	src				Rdest bit-and Rsrc → Rdest
OR Rdest, Rsrc	0	0	0	0	dest				1	1	1	0	src				Rdest bit-or Rsrc → Rdest

5. CPUの基本構造 Basic structure of CPU

- ① プログラムカウンタ(PC)の機能・役割を説明せよ。
Explain the function / role of the program counter (PC).
- ② 命令デコーダの機能・役割を説明せよ。
Explain the function / role of the instruction decoder.
- ③ ALUの機能・役割を説明せよ。
Explain the function and role of the ALU.
- ④ レジスタの機能・役割を説明せよ。
Explain the function and role of the registers.
- ⑤ CPUの動作におけるクロック信号の役割を説明せよ。
Explain the role of the clock signal in the operation of the CPU.

6. マシンコードの実行 Execution of machine code

図はCPU16の設計例を示す。
The figure shows a design example of the CPU16.

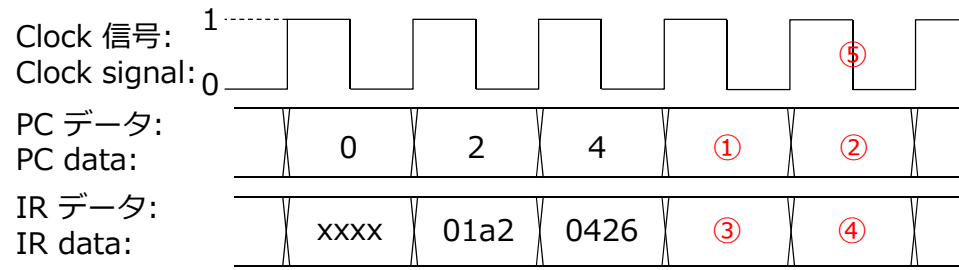
PCとIRはD-FFで、クロックの立ち上がりで同期して値が変わる。CPU16の詳細動作は講義7, 8の説明の通り。
PC and IR are D-FFs, and their values change in synchronization with the rising edge of the clock. Detailed operation of CPU16 is as described in lectures 7 and 8.

次の問いに答えなさい：
Answer the following questions:

- ① クロック期間①のPC値。
PC value in clock period ①.
- ② クロック期間②のPC値。
PC value in clock period ②.
- ③ クロック期間③のIR値。
IR value in clock period ③.
- ④ クロック期間④のIR値。
IR value in clock period ④.
- ⑤ クロック期間⑤にALUで実行されている演算。
Operation executed in ALU in clock period ⑤.

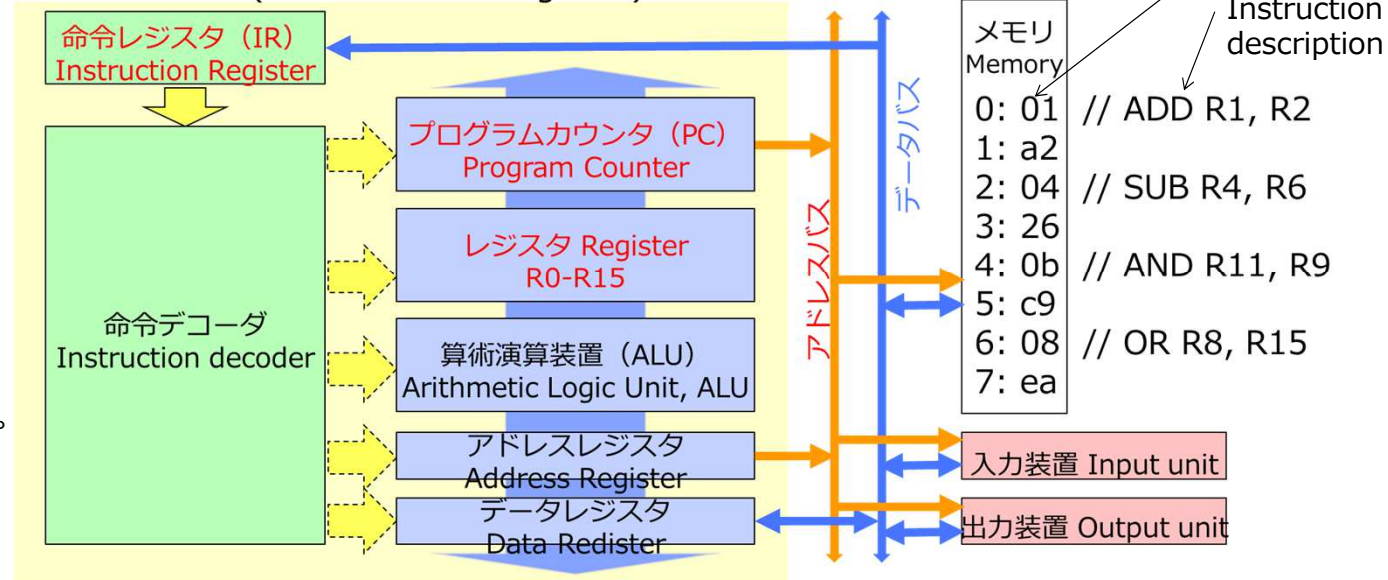
Clock信号に同期して変化するPCデータとIRデータ

PC data and IR data changing in synchronization with the Clock signal.



命令コード
Instruction code
(Hexa-decimal)

CPU (Central Processing Unit)



7. ボーナス問題 Bonus problem

- 「6. マシンコードの実行」に示したCPUのクロック周波数を上げて命令処理性能を向上するには様々な課題がある。どのような課題があるか、議論しなさい。
There are various problems to improve instruction processing performance by increasing the clock frequency for the CPU shown in "6. Machine Code Execution".
Discuss what challenges there are.
- 上記の課題を解決するためのアイデアがあれば、それを説明してください。
If you have some ideas to solve the above problems, explain them.