

1. 2進数 Binary number

- ③ 0111 1011 (2) ④ 1000 0101 (2) ⑤ 89 ⑥ -67  
⑦ 0010 1101 (2) 各ビットを反転して→1101 0010 (2) この値に+1 して→1101 0011 (2)

2. 論理ゲートの真理値表 Logic gate truth table

① 11:1	② 11:0	③ 11:0	④ 11:0	⑤ 11:0
10:1	10:0	10:0	10:1	10:1
01:1	01:1	01:0	01:1	01:1
00:0	00:0	00:1	00:1	00:0

3. 加算器の設計 Design of adder

- |       |       |       |
|-------|-------|-------|
| ① 001 | ② 010 | ③ 011 |
| 010   | 011   | 100   |
| 011   | 100   | 101   |
| 100   | 101   | 110   |
- ④ (A0 and B1 and B0) or (A1 and B1) or (A1 and B1 and B0) or  
(A1 and A0 and B0) or (A1 and A0 and B1) or (A1 and A0 and B1 and B0)

4. 命令コード Instruction code

- ① 0000 0000 1010 0010 (2) ② 0000 0100 1100 0101 (2)  
③ SUB R0, R3 ④ OR R8, R7 ⑤ 12

5. CPU の基本構造 Basic structure of CPU

- ① 次の命令を取ってくるメモリ・アドレスを示す。  
② 命令コードから ALU の制御信号やオペランドのレジスタ番号を生成する。  
③ 命令デコーダからの制御信号で指定された演算を実行する。  
④ ALU の演算に使われるオペランドを格納する。  
⑤ CPU 各部の論理回路が動作の同期をとるための信号。

6. マシンコードの実行 Execution of machine code

- ① 6 ② 8 ③ 0bc9 ④ 08ea ⑤ OR 演算

以上