

**1. THÔNG TIN CHUNG** (General Information)

<b>Tên học phần:</b> (Course name)	Điện tử số (Digital Logic Design)
<b>Mã số học phần:</b> (Course ID)	ET3220
<b>Khối lượng:</b> (Course units)	3(3-0-1-6) <ul style="list-style-type: none"> <li>- Lý thuyết (Lecture): 45 tiết (hours)</li> <li>- Bài tập/BTL (Homework/Team project): 0 tiết</li> <li>- Thí nghiệm (Laboratory): 15 tiết/6 buổi (5 bài)</li> </ul>
<b>Học phần tiên quyết:</b> (Requisite course)	(None)
<b>Học phần học trước:</b> (Required course)	- ET2040 Cấu kiện điện tử (Electronic Devices)
<b>Học phần song hành:</b> (Parallel course)	Không (None)

**2. MÔ TẢ HỌC PHẦN** (Course Description)

Môn học này sẽ trang bị cho sinh viên năm thứ 3 ngành kỹ thuật các kiến thức cơ bản về điện tử số và thiết kế mạch số ở mức cổng. Cụ thể là sinh viên hiểu về đại số Boolean ứng dụng trong điện tử số, các hệ cơ số đếm, cách biểu diễn và các phép toán cơ bản bởi mạch số, mô tả mạch điện tử số và tìm lời giải, cấu trúc mạch logic tổ hợp của các mạch chức năng cơ bản và nâng cao, hiểu về các mạch dây để thiết kế và phân tích chức năng của mạch dây.

(This course is to provide students with basic knowledge of digital logic and its design at logic gate).

electronic circuits, including small signal amplifiers, power amplifiers, operational amplifiers, DC power supplies with linear regulators, and various practically-applied circuits.)

Môn học cũng cung cấp cho sinh viên kỹ năng thực hành và thái độ cần thiết khi làm thực nghiệm, giới thiệu các bước thiết kế và thực hiện mạch điện tử số trên bo mạch cũng như trên phần mềm CAD, và phát triển kỹ năng làm việc nhóm và báo cáo.

(The course also provides students with practical skills and necessary attitudes in order to conduct experiments, introduces to electronic circuit design and implementation processes, and develops teamwork skills)

**3. MỤC TIÊU VÀ CHUẨN ĐẦU RA CỦA HỌC PHẦN** (Course Objectives and Outcomes)

Sinh viên hoàn thành học phần này có khả năng:

(Upon completion of the course, students will be able to:)

<b>Mục tiêu/ CĐR</b> (Objectives/ Outcomes)	<b>Mô tả mục tiêu/Chuẩn đầu ra của học phần</b> (Description of Objectives/Outcomes)	<b>CĐR được phân bổ cho HP/ Mức độ ITU</b> (Outcomes mapping/ ITU level)
<b>[1]</b>	<b>[2]</b>	<b>[3]</b>

<b>Mục tiêu/ CĐR</b> (Objectives/ Outcomes)	<b>Mô tả mục tiêu/Chuẩn đầu ra của học phần</b> (Description of Objectives/Outcomes)	<b>CĐR được phân bổ cho HP/ Mức độ ITU</b> (Outcomes mapping/ ITU level)
<b>M1</b>	<b>Nhận biết được mạch điện số, các hệ cơ số đếm, các cổng logic cơ bản, đại số Boolean biểu diễn cho hàm logic</b> (Identify digital logic, number systems, basic logic gates Boolean algebra and logic function)	1.1.2 (T)
<b>M2</b>	<b>Hiểu về mạch tổ hợp, tối thiểu hóa cho hàm logic</b> (Understand logic circuit, logic simplification)	1.1.2 (U), 1.1.7 (U), 1.2.2 (T)
M2.1	Nhận diện hàm logic, cách tối thiểu hóa cơ bản cho hàm logic và vẽ mạch logic diễn tả cho hàm logic. (Identify logic function, know how to simplify logic function and plot logic circuits) Hiểu các công nghệ thực hiện IC số và cấu trúc các loại IC số thông dụng. (Understand IC technology, and the structure of logic IC) Hiểu chức năng và hoạt động của các khối mạch tổ hợp. (Understand building blocks of combinational circuits)	1.1.2 (U), 1.1.7 (U)
M2.2	Phân tích mạch logic, đưa về dạng biểu thức logic và biểu diễn mạch logic ở các dạng cơ bản khác nhau. (Know how to analyze of a logic circuits, present in various standard format)	1.1.2(U), 1.2.2 (T)
M2.3	Phân tích và thiết kế được các mạch chức năng tổ hợp. (Analyze and design building blocks of combinational circuits)	1.1.2(U), 1.2.2 (T)
<b>M3</b>	<b>Phân tích và thiết kế mạch mạch dãy đồng bộ và không đồng bộ</b> (Analyze and design synchronous and asynchronous sequential circuits)	1.2.2(T), 2.1.1(T), 2.1.2(T)
M3.1	Hiểu cấu tạo và hoạt động của các phần tử nhớ. Hiểu các khối mạch dãy đồng bộ và không đồng bộ có chức năng cơ bản (Understand memory elements, synchronous and asynchronous sequential circuits)	1.2.2 (T)
M3.2	Phân tích và thiết kế các mạch dãy đồng bộ và không đồng bộ theo yêu cầu. (Analyze and design synchronous and asynchronous sequential circuits with a specific function) Các vấn đề mã hóa trạng thái và tối thiểu hóa trạng thái, hazard. (State encoding and state minimization, hazard)	1.2.2 (T), 2.1.1(T), 2.1.2(T)
<b>M4</b>	<b>Phân tích chức năng làm việc của mạch dãy</b> (Analyze the function of a sequential circuit)	2.1.1(T), 2.1.2(T)
M4.1	Nhận dạng được loại mô hình. (Identify the model of sequential circuit)	2.1.1(T), 2.1.2(T)

<b>Mục tiêu/ CĐR</b> (Objectives/ Outcomes)	<b>Mô tả mục tiêu/Chuẩn đầu ra của học phần</b> (Description of Objectives/Outcomes)	<b>CĐR được phân bổ cho HP/ Mức độ ITU</b> (Outcomes mapping/ ITU level)
	Hiểu các bước phân tích chức năng mạch dãy. (Understand steps to analyze a sequential circuits)	
M4.2	Thực hiện các bước phân tích mạch dãy. (Analyze a sequential circuits: step-by-step)	2.1.1(T), 2.1.2(T)
M5	<b>Mô tả thiết kế và thực hiện mạch logic trên máy tính, sử dụng ngôn ngữ mô tả phần cứng</b> (Describe a design of logic circuits on computer-CAD, understand HDL)	1.2.3 (I), 2.1.1(T), 2.1.2(T)
M6	<b>Thực hành trên bo mạch và dùng CAD trong thiết kế mạch điện tử số trên bo mạch thí nghiệm</b> (Practices on the circuit board and CAD to implement on programmable board)	2.5, 3.1, 3.2 (U)

#### 4. TÀI LIỆU HỌC TẬP (Textbooks and References)

##### Giáo trình (Textbooks)

- [1] Jr. Charles H. Roth, Larry L Kinney, *Fundamentals of Logic Design*, 7<sup>th</sup> edition, Cengage Learning, 2013.

##### Sách tham khảo (References)

- [1] Stephen Brown, Zvonko Vranesic, *Fundamentals of Digital Logic with Verilog Design*, 3<sup>rd</sup> edition, McGraw-Hill Education, 2013.
- [2] M. Morris R. Mano, Michael D. Ciletti, *Digital Design: With an Introduction to the Verilog HDL, VHDL, and SystemVerilog*, 6<sup>th</sup> edition, Pearson, 2017.

#### 5. CÁCH ĐÁNH GIÁ HỌC PHẦN (Course Evaluation)

<b>Điểm thành phần</b> (Grading)	<b>Phương pháp đánh giá cụ thể</b> (Evaluation methods)	<b>Mô tả</b> (Description)	<b>CĐR được đánh giá</b> (Evaluated outcomes)	<b>Tỷ trọng</b> (Weights)
[1]	[2]	[3]	[4]	[5]
<b>A1. Điểm quá trình (*)</b> (Progress grading)	<b>A1.1. Bài thi giữa kỳ</b> (Mid-term exam)	Thi viết (Written examination)	M1÷M2	<b>30%</b>
<b>A2. Điểm cuối kỳ</b> (Final-Exam grading)	<b>Bài thi cuối kỳ</b> (Final examination) (50 → 80%)	Thi viết (Written examination)	M1÷M4	<b>70%</b>
<b>A3. Điểm bài thí nghiệm</b> (Lab grading)	<b>Hoàn thành các bài thí nghiệm</b> Completion of Lab experiments and report	Thí nghiệm trên lab và báo cáo (Lab experiments and report)	M2, M5, M6	<b>Passed/ Not-passed</b>

\* Điểm quá trình sẽ được điều chỉnh bằng cách cộng thêm điểm chuyên cần. Điểm chuyên cần có giá trị từ **-2 đến +1**, theo Quy chế Đào tạo đại học hệ chính quy của Trường ĐH Bách khoa Hà Nội.

(\* Progress grades can be adjusted by adding class-attendance point in the range of -2 to +1, according to the Regulations of Undergraduate Education of Hanoi University of Science and Technology.)

## 6. KẾ HOẠCH GIẢNG DẠY (Teaching Plan)

### 6.1. Kế hoạch giảng dạy về lý thuyết và bài tập (Lecture/homework teaching plan):

Tuần (Week)	Nội dung (Contents)	CĐR học phần (Course outcomes)	Hoạt động dạy và học (Activities)	Bài đánh giá (Evaluation methods)
[1]	[2]	[3]	[4]	[5]
1	<b>Chương 1. Cơ bản điện tử số</b> <i>(Introduction to basic digital logic)</i> 1.1. Hệ thống số và tương tự. <i>(Introduction to analog electronic circuits and their applications)</i> 1.2. Các hệ cơ số đếm và biểu diễn. <i>(Number systems and position representation)</i> 1.3. Các mã nhị phân. <i>(binary codes)</i> 1.4. Các cổng logic cơ bản (AND, OR, NOT, NOR, NAND, XOR, XNOR). <i>(Basic logic gates)</i> 1.5. Đại số Boolean và hàm logic. <i>(Boolean algebra and logic function)</i> 1.6. Định lý mở rộng Shannon. <i>(Extended Shannon's theorem)</i>	M1, M2, M6,	Giảng bài (Lecture)	A1, A2, A3
2	<b>Chương 2: Hệ logic tổ hợp</b> <i>(Combinational logic)</i> 2.1. Định nghĩa mạch tổ hợp. <i>(Definition of logic function)</i> 2.1.1 Biểu diễn hàm logic: Bảng chân lý. <i>(Representation of logic function: truth table)</i> 2.1.2 Mạch hai mức AND-OR và OR-AND. <i>(Two-level circuits: AND-OR và OR-AND)</i> 2.2. Tối thiểu hoá các hàm logic. <i>(Minimization of logic function)</i> 2.2.1. Tối thiểu bằng bảng Karnaugh. <i>(Karnaugh map)</i> 2.2.2. Hàm không đầy đủ (có giá trị không xác định - don't care). <i>(Incomplete function: don't care)</i>	M1, M2	Đọc trước tài liệu; <i>(Reading before class)</i>  Giảng bài; <i>(Lecture)</i>	A1, A2, A3
3	2.3. Các phương pháp tối thiểu hóa có hỗ trợ bởi máy tính. <i>(Methods of minimization with PC)</i> 2.3.1 Implicant và Prime Implicant. <i>(Implicant and prime implicant)</i> 2.3.2 Biểu diễn của hàm tối ưu hóa. <i>(The form of minimal function)</i>	M1, M2, M6	Đọc trước tài liệu; <i>(Reading before class)</i>	A1, A2, A3

<b>Tuần</b> (Week)	<b>Nội dung</b> (Contents)	<b>CĐR học phần</b> (Course outcomes)	<b>Hoạt động dạy và học</b> (Activities)	<b>Bài đánh giá</b> (Evaluation methods)
<b>[1]</b>	<b>[2]</b>	<b>[3]</b>	<b>[4]</b>	<b>[5]</b>
	2.3.3 Phương pháp Quine-McCluskey. ( <i>Quine-McCluskey method</i> )		Giảng bài; ( <i>Lecture</i> ) Bài tập minh họa ( <i>Exercises</i> )	
4	2.3.4 Giải thuật Petrick. ( <i>Petrack algorithm</i> ) 2.3.5 Các giải thuật tối ưu khác. ( <i>Other algorithms</i> ) 2.4 Các ví dụ tối ưu hóa hàm logic. ( <i>Examples of minimization</i> )	M1, M2	Đọc trước tài liệu; ( <i>Reading before class</i> ) Giảng bài; ( <i>Lecture</i> ) Bài tập minh họa ( <i>Exercises</i> )	A1, A2, A3
5	2.4.Công nghệ thực hiện mạch số. ( <i>Digital IC technologies</i> ) 2.4.1 Công nghệ TTL và CMOS. ( <i>TTL and CMOS</i> ) 2.4.2 SSI, MSI, LSI, VLSI. ( <i>SSI, MSI, LSI, VLSI</i> ) 2.4.3 Cấu trúc của vi mạch lập trình được: PAL, PLA, CPLD, FPGA. ( <i>Structure of Programmable Logic: PAL, PLA, CPLD, FPGA</i> ) 2.5. Tổng hợp các mạch logic tổ hợp . ( <i>Synthesis of combinational circuit</i> ) 2.5.1. Mạch nhiều đầu ra. ( <i>Multiple output circuits</i> ) 2.5.2. Các mạch dưới dạng NAND-NAND và NOR-NOR. ( <i>Circuits of NAND-NAND and NOR-NOR</i> ) 2.6. Hazard trong hệ logic tổ hợp. ( <i>Hazard in combinational circuits</i> ) 2.7. Các ví dụ. ( <i>Examples</i> )	M1, M5, M6	Đọc trước tài liệu; ( <i>Reading before class</i> ) Giảng bài; ( <i>Lecture</i> ) Bài tập minh họa ( <i>Exercises</i> )	A1, A2, A3

<b>Tuần</b> (Week)	<b>Nội dung</b> (Contents)	<b>CĐR học phần</b> (Course outcomes)	<b>Hoạt động dạy và học</b> (Activities)	<b>Bài đánh giá</b> (Evaluation methods)
<b>[1]</b>	<b>[2]</b>	<b>[3]</b>	<b>[4]</b>	<b>[5]</b>
6	<p>2.8.Các khối mạch logic tổ hợp cơ bản. (Building blocks of combinational circuits)</p> <p>2.8.1.Các bộ cộng, trừ. (adder and subtractor)</p> <p>2.8.2.Bộ nhân. (Multiplier)</p> <p>2.8.3. Bộ ghép kênh, tách kênh (Mux/Demux) và giải mã chọn. (Multiplexer, demultiplexer, selection decoder)</p> <p>2.8.4 ALU. (ALU)</p> <p>2.8.5. Các bộ mã và giải mã (Encoder/decoder) khác. (Other encoders/decoders)</p> <p>2.8.6. Bộ so sánh. (comparator)</p>	M1, M2	<p>Đọc trước tài liệu; (Reading before class)</p> <p>Giảng bài; (Lecture)</p> <p>Bài tập minh họa (Exercises)</p>	A1, A2, A3
7	<p><b>Chương 3. Hệ mạch logic dãy</b> (Sequential circuit)</p> <p>3.1.Mô hình mạch logic dãy. (model of sequential circuit)</p> <p>3.1.1.Định nghĩa. (definition)</p> <p>3.1.2. Biểu diễn mạch dãy. (representation)</p> <p>3.2.Các loại phần tử nhớ. (memory elements)</p> <p>3.2.1. Các chốt : SR, D. (SR, D latches)</p> <p>3.2.2. Các Flip-flops: SR, D, JK, T. (Flip-flops: SR, D, JK, and T)</p> <p>3.2.3 Đặc tính của Flip-flop nhạy sườn. (Characteristic of edge-triggered flip-flop)</p>	M1÷M3	<p>Đọc trước tài liệu; (Reading before class)</p> <p>Giảng bài; (Lecture)</p> <p>Bài tập minh họa (Exercises)</p>	A2, A3
8	<p>3.3. Các mạch dãy cơ bản. (Basic building block of sequential circuits)</p> <p>3.3.1. Thanh ghi. (register)</p> <p>3.3.2. Thanh ghi dịch. (shift register)</p> <p>3.3.3. Các loại bộ đếm. (counters)</p> <p>3.3.4. Hàng đợi FILO (ngăn xếp). (FILO-stack)</p> <p>3.3.5. Hàng đợi FIFO. (FIFO-stack)</p>	M1÷ M3	<p>Đọc trước tài liệu; (Reading before class)</p> <p>Giảng bài; (Lecture)</p> <p>Bài tập minh họa (Exercises)</p>	A2, A3
9	<p>3.4.Thiết kế mạch dãy đồng bộ (Design of synchronous sequential circuit)</p> <p>3.4.1.Các mô hình máy trạng thái hữu hạn (FSM): Moore, Mealy. (FSM in Moore and Mealy)</p> <p>3.4.2. Các bước thiết kế và các ví dụ.</p>	M1÷ M3	<p>Đọc trước tài liệu; (Reading before class)</p>	A2, A3

Tuần (Week)	Nội dung (Contents)	CĐR học phần (Course outcomes)	Hoạt động dạy và học (Activities)	Bài đánh giá (Evaluation methods)
[1]	[2]	[3]	[4]	[5]
	<i>(Step-by-step design and examples)</i> 3.4.3. Các vấn đề về mã hóa và tối thiểu hóa trạng thái. <i>(state encoding and state minimization)</i>		Giảng bài; <i>(Lecture)</i> Bài tập minh họa <i>(Exercises)</i>	
10	3.5. Thiết kế mạch logic dãy không đồng bộ. <i>(Design of asynchronous sequential circuit)</i> 3.5.1. Gán trạng thái. <i>(State assignment)</i> 3.5.2. Bảng kích và hàm đầu ra. <i>(Excitation table and output function)</i> 3.5.3. Hazard trong mạch dãy không đồng bộ. <i>(Hazard in asynchronous sequential circuit)</i>	M1 ÷ M3	Đọc trước tài liệu; <i>(Reading            before            class)</i> Giảng bài; <i>(Lecture)</i> Bài tập minh họa <i>(Exercises)</i>	A2, A3
11	3.6. Phân tích mạch dãy đồng bộ. <i>(Analysis of synchronous sequential circuit)</i> 3.6.1. Nhận diện mô hình của mạch điện. <i>(Identification of model)</i> 3.6.2. Thực hiện các bước phân tích. <i>(Step-by-step analysis)</i> 3.6.3. Các ví dụ minh họa. <i>(Examples)</i>	M1 ÷ M4	Đọc trước tài liệu; <i>(Reading            before            class)</i> Giảng bài; <i>(Lecture)</i> Bài tập minh họa <i>(Exercises)</i>	A2, A3
12	<b>Chương 4. Thiết kế mạch trên máy tính            (CAD)</b> <i>(Circuit design using PC-CAD)</i>  <i>(6LT + 2BT)</i> 4.1. Các bước thiết kế. <i>(Designing steps)</i> 4.2. Công cụ hỗ trợ thiết kế. <i>(Tools for design)</i> 4.3. Một số ví dụ thiết kế dùng CAD. <i>(examples of design using CAD)</i> 4.4. Giới thiệu về ngôn ngữ mô tả phần cứng. <i>(introduction to HDL)</i> 4.5. Cấu trúc của một chương trình. <i>(structure of a program)</i> 4.6. Các kiểu dữ liệu và tín hiệu. <i>(data type and signal)</i> 4.7. Các toán tử.	M5	Đọc trước tài liệu; <i>(Reading            before            class)</i> Giảng bài; <i>(Lecture)</i> Bài tập minh họa <i>(Exercises)</i>	A2, A3

<b>Tuần</b> (Week)	<b>Nội dung</b> (Contents)	<b>CDR học phần</b> (Course outcomes)	<b>Hoạt động dạy và học</b> (Activities)	<b>Bài đánh giá</b> (Evaluation methods)
[1]	[2]	[3]	[4]	[5]
	(operators) 4.8 Các ví dụ về một chương trình. (examples of programs)			
13	4.9. Các cấu trúc điều khiển if, case, for. (control statement: if, case, for) 4.10. Các khai báo trong chương trình. (declarations) 4.11. Cách tổ chức chương trình, thủ tục và hàm. (program organization, procedure and function)	M5	Đọc trước tài liệu; (Reading before class) Giảng bài; (Lecture) Bài tập minh họa (Exercises)	A2, A3
14	4.12. Chương trình mô tả mạch tổ hợp. (programs for combinational circuit) 4.13. Chương trình mô tả các mạch tuần tự. (programs for sequential circuit) 4.14. Chương trình mô tả FSM. (programs for FSM) 4.15. Ví dụ về chương trình mô tả FSM. (Examples)	M5	Đọc trước tài liệu; (Reading before class) Giảng bài; (Lecture) Bài tập minh họa (Exercises)	A2, A3
15	<b>Tổng kết và ôn tập</b> (Summary and Revision)	M1÷M5		

## 6.2. Kế hoạch giảng dạy thí nghiệm (Lab teaching plan)

<b>Tuần</b> (Week)	<b>Nội dung</b> (Contents)	<b>CDR học phần</b> (Course outcomes)	<b>Hoạt động dạy và học</b> (Activities)	<b>Bài đánh giá</b> (Evaluation methods)
[1]	[2]	[3]	[4]	[5]
1	<b>Bài thí nghiệm số 1:</b> Dùng các IC chứa các cổng AND, OR, NOR, NOT, NAND, NOR, XOR thực hiện mạch điện tử theo hàm logic cơ bản: (Understand and use the basic logic gates AND, OR, NOR, NOT, NAND, NOR, XOR and functions) - Lắp ráp theo đúng hàm logic đã cho. (implement predefined logic functions) - Sử dụng các biểu thức của đại số Boolean, dùng bảng Karnaugh để rút gọn và lắp ráp theo biểu thức nhận	M1, M2, M6	Đọc trước tài liệu; (Reading before class and do exercise at home) Giảng bài và hướng dẫn thực hành trên các mô-đun và thiết bị đo kiểm (Lecture and experimental guidance on module	A2, A3



Tuần (Week)	Nội dung (Contents)	CDR học phần (Course outcomes)	Hoạt động dạy và học (Activities)	Bài đánh giá (Evaluation methods)
[1]	[2]	[3]	[4]	[5]
	<p>được. So sánh kết quả với kết quả tạo ra từ mạch ban đầu. (Use Boolean algebra equations and Karnaught map to minimize and then implement logic functions. Compare with the original functions of circuits)</p> <ul style="list-style-type: none"> <li>- Biến đổi hàm về dạng NOR-NOR và NAND-NAND rồi lắp mạch. So sánh kết quả với kết quả tạo ra từ mạch ban đầu. (transform a logic function into the format of NOR-NOR and NAND-NAND).</li> <li>- Đưa tín hiệu logic vào và hiển thị trạng thái logic kết quả của từng bước trên các LED đơn. (Test the function of circuits and view the result on elements of LEDs)</li> </ul>		and evaluation device)	
2	<p><b>Bài thí nghiệm số 2:</b> Thiết kế mạch điện cho hàm logic tổ hợp: (Design and implement for a combinational logic functions)</p> <ul style="list-style-type: none"> <li>- Thực hiện mạch giải mã cho LED 7 thanh dùng IC 74LS47 và 74LS48. (Understand the function of 7-segment LED drivers and its operation)</li> <li>- Thiết kế mạch giải mã chọn 2 đầu vào, 4 đầu ra. Hiển thị trạng thái đầu vào và đầu ra trên đèn LED đơn. (Design and implement the decoder 2-4. View the output on the elements of LEDs)</li> <li>- Thiết kế bộ ghép kênh 2 đầu vào, 1 đầu ra và mở rộng thành bộ ghép kênh 4 đầu vào, 1 đầu ra. Hiển thị trạng thái đầu vào và đầu ra trên đèn LED đơn. (Design and implement the 2-1 multiplexer and extending to 4-1 multiplexer. View the output on elements of LEDs)</li> <li>- Thiết kế mạch cho bộ cộng đầy đủ hiển thị kết quả ra đèn LED đơn. Mở rộng thành bộ cộng 4 bit và hiển thị kết quả trên LED 7 thanh. (Design and implement a full adder and view the result on elements of LEDs. Extend to the 4-bit adder).</li> <li>- Thiết kế mạch cho bộ cộng/trừ 4 bit số nguyên không dấu biểu diễn dưới dạng mã bù 2. Hiển thị kết quả trên LED 7 thanh. (Design and implement 4-bit adder/subtractor with the two's complement representation and view the result on 7-segment LEDs)</li> </ul>	M1, M2, M6	<p>Đọc trước tài liệu và làm bài tập ở nhà theo tài liệu hướng dẫn. (Reading before class and do exercise at home)</p> <p>Giảng bài và hướng dẫn thực hành trên các mô-đun và thiết bị đo kiểm (Lecture and experimental guidance on module and evaluation device))</p>	A2, A3

Tuần (Week)	Nội dung (Contents)	CDR học phần (Course outcomes)	Hoạt động dạy và học (Activities)	Bài đánh giá (Evaluation methods)
[1]	[2]	[3]	[4]	[5]
	<ul style="list-style-type: none"> <li>Thực hiện mạch cho bộ so sánh hai số không dấu. <i>(Design and implement the unsigned two-bit comparator)</i></li> </ul>			
3	<p><b>Bài thí nghiệm số 3:</b> Tìm hiểu chức năng và hoạt động của các Flip-Flop SR, D, T, JK. <i>(Understand flip-flops SR, D, T, JK and its operation)</i></p> <ul style="list-style-type: none"> <li>Kiểm tra chức năng của các Flip-Flop đơn thông qua mạch điện cho trước. <i>(investigate the function of flip-flops by means of a predefined circuits)</i></li> <li>Ghép các Flip-flop thành khối chức năng theo yêu cầu. <i>(Combine flip-flop to have a building block)</i></li> </ul>	M1÷M3, M6	<p>Đọc trước tài liệu và làm bài tập ở nhà theo tài liệu hướng dẫn. <i>(Reading before class and do exercise at home)</i></p> <p>Giảng bài và hướng dẫn thực hành trên các mô-đun và thiết bị đo kiểm <i>(Lecture and experimental guidance on module and evaluation device)</i></p>	A2, A3
4	<p><b>Bài thí nghiệm số 4:</b> Thiết kế mạch dãy (FSM) với đề bài được mô tả. Đề bài có thể được thay đổi. Một số ví dụ có thể lựa chọn để thực hiện:</p> <ul style="list-style-type: none"> <li><i>(Design and implement FSM for given questions. The questions can be changed yearly. Below is some examples, but not limited to)</i></li> <li>Yêu cầu thiết kế bộ đếm tăng/giảm vòng tròn 4 bit, có chức năng nạp song song, đầu ra Z=1 khi bộ đếm có giá trị X nào đó. Hiển thị kết quả đếm trên các LED đơn và LED 7 thanh. <i>(Design and implement a cyclic 4-bit up/down counter, with parallel load, the output Z=1 as the value of counter equal to some X. View the output of counter on 7-segment LEDs)</i></li> <li>Yêu cầu thiết kế mạch điện thực hiện việc đếm tăng/giảm vòng tròn với 2 đầu vào (mỗi đầu vào thể hiện cho một giá trị cụ thể nào đó, ví dụ 1 và 2). Ban đầu giá trị bằng 0, nếu nhấn nút nào thì bộ đếm sẽ cộng thêm/hoặc trừ đi số đó. Bộ đếm có giá trị tối đa là B và tối thiểu là A. Hiển thị số đếm trên các LED phù hợp. <i>(Design and implement a cyclic up/down counter (each input represents for</i></li> </ul>	M1÷M4, M6	<p>Đọc trước tài liệu và làm bài tập ở nhà theo tài liệu hướng dẫn. <i>(Reading before class and do exercise at home)</i></p> <p>Giảng bài và hướng dẫn thực hành trên các mô-đun và thiết bị đo kiểm <i>(Lecture and experimental guidance on module and evaluation device)</i></p>	A2, A3

Tuần (Week)	Nội dung (Contents)	CDR học phần (Course outcomes)	Hoạt động dạy và học (Activities)	Bài đánh giá (Evaluation methods)
[1]	[2]	[3]	[4]	[5]
	<i>a value of count to be up/down, e.g. 1 and 2). At first, the count value is equal to zero. If a button is pressed, the counter increase/decrease a corresponding value. The counter is in the range A to B. View the result on the appropriate LED)</i>			
5	<b>Bài thí nghiệm số 4: tiếp theo:</b> <i>(continues..)</i> <ul style="list-style-type: none"> <li>- Yêu cầu thiết kế mạch phát hiện chuỗi bit có 1 đầu vào và 1 đầu ra. Đầu ra Z=1 nếu phát hiện thấy chuỗi bit vào theo mẫu nào đó. <i>(Design and implement a detector of bit patterns with single input and single output. If a pattern of bit sequence is detected, the output is of 1. View the result on LEDs)</i></li> <li>- Hãy kiểm tra lại chức năng và hoạt động của mạch dùng phương pháp phân tích mạch. <i>(Analysis the designed circuit to confirm the operation of the design)</i></li> </ul>			
6	<b>Bài thí nghiệm số 5: Lập trình tổng hợp mạch trên CAD.</b> <i>(Program and synthesize circuits using CAD)</i> Yêu cầu: <i>(requirements)</i> <ul style="list-style-type: none"> <li>- Cho biểu thức hàm logic tổ hợp, dùng ngôn ngữ mô tả phần cứng để thực hiện và kiểm tra hoạt động của mạch điện trên mô phỏng và trên mạch cứng FPGA. <i>(make a program using HDL to implement on FPGA and test its function using simulation)</i></li> </ul> Cho FSM lấy từ một trong các bài tập ở Bài thí nghiệm số 4, đưa FSM này vào CAD và tổng hợp mạch điện cho FPGA. Mô phỏng kiểm tra kết quả. <i>(For a FSM in Practice 4, make a program using HDL in CAD)</i>	M5, M6	Đọc trước tài liệu và làm bài tập ở nhà theo tài liệu hướng dẫn. <i>(Reading before class and do exercise at home)</i> Giảng bài và hướng dẫn thực hành trên các mô-đun và thiết bị đo kiểm <i>(Lecture and experimental guidance on module and evaluation device)</i>	A2, A3

## 7. QUY ĐỊNH CỦA HỌC PHẦN *(Course Requirement)*

(Các quy định của học phần nếu có)

## 8. NGÀY PHÊ DUYỆT *(Approved Date)*: .....

Chủ tịch Hội đồng

Nhóm xây dựng đề cương

## 9. QUÁ TRÌNH CẬP NHẬT (Update Reference)

Lần cập nhật	Nội dung điều chỉnh	Ngày tháng được phê duyệt	Áp dụng từ kỳ/khóa	Ghi chú
1	.....			
2	.....			

## 10. NỘI DUNG CẬP NHẬT SO VỚI ĐỀ CƯƠNG TRƯỚC ĐÓ

- **Nội dung chuyên môn:**
  - + Bỏ phần FSMD
  - + Bổ sung phần phân tích mạch điện
- **Phương pháp giảng dạy:**
  - + Lý thuyết kèm thực hành
- **Bài thí nghiệm:** Thay đổi nội dung các bài thí nghiệm