#### ĐỀ THI MÔN

## THỰC TẬP THIẾT KẾ HỆ THỐNG VÀ VI MẠCH TÍCH HỢP

### Thời gian: 180 phút

### Câu 1: (25 điểm)

Thiết kế mạch giải mã từ 4 ngõ vào sang 16 ngõ ra mức thấp, có ngõ vào cho phép  $\overline{E}$  từ các bộ giải mã từ 2 ngõ vào sang 4 ngõ ra mức thấp có ngõ vào cho phép tích cực mức thấp. Giả sử khi ngõ cho phép không tích cực thì ngõ ra là X.

# Câu 2: (60 điểm)

Thiết kế thanh ghi dịch 8 bit theo phương pháp cài đặt các D-FF có xung CLK tác động cạnh xuống, có  $\overline{CLR}$  để xóa các ngõ ra Q và  $\overline{PRE}$  để đặt trước các ngõ Q, theo yêu cầu sau:

- Xung CLK được lựa chọn bởi SW0 tương ứng hai tần số 4 Hz và 10 Hz. Giả sử xung clock nội là 2 MHz.
- Hai công tắc SW2, SW1 chọn mode: Mode 1: sáng dần lên từ phải sang trái; mode 2: điểm sáng điểm tối dịch xen kẽ từ phải qua trái; mode 3: hai điểm sáng và hai điểm tối dịch xen kẽ từ phải sang trái; mode 4: sáng dần lên từ trong ra ngoài và tắt dần từ trong ra ngoài.
- Công tắc SW3 có chức năng dừng PAUSE.

### Câu 3: (15 điểm)

