

به نام خدا



دانشگاه صنعتی اصفهان

معماری کامپیوتر- تمرین سری اول

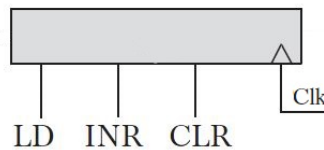
موعد تحویل: شنبه ۵ اسفند ۱۴۰۲

۱. در محیط پروتئوس یک رجستر ۸ بیتی طراحی کنید که قابلیت‌های زیر را داشته باشد:

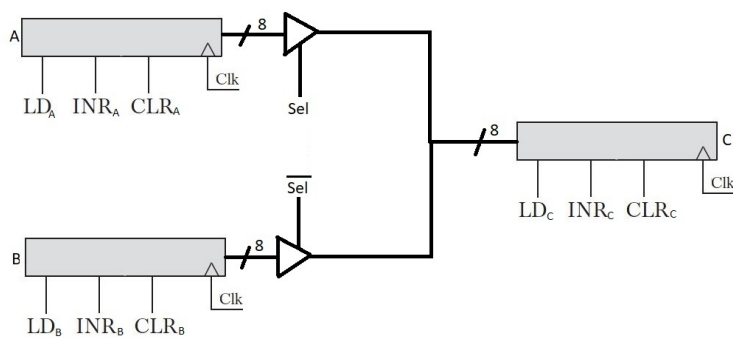
الف- بارگذاری موازی (از طریق یک پایه به نام LD)

ب- افزایش یک واحدی (از طریق یک پایه به نام INR)

ج- پاک کردن بیتها (از طریق یک پایه به نام CLR)



۲. با طراحی یک گذرگاه با عرض مناسب، همانند شکل زیر مسیری ایجاد کنید تا از طریق یک سیگنال کنترلی امکان انتقال محتوای یکی از دو رجستر A یا B را به رجستر C فراهم آورد.



موفق باشید