



ACME 1623

EXTENSOR DE PUERTOS Y CONVERTOR A/D CON INTERFAZ I2C
GUÍA DE INICIO RÁPIDO | QUICKSTART GUIDE

CARACTERÍSTICAS

El ACME 1623 es un dispositivo extensor de puertos de entrada salida (GPIO) y convertor ADC de 14 bits con interfaz I2C que le permitirá ampliar fácilmente el número de pines de entrada salida disponibles en su diseño, así como capturar hasta 4 canales analógicos de entrada y obtener su valor digital.

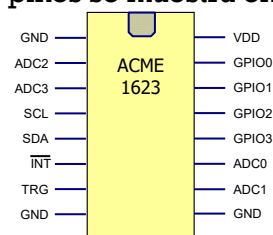
El dispositivo consta de 4 pines de entrada-salida de propósito general GPIO0-GPIO3 que pueden configurarse de forma independiente como entradas o salidas cuyo estado puede controlarse individualmente. El dispositivo consta también de una línea de salida de interrupción con lógica activa a nivel bajo, que puede activarse al detectar cambios en las líneas de entrada o al realizar la conversión analógica de los canales de entrada.

La interrupción de cada pin de entrada puede configurarse individualmente.

DIAGRAMA DE CONEXIONES.

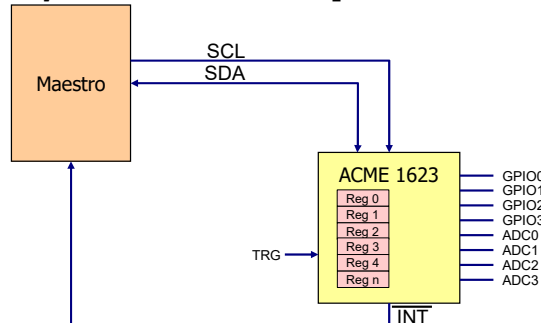
ENCAPSULADO Y DIAGRAMA DE PINES

El dispositivo ACME 1623 se ofrece con encapsulado DIP de 16 pines. El diagrama de pines se muestra en la siguiente figura.



CONEXIÓN CON DISPOSITIVO MAESTRO

El dispositivo ACME 1623 dispone de interfaz I2C con una señal de reloj (SCL) y otra de datos (SDA) que permiten su configuración y control desde el dispositivo maestro.



Además, cuenta con una señal de salida de interrupción activa a nivel bajo que puede conectarse opcionalmente al dispositivo maestro para indicar que se ha detectado un cambio en alguno de los pines de entrada o que se ha finalizado la conversión los canales analógicos de entrada. La señal INT es activa a nivel bajo, es decir, permanece a nivel alto cuando no hay interrupción y baja a nivel bajo cuando se detecta algún cambio en las señales cuya interrupción ha sido habilitada. La línea permanecerá a nivel bajo hasta que el dispositivo maestro borre los flags de interrupción escribiendo en el registro correspondiente. La conversión de los canales analógicos se dispara mediante la señal de trigger (TRG) y también puede generar interrupciones.

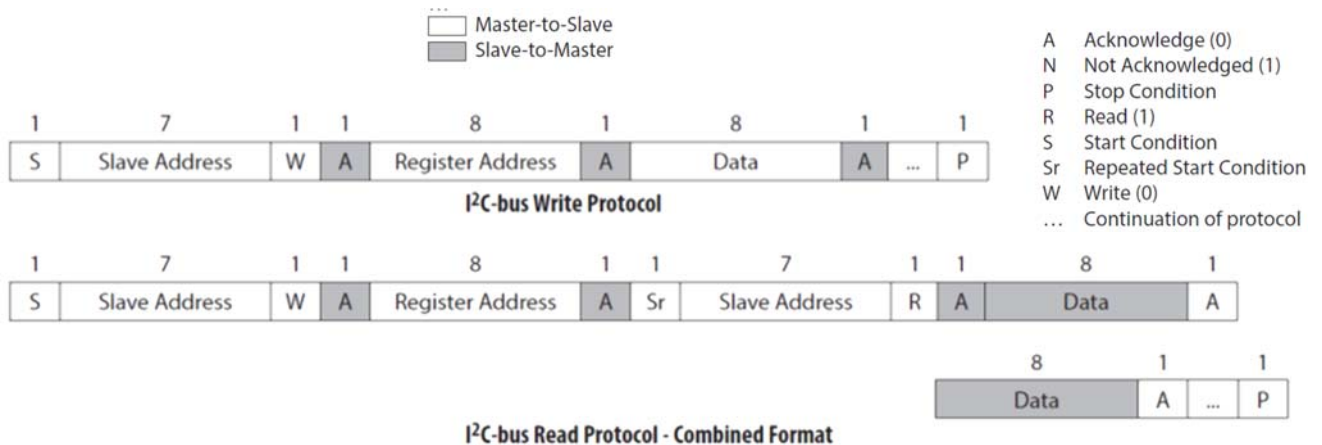


APLICACIONES

- Lectura de entradas digitales y sensores binarios.
- Control de relés y otros actuadores.
- Extensor de puertos.
- Conversión A/D de señales analógicas

PROTOCOLO I2C

El dispositivo actúa como un esclavo I2C que soporta una única dirección I2C de 7 bits, la 0x2C. A través del interfaz I2C el dispositivo da acceso a sus 8 registros internos que proporcionan acceso a la funcionalidad del dispositivo. El acceso a los registros internos se realiza mediante transacciones de escrituras I2C (para las operaciones de escritura en los registros) y mediante transacciones combinadas escritura-lectura (para las operaciones de lectura de registros). En las operaciones de escritura, el primer byte de datos enviado por el maestro en la transacción de escritura se considera la dirección del primer registro interno que se va a escribir, y los bytes sucesivos se consideran los valores que van a ser escritos en registros consecutivos, comenzando por el registro cuya dirección se ha indicado en el primer byte de la transacción.



En el caso de las operaciones de lectura, se llevan a cabo mediante una transacción I2C combinada de escritura-lectura, en la que primero el dispositivo maestro debe indicar la dirección del registro a leer mediante una transacción de escritura en la que el byte de datos enviado establece la dirección del registro a leer,



DESTACADO

- Escritura mediante transacciones de escritura.
- Lectura mediante transacciones escritura/lectura combinadas.
- Dirección esclavo I2C 0x2C.
- 16 registros operacionales de 8 bis.

y va seguida de una transacción de lectura con la que el dispositivo esclavo podrá ir obteniendo los valores contenidos en los registros operacionales del dispositivo ACME 1623, comenzando por el registro cuya dirección se ha indicado en el primer byte de la transacción de escritura previa a la de lectura.

REGISTROS OPERACIONALES

Para gestionar las señales GPIO y el conversor ADC, el dispositivo ACMD 1623 consta de 16 registros operacionales de 8 bits, cada uno de los cuales se mapea en una dirección interna diferente. La tabla I muestra la dirección interna en la que se puede acceder cada registro y describe la funcionalidad asignada a cada registro.

Tabla I: Registros del dispositivo ACME 1623

Dirección I2C del dispositivo: 0x2C			
Dirección interna	Nombre del registro	Operación	Funcionalidad
0x00	ID	Lectura	Identificar al sensor. Devuelve el valor constante 0xCD
0x01	DIRECTION	Lectura	Determina la dirección de cada pin GPIO (cada bit del registro corresponde con un pin GPIO0 a GPIO3). Si el bit correspondiente está a cero, el pin se comportará como entrada y si está a 1, como salida. Sólo se utilizan los bits 0:3.
		/Escritura	
0x02	OUTPUT	Lectura	Es el registro de salida que determina el valor de salida de cada pin GPIO0 a GPIO3 (cada bit del registro controla el pin correspondiente). Sólo aquellos pines configurados como salida en el registro DIRECTION establecerán realmente el nivel lógico configurado como salida en el registro OUTPUT. Sólo se utilizan los bits 0:3.
		/Escritura	
0x03	READ	Lectura	Permite leer el valor lógico de los pines conectados como entradas. Cada bit del registro corresponde con el nivel lógico de las entradas GPIO correspondiente (de 0 a 3). Los pines configurados como salida se leerán con el valor lógico 0. Sólo se utilizan los bits 0:3.
0x04	INT_TYPE	Lectura	Permite activar o desactivar las interrupciones de los pines GPIO0-GPIO3 y determinar el flanco. En este registro a cada pin le corresponden 2 bits que permiten determinar si las interrupciones están deshabilitadas (0b00), o son por flanco de bajada (0b01), subida (0b10) o ambos (0b11). Los bits 0 y 1 permiten configurar la interrupción de GPIO0, los bits 2 y 3 permiten configurar la interrupción de GPIO1, los bits 4 y 5 permiten configurar la interrupción de GPIO2, y los bits 6 y 7 permiten configurar la interrupción de GPIO3.
		/Escritura	
0x05	ADC_INT_TRIG	Lectura	Permite configurar el modo de disparo del conversor ADC, así como habilitar las interrupciones del mismo. Los bits 0:1 del registro permiten determinar el flanco utilizado por la señal de disparo TRG, como flanco de bajada (0b01), subida (0b10) o ambos (0b11). El valor 0b00 deshabilita la señal de disparo. El bit 2 de este registro habilita o deshabilita las interrupciones del ADC, que se producen cada vez que el ADC es disparado y una vez que se completa la conversión de los valores de entrada.
		/Escritura	
0x06	INT_CLEAR	Escritura	Permite borrar el estado de interrupción de los pines GPIO0 a GPIO3. Al escribir un valor en este registro (bits 0:3), se borrará el flag de interrupción del pin GPIO correspondiente a aquellos bits que estén a 1 del byte escrito en el registro. Por ejemplo, si en el registro se escribe el byte 0x6, se borrarán los flags de interrupción de los pines GPIO2 y GPIO1, mientras que si se escribe 0x0F, se borrarán los flags de los pines GPIO0-GPIO3. El bit 4 del registro permite borrar la interrupción del ADC.
0x07	INT_STATUS	Lectura	Este registro almacena los flags de interrupción de los pines GPIO0 a GPIO3 (bits 0:3 del registro), que reflejan el estado de interrupción de los pines GPIO configurados como entradas, así como el flag de interrupción del ADC (bit 4 del registro), que se activa cuando el ADC ha sido disparado y se completa la conversión. Estos valores pueden ser borrados escribiendo en el registro INT_CLEAR. En el momento en que se activa cualquier flag de interrupción, la señal /INT se activa (se pone a nivel bajo, pues es activa a bajo nivel)
0x08-0x0F	ADC_DATA[0-3]	Lectura	Estos registros contienen los resultados de la conversión ADC una vez que esta se dispara y finaliza. Existen un total de 8 registros, correspondientes a los 4 canales ADC de entrada (conteniendo el byte bajo y byte alto resultante de la conversión de cada canal). El registro 0x08 corresponde al byte bajo del canal ADC0, el registro 0x09 corresponde al byte alto del canal ADC0, el registro 0x0A corresponde al byte bajo del canal ADC1, el registro 0x0B corresponde al byte alto del canal ADC1, el registro 0x0C corresponde al byte bajo del canal ADC2, el registro 0x0D corresponde al byte alto del canal ADC2, el registro 0x0E corresponde al byte bajo del canal ADC3, y finalmente el registro 0x0F corresponde al byte alto del canal ADC3. Los valores convertidos por el conversor ADC son de 14 bits.



DESTACADO

- Conversor ADC de 14 bits
- 4 canales de entrada
- Señal de disparo hardware (TRG)
- Posibilidad de generar interrupciones mediante la señal /INT

CONVERSOR ADC

Como ya se ha mencionado, el dispositivo cuenta con un conversor ADC de 14 bits que permite capturar muestras de los canales de entrada. La captura de las muestras se controla mediante una señal de entrada de disparo (TRG), cuyo flanco activo (subida, bajada o ambos) puede controlarse mediante los bits 0:1 del registro ADC_INT_TRG (ver tabla I). Una vez que se produzca un flanco activo en la señal TRG, el conversor ADC procederá a capturar y convertir las muestras de los canales de entrada, almacenándolas en los correspondientes registros.

Puesto que la resolución del ADC es de 14 bits, la muestra capturada para cada canal se almacenará en 2 registros de 8 bits, uno de ellos conteniendo el byte bajo (bits 0 a 7 de la muestra convertida) y otro de ellos conteniendo el byte alto (bits 8 a 13 de la muestra convertida). Las direcciones de estos registros pueden consultarse en la tabla I.

El bit 2 del registro ADC_INT_TRG permite habilitar o deshabilitar las interrupciones del ADC, que se producirían una vez se finalice la conversión de las muestras (tras el disparo previo del ADC).

SALIDA DE INTERRUPCIÓN (/INT)

Como ya se ha mencionado, el dispositivo cuenta con un registro estado de interrupción (INT_STATUS) y dos registros (INT_TYPE y ADC_INT_TRG) que permiten la configuración independiente de las interrupciones correspondientes a los diversos pines GPIO (0 a 3) y del ADC. Mediante el registro INT_TYPE puede establecerse para cada pin configurado como entrada si la interrupción correspondiente está deshabilitada o habilitada para flancos de bajada, subida o ambos. El estado de interrupción (si se ha producido o no) de cada pin de entrada se refleja en el bit correspondiente del registro INT_STATUS (bits 0 a 3), y puede



DESTACADO

- Salida /INT activa a nivel bajo.
- Permite notificar al maestro la activación de las interrupciones.

borrarse individualmente mediante escrituras en el registro INT_CLEAR (bits 0 a 3), tal y como se indica en la tabla I. Por su parte el bit 4 del registro de estado de interrupción INT_STATUS (y el correspondiente bit 4 del registro INT_CLEAR) corresponden a la interrupción del ADC (que puede habilitarse o deshabilitarse mediante el bit 2 del registro ADC_INT_TRG).

Cuando se active una o más de las interrupciones correspondientes a los pines GPIO del ACME 1623, y/o la interrupción del ADC, la señal de salida /INT se activará. Puesto que es activa a nivel bajo, el pin de salida /INT quedará a un nivel lógico bajo (0), volviendo al nivel lógico alto (1) cuando se borren todos los flags de interrupción del registro INT_STATUS mediante una o varias escrituras en el registro INT_CLEAR. Si al escribir en el registro INT_CLEAR no se borran todos los flags de interrupción activos, la línea de salida /INT pasará momentáneamente a nivel alto para volver a bajar inmediatamente a nivel bajo.

Esta señal /INT puede conectarse a una entrada GPIO del microcontrolador maestro para poder gestionar las interrupciones del ACME 1623.