

Tarea #3
(Entrega 22 de mayo del 2022)
Diseño de un convertidor serie/paralelo y paralelo/serie

1. Diseñar un convertidor serie/paralelo y paralelo/serie como el que se muestra en la figura #1:

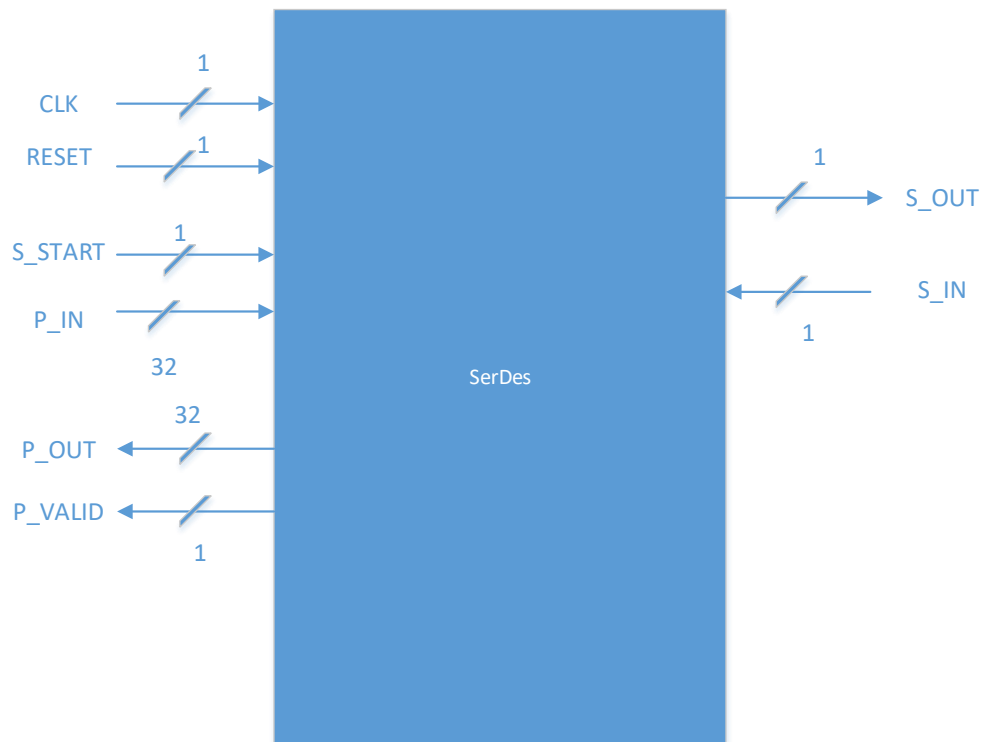


Figura #1: Convertidor

Interfaces del convertidor:

- a) **CLK** – Entrada de reloj del registro. El flanco activo de la señal **CLK** es el flanco creciente.
- b) **RESET** – Entrada de reinicio del convertidor. Si **RESET**=1 el convertidor funciona normalmente. En caso contrario, el convertidor vuelve a su estado inicial y todas las salidas toman el valor de cero.
- c) **S_START** – Strobe (pulso de un ciclo de reloj). Indica al convertidor que se ha cargado un valor en la entrada paralela y que se debe iniciar la transmisión de los datos a través de la salida serial.
- d) **S_OUT** – Salida serial. Cuando se habilita **S_START**=1 se envía a través de la salida **S_OUT** los bits que se observan en la entrada **P_IN**, empezando por el bit más significativo y hasta completar los 32 bits.
- e) **S_IN** – Entrada serie. Inicialmente debe capturar el carácter de inicio (0x5A). Una vez recibido ese carácter, debe capturar los siguientes 32 bits recibidos y presentarlos en la salida **P_OUT**.
- f) **P_IN[31:0]** – Entrada paralela. Cuando se habilita **S_START**, en el siguiente ciclo de reloj se transmite el bit **P_IN[31]** por la salida **S_OUT** y durante los siguientes ciclos se transmite un bit por ciclo hasta completar el envío de la palabra completa.

- g) **P_OUT[31:0]** – Esta salida debe producir los 32 bits de una transacción serial recibida en S_IN. El valor de P_OUT solo es válido cuando P_VALID es igual a 1.
- h) **P_VALID** – Esta salida se pone en 1 cuando se ha completado la recepción de una palabra serial completa.
2. Escribir una descripción conductual del convertidor serie/paralelo y paralelo/serie usando Verilog. Esta descripción servirá como una especificación detallada y formal del funcionamiento del dispositivo diseñado.
 3. La descripción en Verilog deberá tener al menos un módulo de banco de pruebas, un módulo probador, y un módulo con la descripción del contador. Se recomienda además particionar el diseño en sub-módulos adicionales para facilitar el diseño. Use Icarus Verilog.
 4. Definir un plan de pruebas para garantizar el funcionamiento del diseño. El plan de pruebas debe cubrir todos los modos de operación del convertidor, es decir, conversión serie/paralelo, conversión paralelo/serie y RESET. El módulo probador debe suministrar las señales necesarias para que las pruebas se realicen.
 5. Obtenga una descripción estructural a partir del programa de síntesis Yosys, mapeando su diseño a la biblioteca cmos_cells.lib. Indique en el reporte la cantidad de componentes de su diseño como resultado de la síntesis (NAND, NOR, INV, DFF, etc).
 6. Para esta tarea NO se le pide que simule el circuito sintetizado, solamente la descripción conductual.

Rúbrica de Calificación

Tarea #3: Diseño de un convertidor serie/paralelo y paralelo/serie:	Categoría	% Categoría	% Rubro	% Total
Existe una descripción conductual en Verilog del diseño solicitado. Esta descripción incluye al menos un módulo de banco de pruebas, un módulo probador y un módulo para el dispositivo bajo prueba (DUT).	Código	40%	20%	8%
Las descripciones de Verilog se entregan en archivos distintos al reporte, listos para ser simulados.	Código	40%	20%	8%
Las descripciones en Verilog están comentadas adecuadamente para que otras personas entiendan la lógica de la descripción.	Código	40%	20%	8%
Las descripciones en Verilog compilan sin producir errores.	Código	40%	20%	8%
Las descripciones en Verilog ejecutan correctamente. Es decir, corren, entregan algunos resultados y finalizan.	Código	40%	20%	8%
El dispositivo completa una conversión de serie a paralelo de forma correcta de acuerdo con la especificación dada.	Pruebas	40%	35%	14%
El dispositivo completa una conversión de paralelo a serie de forma correcta de acuerdo con la especificación dada.	Pruebas	40%	35%	14%
El código de Verilog sintetiza correctamente y produce los resultados de cantidad de compuertas por tipo. Estos resultados se incluyen en el reporte.	Pruebas	40%	30%	12%
El reporte contiene las siguientes secciones: Resumen, descripción arquitectónica, plan de pruebas, instrucciones de utilización de la simulación para quien califica, ejemplos de resultados, conclusiones y recomendaciones.	Reporte	20%	40%	8%
El reporte explica con claridad los detalles relevantes del diseño particular que se hizo, las partes del diseño que dieron más trabajo para completar y por qué, una explicación de los problemas que se presentaron y cómo se solucionaron.	Reporte	20%	40%	8%
La longitud del reporte no excede 10 páginas.	Reporte	20%	20%	4%

Guía para el reporte (Sigue los mismo lineamientos del reporte de los proyectos)

Se debe entregar en forma electrónica un documento, a lo sumo de 10 páginas de longitud, que incluya los siguientes puntos:

1. **Resumen:** Breve (Media página máximo) descripción de todo el proyecto. Esta sección es fundamental pues puede determinar si el lector se interesa o no en leer los detalles del proyecto. Un resumen mal hecho puede esconder un excelente proyecto. El resumen debería incluir:
 - a) Descripción breve del sistema, es decir, qué hace. Incluya alguna característica que considere que distingue este diseño en particular.
 - b) Las pruebas que se realizaron y qué resultados se obtuvieron. Indique problemas que se tuvieron que considere importante resaltar.
 - c) Conclusiones más importantes y recomendaciones para un diseño posterior.
2. **Descripción Arquitectónica:** Incluye un diagrama de bloques con las señales más importantes que sirve como base para describir el funcionamiento del sistema. La descripción va en términos de lo que se espera que el sistema haga. Es decir, se debe detallar la funcionalidad del sistema, el protocolo de las señales que se usan para que funcionen cada una de las partes y las secuencias de eventos que se deben dar. Esta descripción podría ir acompañada de tablas de verdad, tablas de transición de estados, diagramas de estados, diagramas temporales, etc.
3. **Plan de Pruebas:** Aquí se deben enumerar, esto es, se debe presentar una **lista detallada** de las pruebas que se le van a hacer al diseño para verificar que está funcionando de acuerdo a las especificaciones dadas. La lista debe contener por lo menos los siguientes elementos i) Nombre/número de prueba, ii) Descripción de la prueba, y iii) Una indicación de si el diseño la falló o la pasó. Estas pruebas podrían incluir la generación de vectores de entrada para probar en forma exhaustiva todas las líneas de una tabla de verdad o tabla de estados, patrones aleatorios de entradas para tratar de causar errores en la respuesta del diseño, o patrones específicos que ejerciten un cierto modo de funcionamiento. Cada prueba debería ser claramente enumerada en el plan para que también se pueda hacer referencia a ella en el código del banco de pruebas del diseño.
4. **Instrucciones de utilización de la simulación:** Esta sección debe mostrar los comandos necesarios para hacer funcionar la simulación en todos los casos que especifica el plan de pruebas. Hay que suponer que el diseño de un grupo puede ser utilizado por otro grupo o el profesor. Si los resultados no se pueden repetir porque no se conocen los comandos para hacer funcionar la simulación entonces es como si el diseño no funcionara del todo. Se recomienda crear un Makefile de modo que se pueda correr todas las pruebas del caso con un solo comando en Icarus Verilog y GTKwave.
5. **Ejemplos de los resultados:** Una descripción de los resultados más importantes acompañados de los diagramas temporales de la simulación (GTKWave) o cualquier otra salida que demuestre claramente el comportamiento descrito. No es necesario incluir una muestra exhaustiva de resultados, sino que los más representativos del diseño. El punto es mostrarle al lector los comportamientos más sobresalientes para formarle una idea clara

del funcionamiento del diseño. Ya verá el lector si desea más detalles, entonces podrá correr una simulación.

6. **Conclusiones y recomendaciones:** Basado en los resultados obtenidos se indica aquí qué se logró con el proyecto. Puede ser que se concluya que con el diseño propuesto se tiene una limitación en la velocidad de respuesta de... etc. O que con ciertas combinaciones de entradas el diseño se vuelve inestable o los resultados no son los esperados. También se puede concluir qué ventajas o problemas encontraron al seguir el plan de trabajo. A raíz de las conclusiones se puede también recomendar cómo se podría mejorar el diseño o qué otras pruebas se le podrían hacer para garantizar su funcionamiento en otras condiciones que al principio no se consideraron, o también cómo se debería planear el siguiente proyecto para poder cumplirlo a tiempo.