

Documentação do Projeto de Régua Ultrassônica com FPGA e HC-SR04

Introdução

Este projeto envolve a criação de um dispositivo capaz de medir a distância entre um sensor ultrassônico HC-SR04 e um objeto qualquer, e exibir essa distância em um display de 7 segmentos em uma FPGA Cyclone V Gx. O código foi escrito em VHDL.

Descrição dos Módulos

O projeto é dividido em quatro módulos principais: `ultrasonic_sensor`, `distance_calculator`, `display_mux` e `top_level`.

Módulo `ultrasonic_sensor`

Este módulo controla o sensor ultrassônico HC-SR04. Ele gera um pulso no pino TRIG e mede o tempo que o pulso leva para voltar no pino ECHO. O tempo do eco é retornado como um vetor de 16 bits.

Módulo `distance_calculator`

Este módulo recebe o tempo do eco do módulo `ultrasonic_sensor` e calcula a distância em centímetros. Ele assume que a velocidade do som é de 343 m/s e que a frequência do relógio é de 1 MHz. A distância é retornada como um vetor de 16 bits.

Módulo `display_mux`

Este módulo recebe a distância calculada e a exibe em um display de 7 segmentos. Ele divide a distância em dígitos e multiplexa-os para o display. O módulo assume que o display é de ânodo comum, onde cada segmento é ligado quando o bit correspondente é '0' e desligado quando é '1'.

Módulo `top_level`

Este é o módulo de nível superior que conecta os outros módulos. Ele instancia cada um dos outros módulos e conecta suas portas de entrada e saída.

Como o Código Funciona

O módulo `ultrasonic_sensor` controla o sensor ultrassônico HC-SR04. Ele gera um pulso no pino TRIG e mede o tempo que o pulso leva para voltar no pino ECHO. O tempo do eco é então passado para o módulo `distance_calculator`.

O módulo `distance_calculator` recebe o tempo do eco e calcula a distância em centímetros. Ele faz isso multiplicando o tempo do eco pela velocidade do som e dividindo por dois (para levar em conta que o tempo do eco é o tempo para o pulso ultrassônico ir e voltar).

A distância calculada é então passada para o módulo `display_mux`, que a exibe em um display de 7 segmentos. Ele faz isso dividindo a distância em dígitos e multiplexando-os para o display.

O módulo `top_level` é o módulo de nível superior que conecta todos esses módulos. Ele instancia cada um dos módulos e conecta suas portas de entrada e saída.

Conclusão

Este projeto demonstra como usar um sensor ultrassônico HC-SR04 com uma FPGA para medir a distância até um objeto e exibir essa distância em um display de 7 segmentos. O código foi escrito em VHDL e pode ser facilmente adaptado para outros projetos semelhantes.