

### 5.3. Planta de montagem

Quando se pretende construir um circuito digital importa, após a obtenção do diagrama lógico, desenhar a planta de montagem. A planta de montagem consiste num diagrama no qual se podem observar as ligações entre os diferentes integrados. Este diagrama, sendo o desenho mais aproximado do circuito final, revela-se de grande utilidade durante a ligação dos diferentes componentes que fazem parte do circuito.

Após o desenho do diagrama lógico devem escolher-se os integrados que possuem as portas lógicas que nos permitem conceber a função lógica proposta, devendo-se antes de mais responder a duas questões:

- Pretende-se implementar o circuito com o menor número de portas lógicas?
- Pretende-se implementar o circuito com o menor número de CI?

A resposta às questões anteriores pode condicionar o tipo de portas a utilizar e, desta forma, exigir a obtenção de um novo diagrama lógico. Cumpre recordar que as portas NAND e NOR são universais.

Assim que se tenha obtido o diagrama lógico final, importa ter em atenção outros aspectos tais como: a frequência de operação do circuito, o custo e a dimensão. Estes aspectos condicionam a escolha da série e família dos integrados. É comum os fabricantes fornecerem um conjunto de informação que permite avaliar os aspectos referidos:

- a) Níveis lógicos de funcionamento, que correspondem às faixas de tensão correspondentes a cada valor lógico;
- b) Imunidade ao ruído, que indica o valor máximo de ruído eléctrico que o integrado consegue suportar sem se verificar alterações no seu funcionamento;
- c) Tempo de propagação, o qual corresponde ao período de tempo que decorre entre a modificação da entrada e a resposta do circuito (alteração da saída);
- d) *Fan-out*, que corresponde ao número máximo de portas lógicas da mesma família que poderão ser ligadas à saída.

A frequência de operação pode ser condicionada pelo ruído eléctrico exterior ou pelos tempos de propagação das portas lógicas. A complexidade do circuito, ou seja, o número de portas utilizadas na sua concepção, pode influenciar a escolha dos integrados no que respeita ao número de portas que poderão ser ligadas em simultâneo às saídas. Todos estes tópicos deverão ser considerados durante a fase de escolha dos integrados a utilizar.

A Tabela 5.2 mostra alguns dos integrados mais utilizados na concepção de circuitos digitais simples.

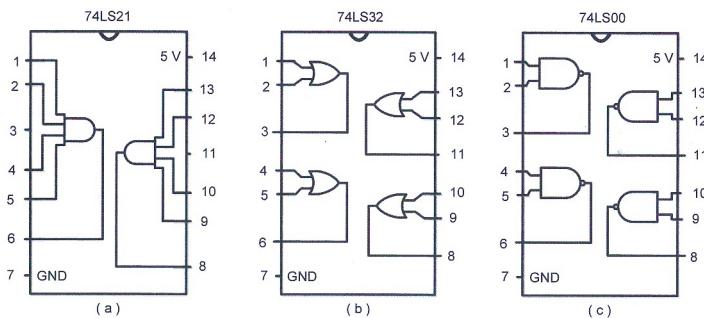
**Tabela 5.2. Integrados da família LSTTL versus portas lógicas**

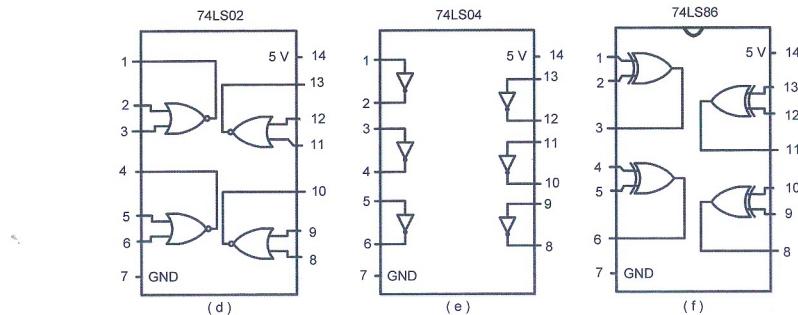
Porta lógica	Nº de entradas/porta	Referência	Figura
<b>AND</b>	2	74LS08	Figura 5.1a
	4	74LS21	Figura 5.7a
<b>OR</b>	2	74LS32	Figura 5.7b
	2	74LS00	Figura 5.7c
<b>NAND</b>	4	74LS20	-
	2	74LS02	Figura 5.7d
<b>NOR</b>	4	74LS23	-
	2	74LS04	Figura 5.7e
<b>NOT</b>	1	74LS04	Figura 5.7f
<b>XOR</b>	2	74LS86	Figura 5.7f

Após a escolha dos integrados e o desenho do diagrama lógico é necessário conhecer o esquema eléctrico interno dos integrados (Figura 5.7).

**Figura 5.7. Esquema eléctrico de alguns dos integrados mais utilizados na implementação de funções lógicas simples**

- (a) 74LS21 (AND com 4 entradas), (b) 74LS32 (OR com 2 entradas),
- (c) 74LS00 (NAND com 2 entradas), (d) 74LS02 (NOR com 2 entradas),
- (e) 74LS04 (NOT uma entrada) e (f) 74LS86 (XOR com 2 entradas)





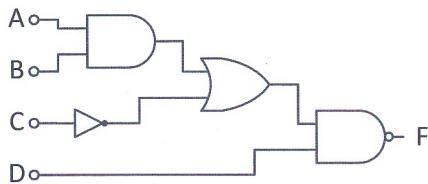
O esquema eléctrico dos CI, assim como as características eléctricas do integrado são apresentadas pelos fabricantes através de um documento, vulgarmente designado por *datasheet*. O *datasheet* dos diferentes integrados pode ser facilmente obtido via *internet*, bastando fazer uma simples pesquisa pelo nome do integrado num motor de busca como o *Google*. Do resultado da pesquisa resultam vários *links* que permitem fazer o *download* do referido documento.

Considere que se pretende implementar a seguinte função:

$$F = \overline{(A \cdot B + \bar{C}) \cdot D} \quad (5.1)$$

Numa primeira fase é necessário construir o diagrama lógico correspondente à função. Da observação da equação (5.1) pode concluir-se que serão necessárias as seguintes portas lógicas: um AND, um OR, um NOT e um NAND (Figura 5.8).

**Figura 5.8. Diagrama lógico correspondente da função representada pela equação 5.1**



A partir do diagrama lógico é possível representar a planta de montagem, sendo apenas necessário identificar os integrados que permitem implementar as portas lógicas correspondentes.

No caso do diagrama anterior serão necessários 4 integrados:

- O CI 74LS08 para a porta AND.

$$F = \boxed{A \cdot B}$$

- O CI 74LS04 para a porta NOT.

$$F = \boxed{\bar{C}}$$

- O CI 74LS32 para a porta OR.

$$F = \boxed{A \cdot B + \bar{C}}$$

- O CI 74LS00 para a porta NAND.

$$F = \boxed{(A \cdot B + \bar{C}) \cdot D}$$

Finalmente pode desenhar-se a planta de montagem (Figura 5.9), devendo neste processo respeitar as ligações do diagrama lógico, assim como efectuar a ligação dos pinos da alimentação que, no caso dos integrados anteriores, são o pino 14 (que deverá ser ligado aos 5 Volts) e o pino 7 (que deverá ser ligado aos 0 Volts ou massa).

**Figura 5.9. Planta de montagem correspondente ao diagrama lógico da figura anterior**

