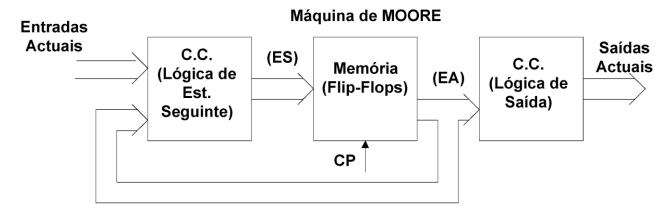
Síntese de Circuitos Sequenciais

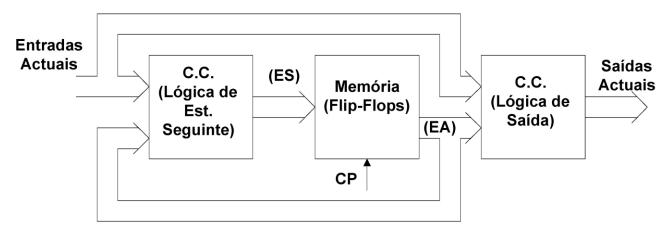


Modelos de MOORE e MEALY

Modelo de Moore: Circuito no qual as saídas são função directa do estado.



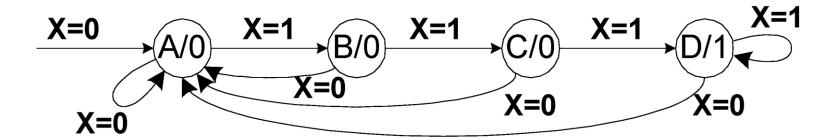
Modelo de Mealy: Circuito no qual as saídas são função do estado e das entradas.





Máquina de MOORE

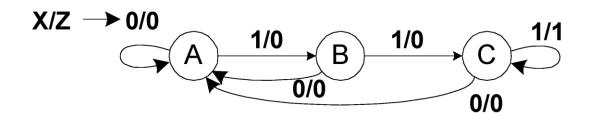
Diagrama de Estados: Cada estado é identificado através de um círculo com uma referência única e as saídas que lhe estão associadas. Cada transição entre estados é descrita através de um vector ao qual está associado o valor das entradas que conduzem a essa transição.





Máquina de MEALY

O diagrama de Estados altera-se de acordo com a filosofia da máquina de Mealy, ou seja, a saída deixa de estar exclusivamente dependente do estado e daí a sua representação surgir, habitualmente, nos vectores correspondentes às transições entre estados onde se reflecte, também, a influência das entradas nessas saídas.





Máquina de MEALY

Nas máquinas de MEALY o comportamento do circuito pode ser modelado com um número de estados inferior ao modelo de Moore. Normalmente surgem indiferenças suplementares nos mapas de Karnaugh que podem conduzir a uma maior simplificação da lógica associada à geração das entradas. Em contrapartida, a geração da saída será mais complexa



Síntese de circuitos sequenciais

Tal como anteriormente referido, o processo de síntese consiste em projectar um circuito sequencial a partir de um determinado conjunto de especificações.

À semelhança do que se verificou para o processo de análise, também a síntese de um circuito sequencial é constituída por vários passos, os quais são apresentados em seguida.

1º passo – Obter o diagrama de estados

Depois de compreendido o enunciado do problema (que contém as referidas especificações), o primeiro passo na síntese de um circuito sequencial, é desenhar o diagrama de estados.



2º passo – Obter a tabela de transição de estados

Depois de desenhado o diagrama de estados, obtém-se a **tabela de transição** de estados. Como habitualmente:

- Nas colunas da esquerda figuram o estado actual e as entradas;
- Nas colunas da direita figuram o estado seguinte e as saídas (correspondentes aos estado actual).

3º passo – Eliminar estados redundantes

Por vezes, num diagrama de estados (ou tabela de transição), verifica-se que alguns dos estados são equivalentes, o que permite realizar algumas simplificações.

Com efeito, se dois estados **A** e **B**, para todas as combinações das entradas tiverem saídas iguais e os estados seguintes forem os mesmos, então são o mesmo estado.

4º passo – Codificar os estados

Apesar de inicialmente se utilizarem letras para representar os **estados**, estes últimos não são mais do que o conjunto dos valores das saídas dos *Flip-Flops*. Por este motivo, há que atribuir-lhes valores binários → essa atribuição designa-se por **codificação de estados**.

Existem algumas regras que tendem a simplificar a implementação do circuito final, como sejam:

- Regra 1: Atribuir códigos adjacentes a estados que para as mesmas entradas têm o mesmo estado seguinte
- Regra 2: Atribuir códigos adjacentes a estados que são estados seguintes do mesmo estado. Se possível fazer coincidir a parte da codificação que varia com o valor da entrada que provoca a chegada a esse estado

5º passo – Obter a tabela de transição com estados codificados

Substituir na tabela de transição anterior as letras que representavam os estados pelos respectivos códigos binários.

6º passo – Determinar as funções de excitação dos Flip-Flops (Descodificador de Estado Seguinte) e as funções lógicas das saídas (Descodificador de Saída) na forma simplificada

Esta simplificação faz-se mediante a utilização de mapas de Karnaugh.

7º passo – Desenhar o diagrama lógico do circuito

Exemplo

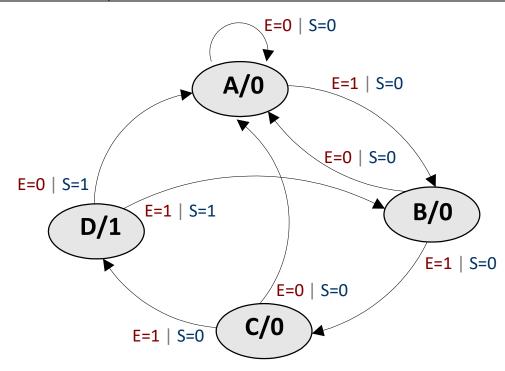
Pretende-se implementar um circuito que detecte uma sequência de três 1's na sua entrada **E**, ao longo de três impulsos consecutivos de relógio.

Se tal acontecer, o circuito deve produzir de imediato uma saída **S**=**1** que deverá manter-se até surgir o quarto impulso do relógio. Nesta altura o circuito deverá reiniciar a detecção de nova sequência.



1º – Diagrama de estados (MOORE)

Estado	O que representa:
Α	Ainda não foi detectado nenhum 1
В	Foi detectado um 1
C	Foram detectados dois 1s
D	Foram detectados três 1s





2º – Tabela de transição de estados

Estado actual	Entrada E	Estado Seguinte	Saída S
А	0	Α	0
А	1	В	0
В	0	Α	0
В	1	С	0
С	0	Α	0
С	1	D	0
D	0	Α	1
D	1	В	1



3º – Eliminar estados redundantes

Não existem estados redundantes uma vez que, apesar de **A** e **D** terem os mesmos estados seguintes para os mesmos valores da entrada, têm saídas diferentes.

4º – Codificar os estados

A e D são estados que para as mesmas entradas têm estados seguintes iguais. Pela regra 1 devem ter códigos adjacentes.

A e B são estados seguintes do mesmo estado, assim como A e C, e A e D. Pela regra 2 devem ter códigos adjacentes entre si.

Com **A**=00, **B**=01, **C**=10 e **D**=11, consegue-se que **A** e **B** sejam adjacentes, e **A** e **C** também (mas já não se consegue que **A** seja adjacente a **D**).

Sistemas Digitais 2017/2018



5º – Tabela de transição com estados codificados

Através do estado actual e do estado seguinte pretendido, determinam-se os valores a aplicar às entradas J e K dos Flip-Flops (consultando tabela de excitação do JK).

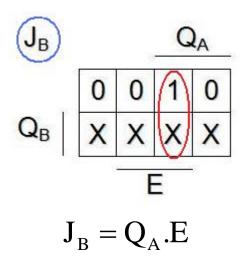
Qn_→ Qn+1		J	К
0	0	0	X
0	1	1	X
1	0	Х	1
1	1	Х	0

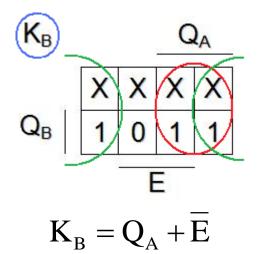
Estado actual $Q_B^n Q_A^n$	Entrada E	Entrada J _B K _B	dos <i>FF</i> s: J _A K _A	Estado Seguinte $Q_{B}^{n+1}\ Q_{A}^{n+1}$	Saída S
0 0	0	0 X	0 X	0 0	0
0 0	1	0 X	1 X	0 1	0
0 1	0	0 X	X 1	0 0	0
0 1	1	1 X	X 1	1 0	0
1 0	0	X 1	0 X	0 0	0
1 0	1	X 0	1 X	1 1	0
1 1	0	X 1	X 1	0 0	1
1 1	1	X 1	X 0	0 1	1



- 6º Funções de excitação dos *Flip-Flops* e funções lógicas das saídas na forma simplificada
 - Descodificador de Estado Seguinte

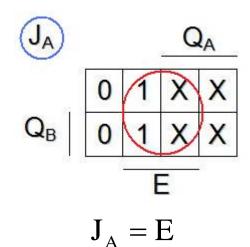
Recorrendo a mapas de Karnaugh, obtêm-se as funções lógicas aplicadas às entradas dos Flip-Flops na forma pretendida:

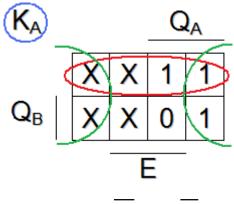








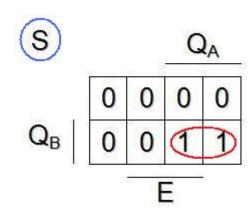




$$K_A = \overline{Q}_B + \overline{E}$$

Descodificador de Saída

A função lógica da saída obtém-se da mesma forma:

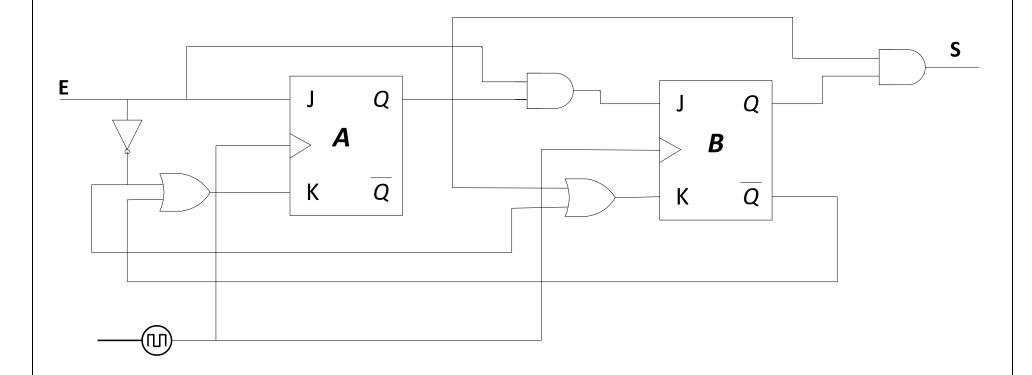


$$S = Q_A.Q_B$$





7º – Diagrama lógico do circuito

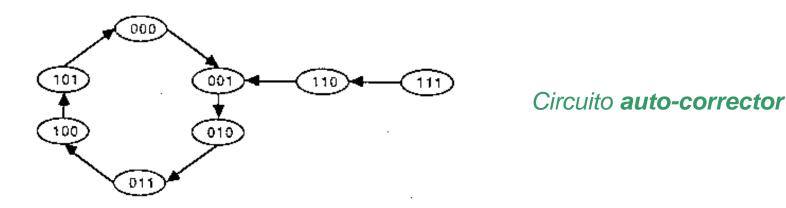




Auto-Correcção

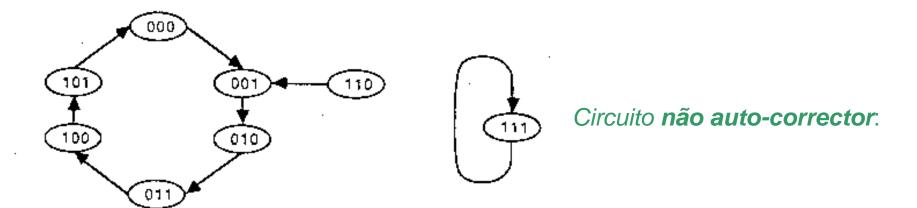
No caso dos circuitos em que o número de *Flip-Flops* possibilita mais estados do que os efectivamente usados na sequência principal, tem que haver um método que garanta que um estado dessa sequência é sempre alcançado.

O processo de a**uto-correcção** consiste em projectar o circuito de modo a que um estado da sequência principal seja atingido ao fim de **x** impulsos de relógio.



Síntese de Circuitos Sequenciais





Para projectar um circuito auto-corrector existem duas hipóteses:

1ª: Logo à partida, desenhar um Diagrama de Estados (e respectiva Tabela de Transição) em que aos estados não pertencentes à sequência principal se faz corresponder um estado seguinte que pertença a essa mesma sequência.

A solução anterior não é óptima porque se está a obrigar cada estado a evoluir, de forma aleatória, para um determinado estado seguinte, apenas com

o intuito de garantir uma entrada na sequência principal.

O circuito Descodificador de Estado Seguinte pode ser bastante mais complexo.

2ª (a mais adequada): Desenhar o diagrama de estados e verificar a existência de ciclos indesejáveis (sequências fechadas que não a principal).

Caso existam, substituir alguns **X** por **0**'s e **1**'s num dos Mapas de Karnaugh usados para sintetizar o Descodificador de Estado Seguinte, de modo a que um ou vários estados "excedentes" passem a evoluir para um estado da sequência principal.

Feita esta alteração, verificar o que acontece aos outros estados excedentes. Eventualmente, como consequência das alterações anteriores, todos poderão estar já "corrigidos". Se isso não acontecer, voltar ao primeiro passo e repetir o procedimento.