

Integrated Circuit Design

Homework #5 Innovus Laboratory Exercise

Due: 2019/05/22 13:00

● 作業說明

本次作業目的是讓大家練習使用 Innovus，將 gate level code 經 APR(Auto Place and Route) EDA tool 轉為 transistor level。

➤ 若自己的 code 無法完成 APR，可以寄信給助教，助教會給你另外一份寫好的 gate level code，完成 APR 練習並繳交相關檔案，可以獲得 60 分的及格分數。

● 操作步驟

請參考上課投影片 20190424_T7_innovus.pdf

● 繳交檔案

Type	File Name	Description
APR	lcd_ctrl_APR.v	Netlist generated by Innovus
	lcd_ctrl_APR.sdf	Post-layout sdf
	lcd_ctrl_APR.gds	GDSII Layout file
Report	ICD_HW5_StudentID.pdf	內需包含模擬結果的截圖及 APR 過程截圖。

➤ Report

1. 使用 Innovus 完成以下步驟後分別截圖
 - i. Floorplan
 - ii. Power ring & Power stripe
 - iii. Special Route
 - iv. NanoRoute
2. Post-APR simulation 通過截圖
3. 通過 Post-APR simulation 的 cycle time