Interrupciones y entrada/salida
Elemporizador proficios
Manejadores de interrupción
Ejercicios propuestos

Interrupciones y entrada/salida

Departamento de Automática

Universidad de Alcalá

Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Manejadores de interrupción Ejercicios propuestos

Índice

- Mapa de entrada/salida
 - Instrucciones IN/OUT
- El temporizador periódico
 - Modo de operación
- El controlador de interrupciones
 - Registros
 - Habilitación de interrupciones
- Manejadores de interrupción
 - Marco de interrupción
 - Procesamiento de una interrupción
- Ejercicios propuestos

Mapa de entrada/salida Mapa de entrada sanda El temporizador periódico El controlador de interrupciones Manejadores de interrupción Ejercicios propuestos

Mapa de entrada/salida

Descripción general

- Mapa de registros de 16 bits de los dispositivos hardware
- Cada registro tiene una dirección fija de 16 bits
- El acceso al mapa de registros se realiza mediante instrucciones específicas

nput / Output Re	gisters	
Address	Name	Value
0000	IRQMASK	0000
0001	IRQSTATUS	0000
0002	IRQEOI	0000
0003	TMRPRELOAD	0000
0004	TMRCOUNTER	0000
0005	KPDSTATUS	0000
0006	KPDDATA	0000





IN / OUT

Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Manejadores de interrupción Ejercicios propuestos

Instrucciones IN/OUT

Instrucción IN

- Lee el valor de un registro de entrada/salida
- La dirección del registro se obtiene del primer y único operando
- El resultado se almacena siempre en el Registro A



El primer operando puede ser:

opcode	Operando	Ejemplo
135 (0x87)	REGISTER_16BITS	(IN B)
136 (0x88)	REGADDRESS	IN [C+100])
137 (0x89)	(ADDRESS)	IN [0x0300])
138 (0x8A)	WORD	IN 0×2

Mapa de entrada/salida Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Manejadores de interrupción Ejercicios propuestos

Instrucciones IN/OUT

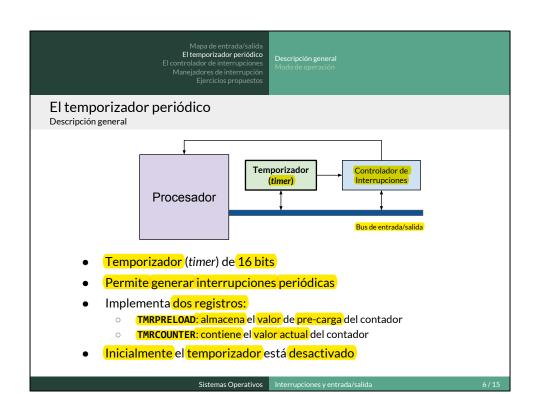
Instrucción OUT

- Escribe un valor en un registro de entrada/salida
- La dirección del registro se obtiene del primer y único operando
- El valor a escribir siempre se obtiene del Registro A



El primer operando puede ser:

opcode	Operando	Ejemplo
139 (0x8B)	REGISTER_16BITS	OUT C
140 (0x8C)	REGADDRESS	OUT [B+100]
141 (0x8D)	ADDRESS	OUT [0x0200]
142 (0x8E)	WORD	OUT 0x1

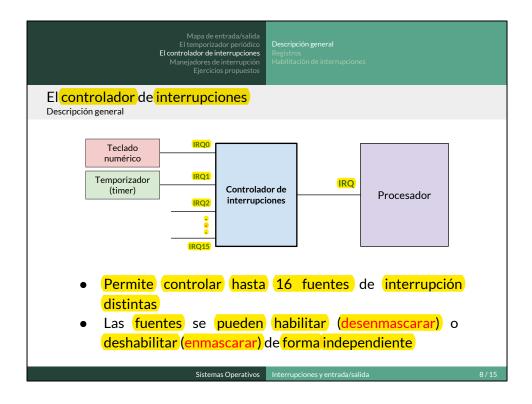




Probar el siguiente ejemplo:

MOV A, 20 OUT 3 HLT

A continuación, ir ejecutando paso a paso las instrucciones para ver cómo se decrementa el valor del contador.



La CPU tiene una única fuente de interrupción. El controlador de interrupciones es el encargado de activar y desactivar la señal de interrupción general del procesador en función del estado de las fuentes de interrupción. Cada fuente de interrupción propia del control se puede habilitar o deshabilitar de forma independiente. Si se produce una señal de interrupción por una de las fuentes del control, únicamente se propagará hacia el procesador si la fuente correspondiente está habilitada.

Los términos desenmascarar y enmascarar son sinónimos de habilitar y deshabilitar respectivamente.

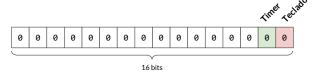
Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Registros del controlador de interrupciones Interrupt Controller Mask Register (IRQMASK) Interrupt Controller Mask Register 0 0 0 0 0 0 0 0 0 0 0 (IRQMASK) 16 bits El registro máscara del controlador de interrupciones (IRQMASK) permite habilitar y deshabilitar las fuentes de interrupción: Si el bit correspondiente a la fuente está a 1 ⇒ habilitada Si el bit correspondiente a la fuente está a 0 ⇒ deshabilitada

Mapa de entrada/salida El temporizador periódico El controlador de interrupciones

Registros del controlador de interrupciones

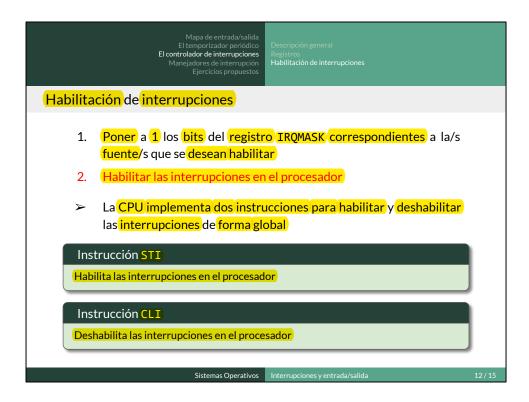
Interrupt Controller Status Register (IRQSTATUS)

Interrupt **Controller Status** Register (IRQSTATUS)



- El registro de estado del controlador de interrupciones (IRQSTATUS) indica si una fuente de interrupción está activada:
 - Si el bit correspondiente a la fuente está a 1 ⇒ activada
 - Si el bit correspondiente a la fuente está a 0 ⇒ desactivada
- Es un registro de sólo lectura
- Para que se propague la interrupción, la fuente debe estar activada y habilitada

Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Registros del controlador de interrupciones End of Interrupt Register (IRQEOI) End of Interrupt Register 0 0 0 0 0 0 0 0 0 (IRQEOI) 16 bits El registro de fin de interrupción (IRQEOI) se emplea para indicar al controlador que ya ha atendido la interrupción Es necesario escribir un 1 en el bit correspondiente a la fuente para desactivar la interrupción Si la interrupción queda correctamente desactivada, el bit correspondiente del IRQSTATUS quedará a 0

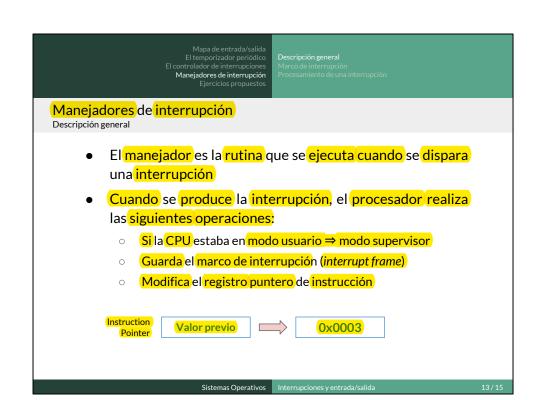


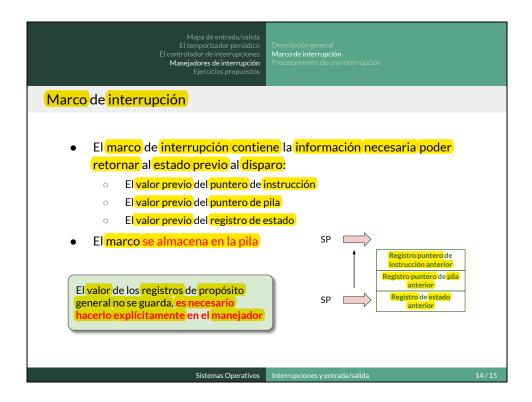
Por ejemplo, para habilitar la interrupción del timer periódico habría que codificar las siguientes instrucciones:

MOV A, 2 OUT 0 STI

El procesador siempre comienza con las interrupciones deshabilitadas.

El estado de las interrupciones se puede comprobar en el bit M (Interrupt Mask Bit) del Registro de Estado.





Comentar paso a paso el Ejemplo 4 (Sample 4) del simulador. Ver cómo se carga el marco de interrupción.

Mapa de entrada/salida El temporizador periódico El controlador de interrupciones Manejadores de interrupción Ejercicios propuestos

Ejercicios propuestos

Implementar un programa que haga lo siguiente:

- Instalar un manejador de interrupción para el temporizador
- El código principal debe escribir un valor fijo de 8 bits en todas las posiciones del display visual de forma cíclica
- Cuando salte la interrupción, el manejador tiene que incrementar el valor en 10 unidades y retornar la ejecución al código principal
- El valor fijo ha de ser almacenado en una posición fija de memoria
- ➤ Elvalor inicial a escribir es 0 0 decimal

MOV 0x30 - 0x39 - 0x3A

Sistemas Operativos Interrupciones y entrada/salida

15/15