

Задание labn_2s (самостоятельное выполнение)

предполагается использование пакета QP Lite версии 16.1...18.1

Quartus Prime Lite Edition

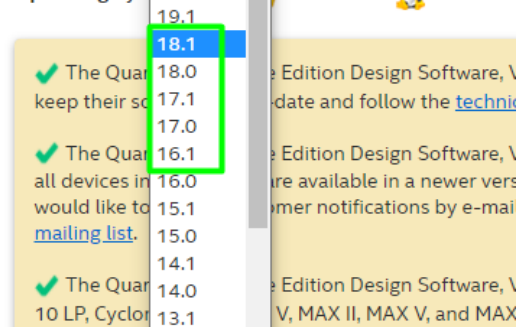
Release date: November, 2020

Latest Release: v20.1.1

Select edition: Lite

Select release: 20.1.1

Operating System: Windows Linux



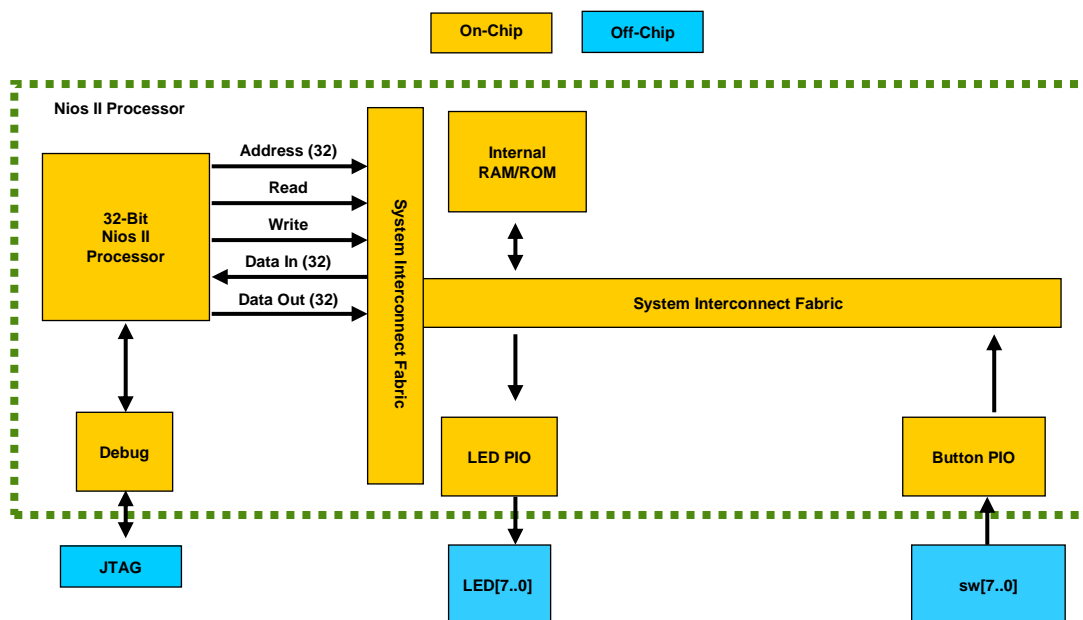
<https://fpgasoftware.intel.com/?edition=lite>

Введение

Цель упражнения – самостоятельно пройти процедуру реализации «системы на кристалле» – проекта на базе процессора NIOSII с использованием отладчика

Структура и алгоритм работы проекта

Процессор NIOSII на светодиодах LED8 ... LED1 отображает двоичные коды чисел от модуля счета, заданного переключателями SW[7..0] до 0.



Часть 1 – Создание проекта

- Создайте проект со следующими параметрами:
 - ✓ Рабочая папка *C:\Intel_trn\Q_NIOS\Lab2s*
 - ✓ Имя проекта: Lab2s
 - ✓ Имя модуля верхнего уровня в иерархии проекта: Lab2s
 - ✓ В окне **Add Files [page 2 of 5]** нажмите кнопку **Next**.
 - ✓ FPGA: **EP4CE6E22C8**.
 - ✓ Все остальные настройки – по умолчанию.

Часть 2 – Создание аппаратной части проекта

- Скопируйте систему, созданную в рамках работы Lab1s
- В приложении **Platform Designer** измените настройку процессора – добавьте JTAG Debug для реализации отладки.
- Сохраните новую систему под именем *Lab2_nios.qsys***
- Создайте в текстовом редакторе файл (имя файла Lab2s.sv) верхнего уровня в иерархии проекта (для этого целесообразно использовать файл Lab2s_nios_inst.v из папки *C:\Intel_trn\Q_NIOS\Lab2s\Lab2s_nios*)
- Назначьте выходы (назначения аналогичные проекту Lab1s).
- С помощью Timing Analyzer или в текстовом редакторе создайте файл (**Lab1.sdc**) с требованиями к временным параметрам проекта.
- осуществите полную компиляцию проекта.

Часть 3 – Создание программной части проекта

1. Запустите оболочку для разработки/отладки программ - NIOSII IDE/
✓ Назначьте рабочую область для данной лабораторной C:\Intel_trn\Q_NIOS\Lab2s\workspace
2. название проекта – Lab2s_sw
8. имя файла: Lab2s_source.c;
3. Введите текст программы на языке Си, обеспечивающий счет на вычитание по модулю, заданному переключателями SW[7:0].
4. Осуществите построение проекта и компиляцию исходного кода.

Часть 4 – Конфигурирование FPGA

1. Подключите плату miniDilabCIV к ПК.
2. Осуществите конфигурирование FPGA

Часть 5 – Загрузите ПО в процессор NiosII

1. Загрузите ПО в процессор и проверьте работу проекта на плате:
 - а. Процессор NIOSII на светодиодах LED8 ... LED1 отображает двоичные коды чисел от модуля счета, заданного переключателями SW[7..0] до 0.

Часть 5 – Загрузите ПО в процессор NiosII в режиме отладки

2. Загрузите ПО в процессор в режиме отладки
3. Установите точку прерывания в строке с вызовом функции usleep
4. Проверьте работу в режиме отладки (установите sw[7..0] = Ваш номер в списке группы +5) и зафиксируйте состояния переменных при достижении 0 и при переходе к значению модуля счета.

Упражнение Lab2s завершено.