Санкт-Петербургский Политехнический Университет Петра Великого

Институт компьютерных наук и технологии

Высшая школа интеллектуальных систем и суперкомпьютерных технологий

ОТЧЕТ ПО ЛАБОРАТОРНОЙ РАБОТЕ Lab3\_z1

Дисциплина: Проектирование реконфигурируемых гибридных вычислительных систем

Выполнил студент Курякин Д.

Гр. 3540901/12001

Руководитель, доцент Антонов А.П.

«\_\_» \_\_\_\_\_\_ 2022

Санкт-Петербург

2022

Оглавление

[1. Задание 3](#_Toc116916474)

[2. Исходный код функции 3](#_Toc116916475)

[3. Исходный код теста 3](#_Toc116916476)

[3.1 Моделирование 4](#_Toc116916477)

[4. Первое решение — Solution1 5](#_Toc116916478)

[4.1 Исходные настройки 5](#_Toc116916479)

[4.2 Синтез 5](#_Toc116916480)

[5. Первое решение — Solution2 7](#_Toc116916481)

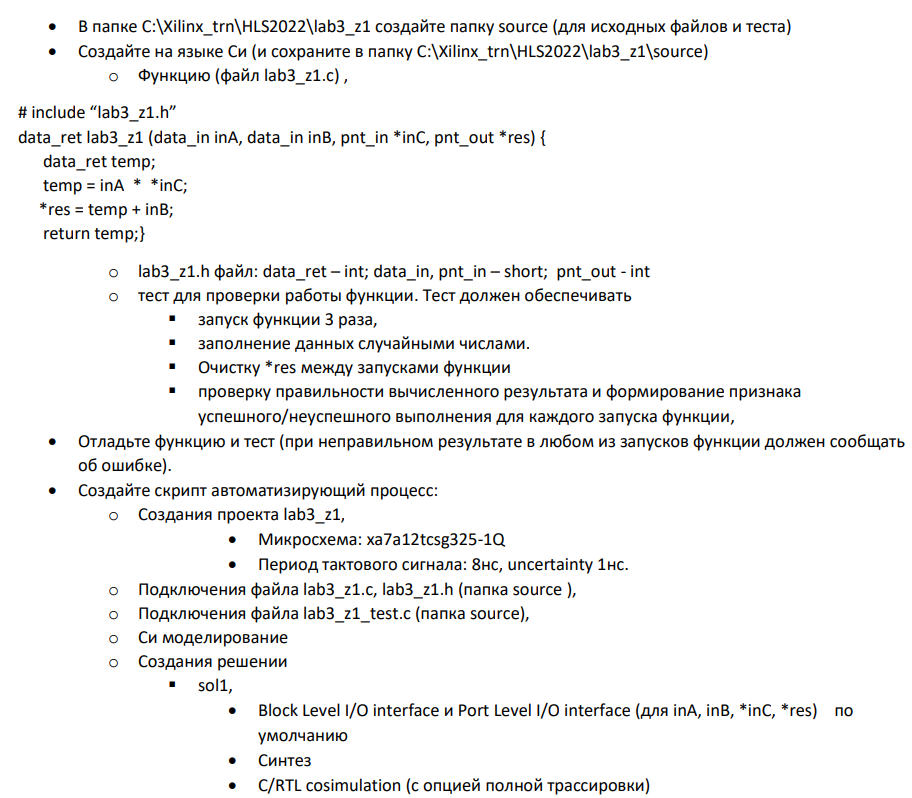
[5.1 Исходные настройки 7](#_Toc116916482)

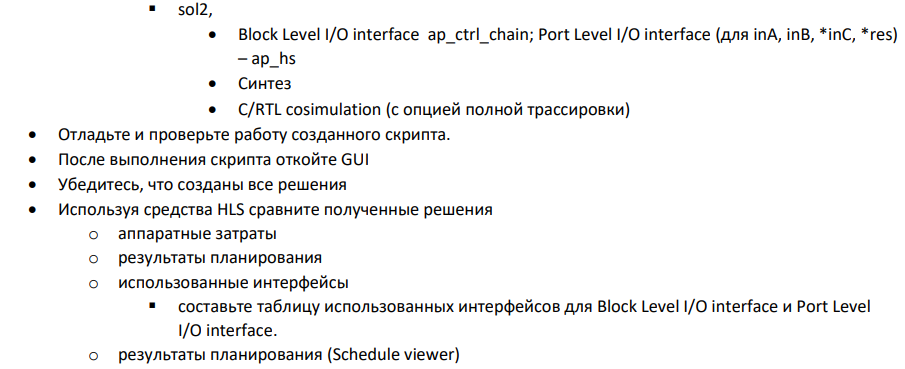
[5.2 Синтез 8](#_Toc116916483)

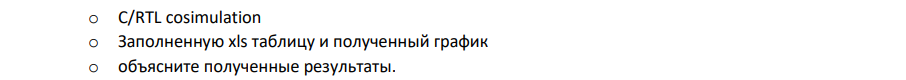
[6. Сравнение Solution1 и Solution2 9](#_Toc116916484)

[7. Выводы 10](#_Toc116916485)

1. Задание







**2. Исходный код функции**

Исходный код заголовочного файла приведен ниже.

|  |
| --- |
| **#define** **ROWS** 3  **typedef** **short** **data\_in**, **pnt\_in**;  **typedef** **int** **pnt\_out**, **data\_ret**;  **data\_ret** **lab3\_z1** (**data\_in** inA, **data\_in** inB, **pnt\_in** \*inC, **pnt\_out** \*res); |

Исходный код синтезируемой функции приведен ниже.

|  |
| --- |
| **# include** "lab3\_z1.h"  **data\_ret** **lab3\_z1** (**data\_in** inA, **data\_in** inB, **pnt\_in** \*inC, **pnt\_out** \*res)  {  **data\_ret** temp;  temp = inA \* \*inC;  \*res = temp + inB;  **return** temp;  } |

**3. Исходный код теста**

Исходный код теста для проверки функции lab1\_z2 приведен ниже.

|  |
| --- |
| **#include** <stdio.h>  **#include** "lab3\_z1.h"  **int** **arentEqual**(**pnt\_out** expectedArr, **pnt\_out** actualArr)  {  **if** (expectedArr != actualArr)  {  **fprintf**(stdout, " ERROR: expected=%d actual=%d \n", expectedArr, actualArr);  **return** 1;  }**else**{  **fprintf**(stdout, " GOOD!: expected=%d actual=%d \n", expectedArr, actualArr);  }  **return** 0;  }  **int** **main**() {  **data\_in** inA, inB, inC;  **data\_in** temp, test\_temp;  **pnt\_out** test\_res;  **pnt\_out** res;  **int** pass = 0;  **for** (**int** i = 0; i < 3; i++)  {  inA = (**rand**() %15) + 5;  inB = (**rand**() %15) + 5;  inC = (**rand**() %15) + 5;  test\_res = inA \* inC + inB;  temp = **lab3\_z1**(inA, inB, &inC, &res);  **if** (**arentEqual**(res, test\_res))  pass = 1;  res = 0;  temp = 0;  }  **if** (!pass)  **fprintf**(stdout, "----------Pass!------------ \n");  **else**  **fprintf**(stderr, "----------Fail!------------ \n");  **return** pass;  }; |

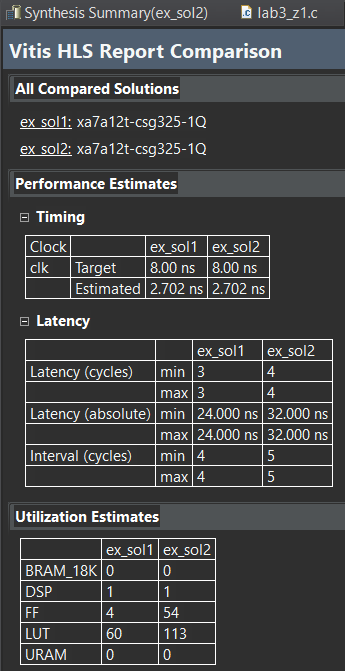
Тест обеспечивает проверку корректной работы функции.

В листинге приведен tcl скрипт.

|  |
| --- |
| open\_project -reset lab3\_z1  add\_files ./source/lab3\_z1.c  set\_top lab3\_z1  add\_files -tb ./source/lab3\_z1\_test.c  open\_solution -reset "ex\_sol1"  set\_part {xa7a12tcsg325-1Q}  create\_clock -period 8 -name clk  set\_clock\_uncertainty 1  csynth\_design  cosim\_design -trace\_level all -tool xsim  open\_solution -reset "ex\_sol2"  set\_directive\_interface -mode ap\_hs "lab3\_z1" res  set\_directive\_interface -mode ap\_hs "lab3\_z1" inB  set\_directive\_interface -mode ap\_hs "lab3\_z1" inA  set\_directive\_interface -mode ap\_hs "lab3\_z1" inC  set\_directive\_interface -mode ap\_ctrl\_chain "lab3\_z1"  create\_clock -period 8 -name clk  set\_clock\_uncertainty 1  set\_part {xa7a12tcsg325-1Q}  csynth\_design  cosim\_design -trace\_level all -tool xsim |

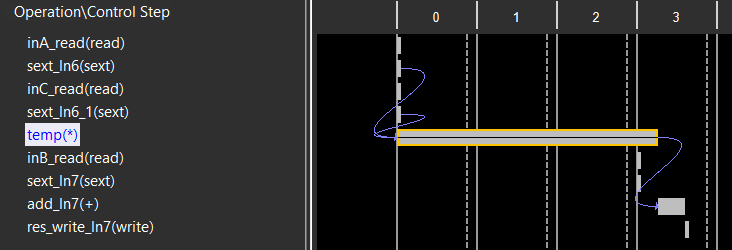
**6. Сравнение решений**

Был запущен tcl скрипт. После выполнения скрипта была выполнена команда Compare Reports. После которой получаем результаты сравнения решений.

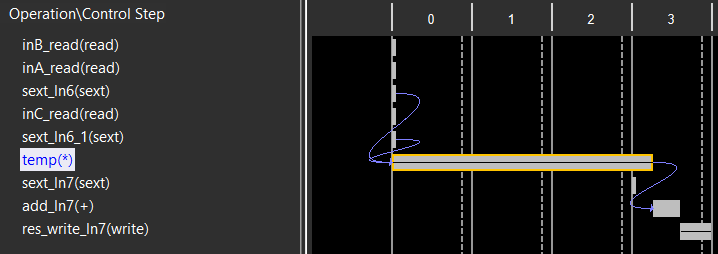


*Рис. 1 Сравнение решений*

На рис. 2-3 показаны Schedule Viewer сравниваемых солюшенов.

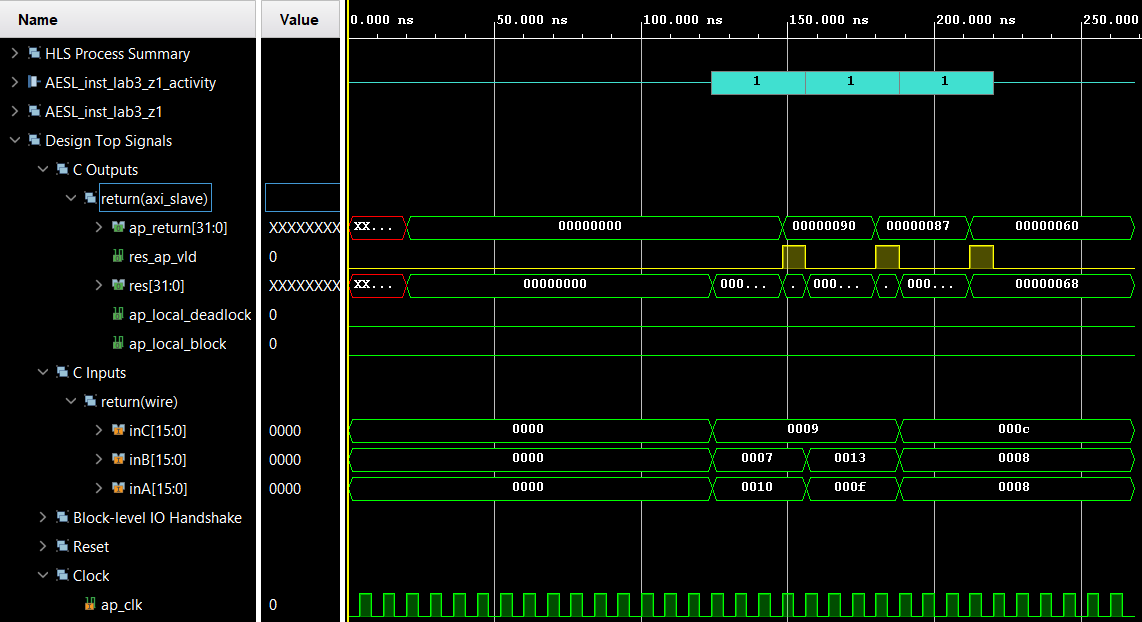


*Рис. 2 Schedule Viewer ex\_sol1*

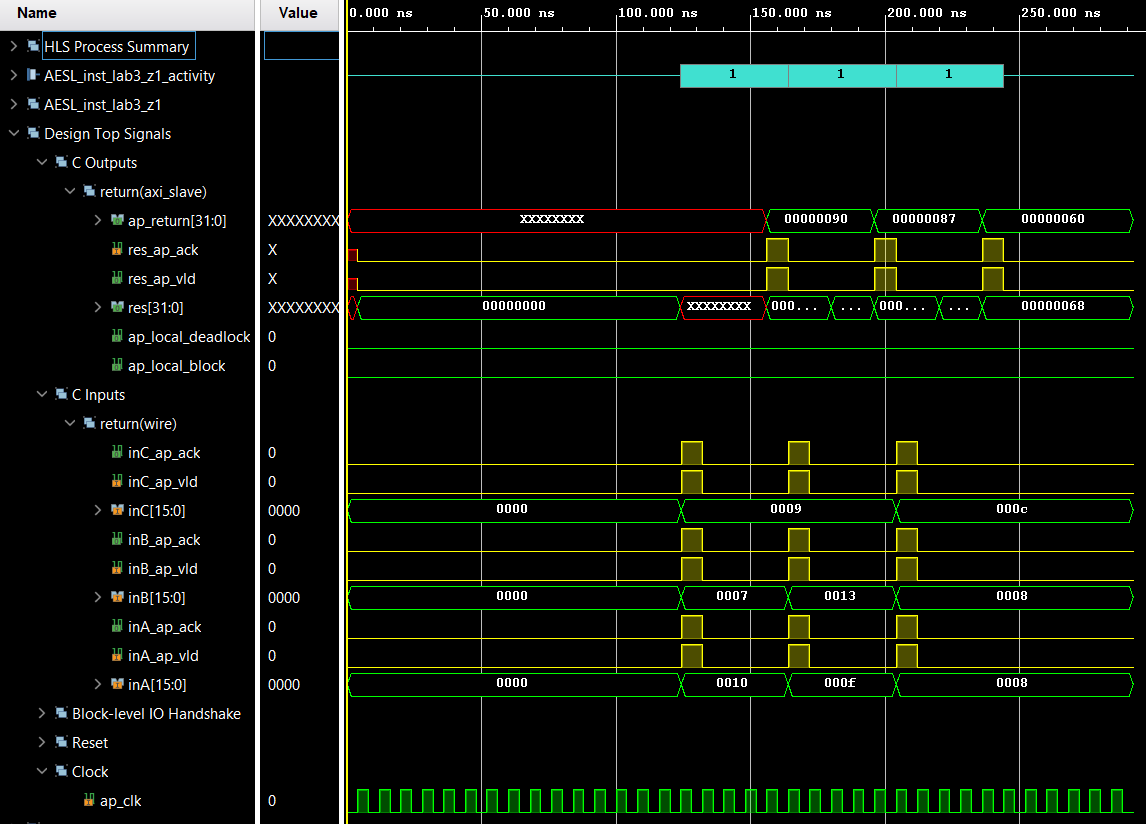


*Рис. 3 Schedule Viewer ex\_sol2*

На рис. 4-5 показаны Wave Viewer сравниваемых солюшенов*.*



*Рис. 4 Wave Viewer ex\_sol1*



*Рис. 5 Wave Viewer ex\_sol1*

Ниже представлена таблица и диаграмма сравнения решений.

|  |  |  |  |
| --- | --- | --- | --- |
|  |  | ex\_sol1 | ex\_sol2 |
| Clock | Target ( ns) | 8 | 8 |
| Estimated ( ns) | 2,702 | 2,702 |
| Iteration Interval | (cycles) | 3 | 4 |
| (ns) | 8 | 11 |
| Resources | BRAM\_18K | 0 | 0 |
| DSP48E | 1 | 1 |
| FF | 4 | 54 |
| LUT | 60 | 113 |
| URAM | 0 | 0 |

*Рис. 6 Диаграмма сравнения решений*

**7. Выводы**

В данной работе были получен опыт работы с vitis hls.