Санкт-Петербургский Политехнический Университет Петра Великого

Институт компьютерных наук и технологии

Высшая школа интеллектуальных систем и суперкомпьютерных технологий

ОТЧЕТ ПО ЛАБОРАТОРНОЙ РАБОТЕ Lab3\_z2

Дисциплина: Проектирование реконфигурируемых гибридных вычислительных систем

Выполнил студент Курякин Д.

Гр. 3540901/12001

Руководитель, доцент Антонов А.П.

«\_\_» \_\_\_\_\_\_ 2022

Санкт-Петербург

2022

Оглавление

[1. Задание 3](#_Toc116916474)

[2. Исходный код функции 3](#_Toc116916475)

[3. Исходный код теста 3](#_Toc116916476)

[3.1 Моделирование 4](#_Toc116916477)

[4. Первое решение — Solution1 5](#_Toc116916478)

[4.1 Исходные настройки 5](#_Toc116916479)

[4.2 Синтез 5](#_Toc116916480)

[5. Первое решение — Solution2 7](#_Toc116916481)

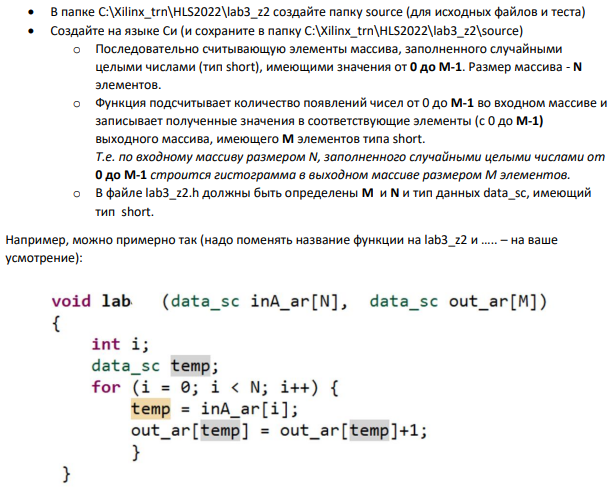
[5.1 Исходные настройки 7](#_Toc116916482)

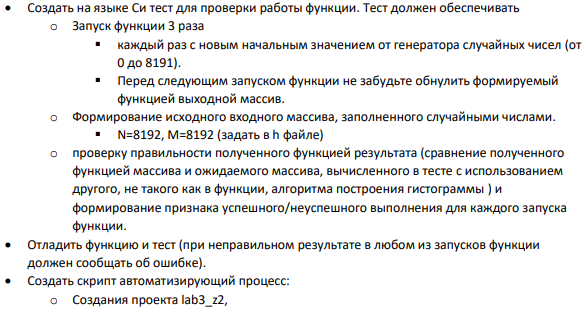
[5.2 Синтез 8](#_Toc116916483)

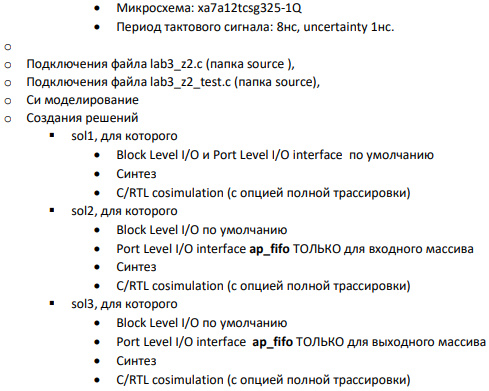
[6. Сравнение Solution1 и Solution2 9](#_Toc116916484)

[7. Выводы 10](#_Toc116916485)

1. Задание







**2. Исходный код функции**

Исходный код заголовочного файла приведен ниже.

|  |
| --- |
| **#include** <stdio.h>  **#define** **N** 8192  **#define** **M** 8192  **typedef** **short** **data\_sc**;  **typedef** **short** **out\_ar**;  **void** **lab3\_z2** **(data\_s**c inA\_ar[N], **data\_s**c out\_ar[M]); |

Исходный код синтезируемой функции приведен ниже.

|  |
| --- |
| **#include** "lab3\_z2.h"  **void** **lab3\_z2**(**data\_sc** inA\_ar[N], **data\_sc** out\_ar[M])  {  **int** i;  **data\_sc** temp;  **for** (i = 0; i < N; i++)  {  temp = inA\_ar[i];  out\_ar[temp] = out\_ar[temp] + 1;  }  } |

**3. Исходный код теста**

Исходный код теста для проверки функции lab1\_z2 приведен ниже.

|  |
| --- |
| **#include** "lab3\_z2.h"  **int** **arentEqual**(**data\_sc** expected\_arr[N], **data\_sc** actual\_arr[N])  {  **for** (**int** i = 0; i < M; i++)  **if** (expected\_arr[i] != actual\_arr[i])  {  **fprintf**(stdout, " ERROR: expected=%d actual=%d \n", expected\_arr[i], actual\_arr[i]);  **return** 1;  }  **return** 0;  }  **int** **main**() {  **data\_sc** in[N];  **out\_ar** out[M], actual\_out[M];  **int** i, j;  **int** pass = 0;  **for** (i = 0; i < 1; i++)  {  **srand**(6789+i);  **for** (j = 0; j < N; j++)  in[j] = **rand**() % N-1;  **for** (j = 0; j < M; j++)  out[j] = 0;  **lab3\_z2**(in, out);  **for** (j = 0; j < N; j++)  actual\_out[in[j]] = actual\_out[in[j]] + 1;  pass = **arentEqual**(out, actual\_out);  }  **if** (!pass)  **fprintf**(stdout, "----------Pass!------------ \n");  **else**  **fprintf**(stderr, "----------Fail!------------ \n");  **return** pass;  }; |

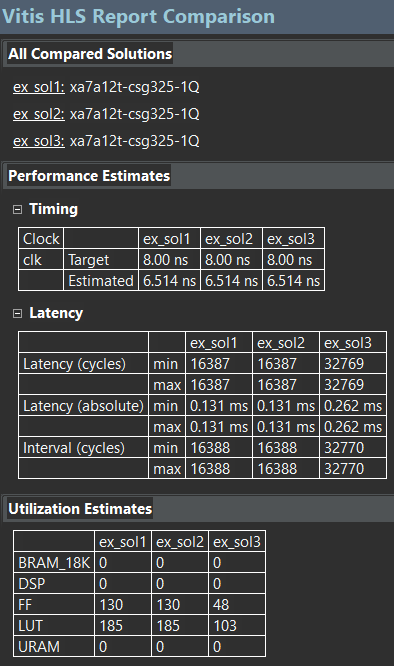
Тест обеспечивает проверку корректной работы функции.

В листинге приведен tcl скрипт.

|  |
| --- |
| open\_project -reset lab3\_z2  add\_files ./lab3\_z2/source/lab3\_z2.c  set\_top lab3\_z2  add\_files -tb ./lab3\_z2/source/lab3\_z2\_test.c  open\_solution -reset "ex\_sol1"  set\_directive\_top -name lab3\_z2 "lab3\_z2"  set\_part {xa7a12tcsg325-1Q}  create\_clock -period 8 -name clk  set\_clock\_uncertainty 1  csynth\_design  csim\_design -clean  cosim\_design -trace\_level all -tool xsim  open\_solution -reset "ex\_sol2"  set\_directive\_top -name lab3\_z2 "lab3\_z2"  set\_directive\_interface -mode ap\_fifo "lab3\_z2" in\_Mass  set\_part {xa7a12tcsg325-1Q}  create\_clock -period 8 -name clk  set\_clock\_uncertainty 1  csynth\_design  csim\_design -clean  cosim\_design -trace\_level all -tool xsim  open\_solution -reset "ex\_sol3"  set\_directive\_top -name lab3\_z2 "lab3\_z2"  set\_directive\_pipeline -off "lab3\_z2"  set\_directive\_interface -mode ap\_fifo "lab3\_z2" in\_Mass  set\_part {xa7a12tcsg325-1Q}  create\_clock -period 8 -name clk  set\_clock\_uncertainty 1  csynth\_design  csim\_design -clean  cosim\_design -trace\_level all -tool xsim |

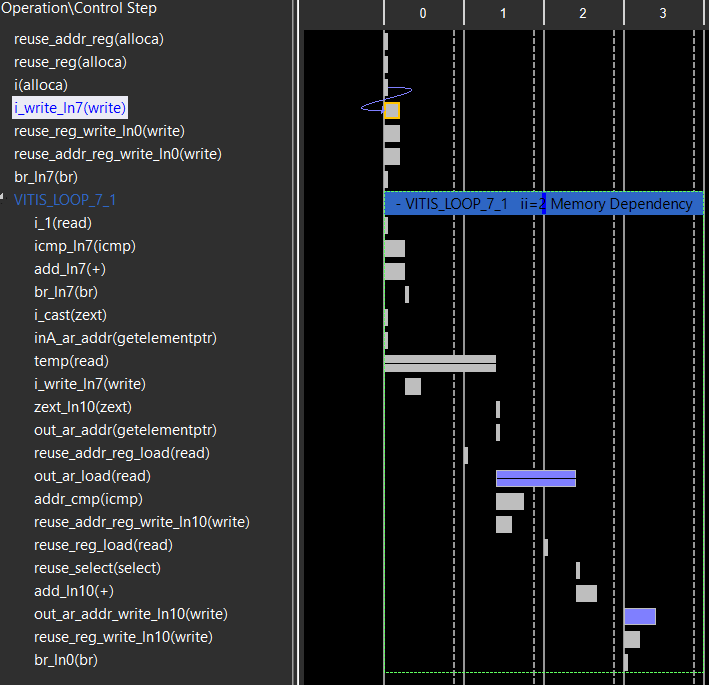
**6. Сравнение решений**

Был запущен tcl скрипт. После выполнения скрипта была выполнена команда Compare Reports. После которой получаем результаты сравнения решений.

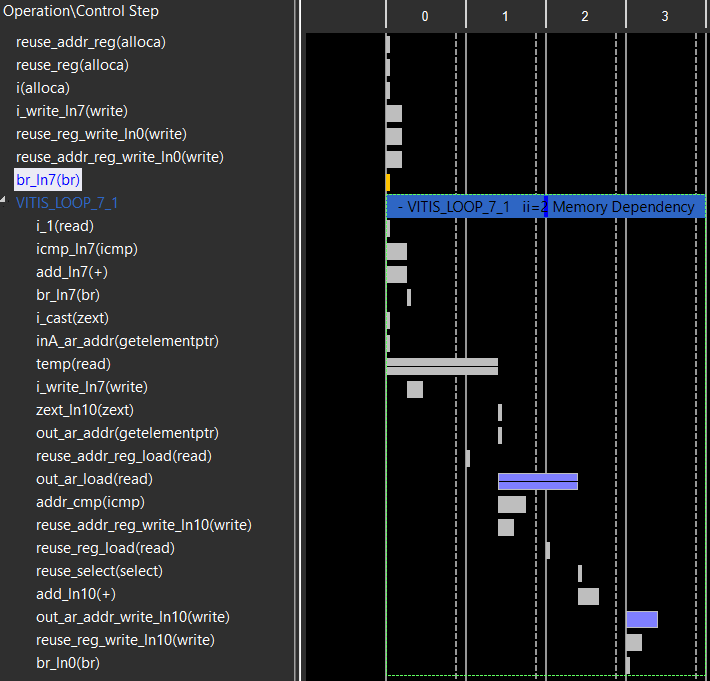


*Рис. 1 Сравнение решений*

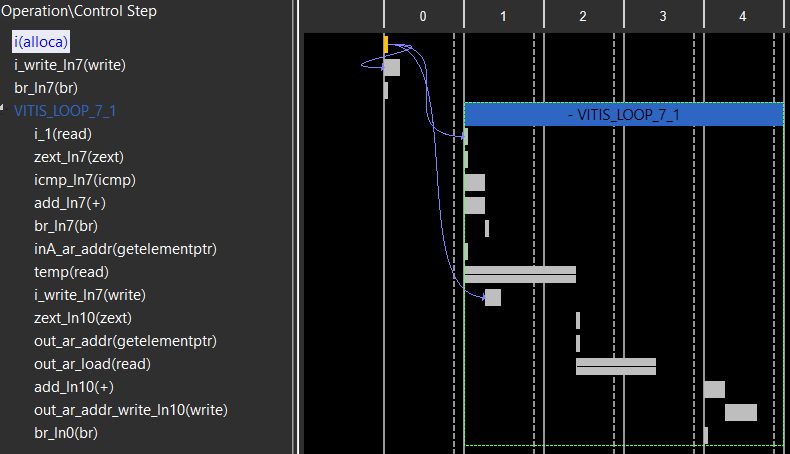
На рис. 2-3 показаны Schedule Viewer сравниваемых солюшенов.



*Рис. 2 Schedule Viewer ex\_sol1*

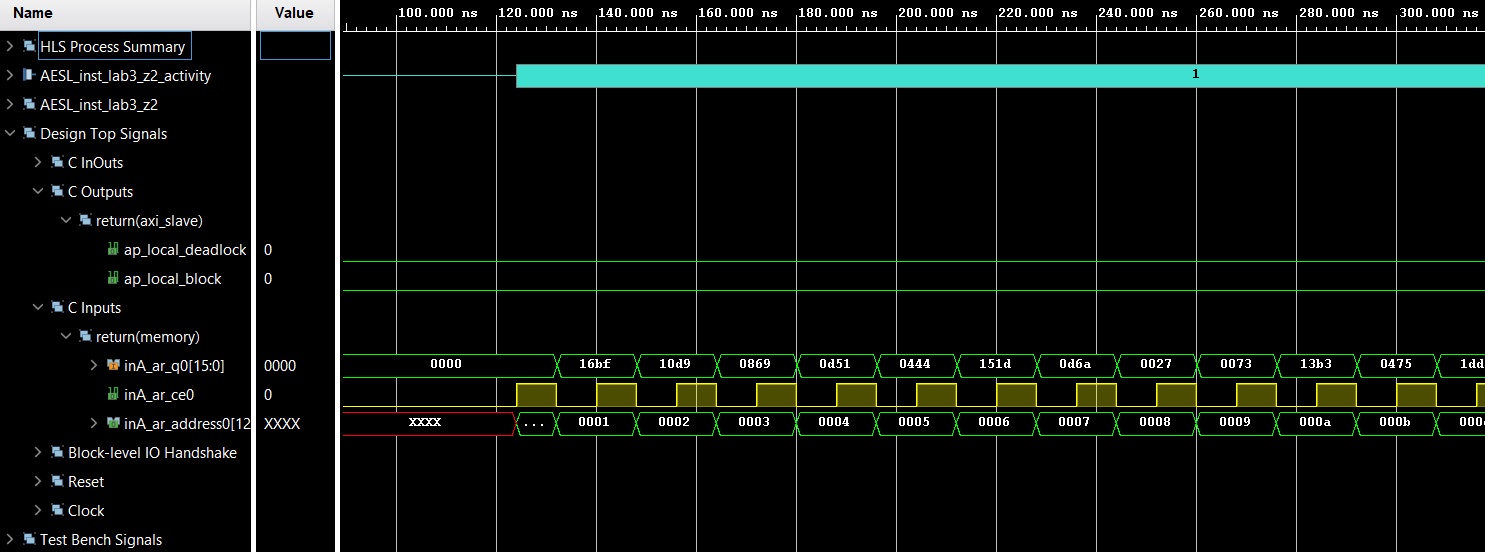


*Рис. 3 Schedule Viewer ex\_sol2*



*Рис. 4 Schedule Viewer ex\_sol3*

На рис. 4 показан Wave Viewer одного из солюшенов*.*



*Рис. 5 Wave Viewer ex\_sol1*

Ниже представлена таблица и диаграмма сравнения решений.

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
|  |  | ex\_sol1 | ex\_sol2 | ex\_sol3 |
| Clock | Target ( ns) | 8 | 8 | 8 |
| Estimated ( ns) | 5,514 | 6,514 | 6,514 |
| Iteration Interval | (cycles) | 16387 | 16387 | 32769 |
| (ns) | 106745 | 123132 | 246226 |
| Resources | BRAM\_18K | 0 | 0 | 0 |
| DSP48E | 0 | 0 | 0 |
| FF | 130 | 130 | 48 |
| LUT | 185 | 185 | 103 |
| URAM | 0 | 0 | 0 |

*Рис. 6 Диаграмма сравнения решений*

**7. Выводы**

В данной работе были получен опыт работы с vitis hls.