

## Lista de Exercícios de Gerenciamento de Memória

Prof. Carlos A. Astudillo

1- a) 16 bits.

b) Como são usados 2 bits para gerar as páginas, são possíveis no máximo 4 páginas no processo.

c) Uma chamada ao endereço virtual 0b010110 representará o seguinte endereço na memória física, os primeiros 2 bits mapeiam para a página 1 da memória virtual, que pela tabela possui o valor 4(0b100), o endereço físico será formado pelo valor encontrado na tabela com a parte baixa restante do endereço virtual. Portanto o endereço físico será 0b1000110 (70).

2- a) 0x204ABC = 0b000100000100101010111100

OFFSET = 2748

PÁGINA = 4

SEGMENTO = 1

Portanto o endereço de memória física é 0x11000

b) 0x1103DB = 0b000100010000001111011011

OFFSET = 987

PÁGINA = 16

SEGMENTO = 1

Portanto o endereço de memória física é 0x1D000

c) 0x304F51 = 0b001100000100111101010001

OFFSET = 3921

PÁGINA = 4

SEGMENTO = 3

Como o segmento de memória 3 possui bandeira inválida, ao tentar acessá-lo ocorre um segmentation fault

d) Como os endereços físicos referenciados pela tabela de segmentos possui 20 bits, é possível referenciar  $2^{20}$  quadros na memória principal

e) como o offset é formado por 12 bits, uma página no sistema tem tamanho de  $2^{12}$  bits = 512 bytes

3- O TLB atua como uma espécie de cache que armazena os endereços acessados recentemente na tabela de páginas de um sistema de gerenciamento de memória com paginação, acelerando a paginação caso ocorram múltiplos acessos aos mesmos endereços de memória. Instruções que alterem a consistência dos endereços armazenados pelo TSB, como mudanças em permissões de acesso e trocas de contexto para outros processos, são instruções que invalidam o TSB.