

# CH563 简介

中文手册

版本: V1.02

<http://wch.cn>

## 一、概述

### 1.1 简介

CH563 是一款类似 ARM9 内核的 32 位 RISC 精简指令集 CPU, 指令集兼容 ARMv5TE, 支持 16 位 Thumb 指令和增强 DSP 指令。默认系统主频为 100MHZ, 最高可达 130MHZ。高度集成的外设以及高性能, 使其可以广泛的应用于各种嵌入式应用。

CH563 的外设组件包含 480K 的 FLASH 闪存、128K 可动态分配的 SRAM、28K 的 EEPROM、百兆以太网、高速/全速 USB 主机/从机接口、2 个 SPI 接口、2 个 UART 接口、3 通道 10 位 ADC、4 个通用定时器、8 位被动并行接口、8/16/32 位 Intel 时序的总线接口、在系统编程 ISP 接口和多达 74 个通用 I/O 管脚。

### 1.2 功能特性

- 内核:  
32 位 RISC 指令集 CPU, 兼容 ARM V5TE 指令集, 支持 16 位 Thumb 指令和增强 DSP 指令, 系统主频最高可达 130MHZ。
- FLASH 和 RAM:  
片内 FLASH 共 480K, 用于保存程序代码, 支持写保护, 其中 256K 可用于 BootLoader。FLASH 闪存拥有 10 万次擦写、20 年保存能力, 支持 ICP/ISP 升级。  
片内 SRAM 共 128K, 用于程序缓冲和数据缓冲。用户可根据需求自行分配, 通常分法为: 32K、64K 或 96K 作为程序缓冲区, 剩余作为数据 RAM。
- EEPROM:  
片内 EEPROM 共 28K, 用于保存非易失性数据。
- 以太网:  
内置 MAC 和基于 DSP 的 10/100Base-TX 快速 Ethernet 收发器 (PHY), 支持 10/100Mbps 双绞线网络通讯, 兼容 IEEE 802.3, 802.3u 和 FDDI-TX-PMD, 支持 Wake-On-LAN 功能, 收发各独立的 2K 字节 FIFO, 支持 DMA。
- USB:  
内置高速 USB 收发器 (PHY) 和 USB 控制器, 支持 USB 2.0, 兼容 EHCI, 支持主/从模式, 支持高速/全速/低速传输, 独立的 2K+64 字节 FIFO, 支持 DMA。
- SPI:  
2 组 SPI 控制器 SPI0、SPI1, 速度可调, 最高可达系统频率 SCLK 的一半约 50MHZ, 支持输入输出单工复用。SPI0 支持 Master/Slave 主从模式, 32 级 FIFO, 支持 DMA; SPI1 只支持主机模式, 16 级 FIFO。
- UART:  
2 组兼容 16C550 的异步串口 UART, 速度可调, 最高达系统主频 SCLK 的八分之一约 16Mbps, 一组支持全部 Modem 信号, 16 级 FIFO; 另一组只支持 CTS 和 RTS, 但支持 9 位串口模式下总线地址自动比较和 SIR 之 IrDA 编解码, 32 级 FIFO。
- ADC:  
3 通道 10 位 A/D 转换器, 采样率可调, 最高达每秒 1M 次, 8 级 FIFO, 支持设定参考值在到达后触发中断, 支持两通道自动轮测, 可用软件对信号进行算法解码, 支持 DMA。
- TIMER:  
4 组 28 位定时器, 支持输入信号宽度采样/信号捕捉(高/低/翻转), 支持 PWM 输出, 8 级 FIFO, 其中 3 组支持 DMA。

- 被动并口：  
提供 1 个 Intel 时序的 8 位被动并口，方便与外部系统进行数据通信。
- 总线接口：  
提供 1 个 Intel 时序的总线接口，支持 8 位、16 位、32 位数据读写，读写宽度可调。
- 低功耗睡眠：  
支持低功耗睡眠方式，支持部分 GPIO 等外部唤醒。
- 芯片 ID 号：  
每个芯片具有 64bit 唯一的 ID 识别号，便于通讯识别或者数据加密。
- GPIO：  
LQFP128 封装提供多达 74 个 GPIO 引脚，部分引脚支持上拉电阻、下拉电阻、施密特输入、两种驱动能力。部分 GPIO 支持电平或者边沿中断，两级中断优先级。
- 电源：  
CPU 操作电压范围：1.65—1.95V ( $1.8V \pm 0.15V$ )；  
I/O 操作电压范围：3.0—3.6V ( $3.3V \pm 10\%$ )，部分 I/O 口可承受 5V 电压。

### 1.3 结构框图

以下为 CH563 芯片简化内部结构框图。

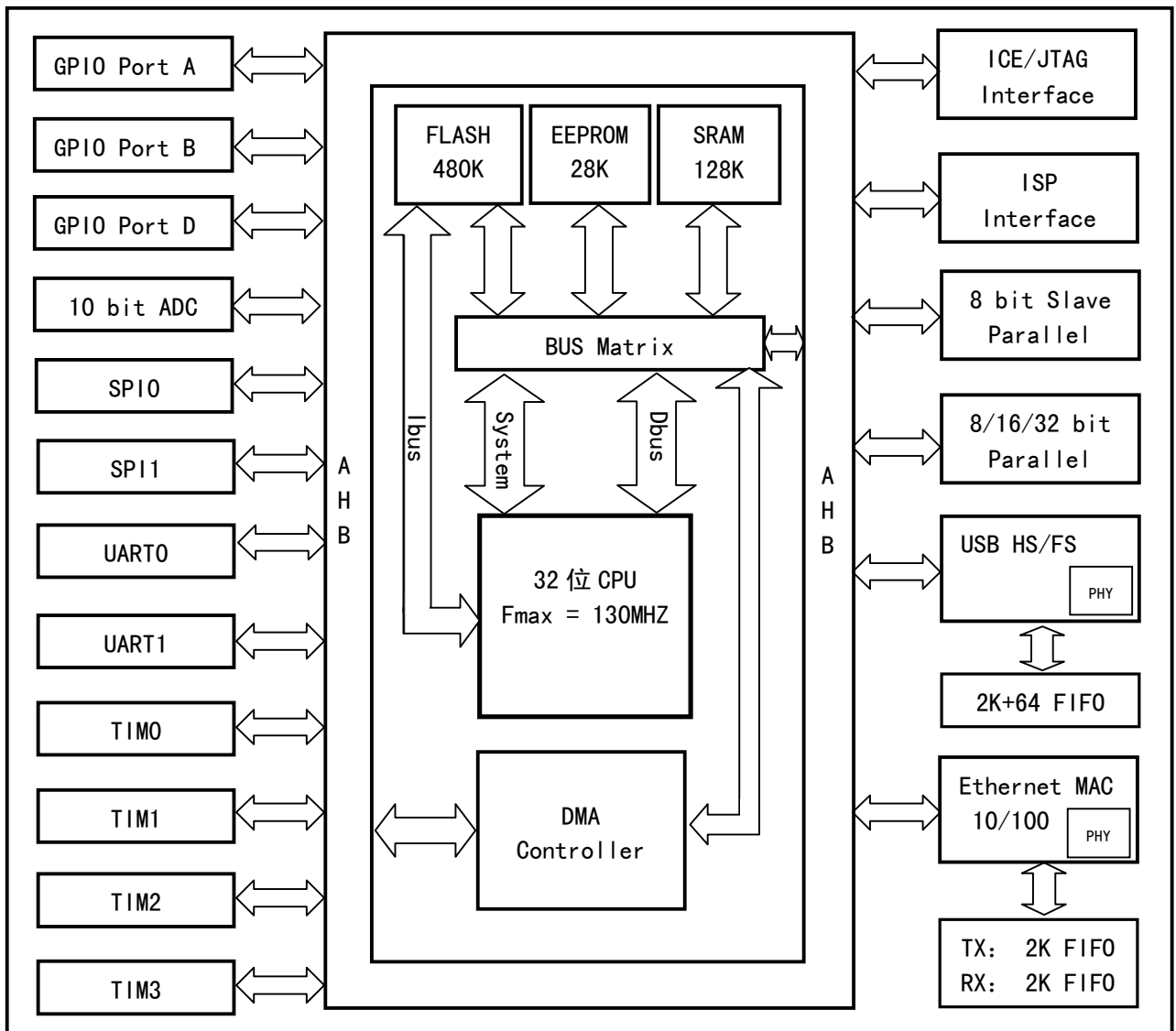


图 1-1 CH563 简化结构框图

## 1.4 应用

- 工控网络
- 家居安防
- USB 相关应用
- 电机控制
- 报警系统
- 打印机、扫描仪
- 应用控制

## 1.5 芯片封装

芯片型号	芯片封装	
	名称	描述
CH563L	LQFP128	LQFP 封装; 128 脚; 本体 14x14mm
CH563Q	LQFP64M	LQFP 封装; 64 脚; 本体 10x10mm

## 1.6 引脚排列

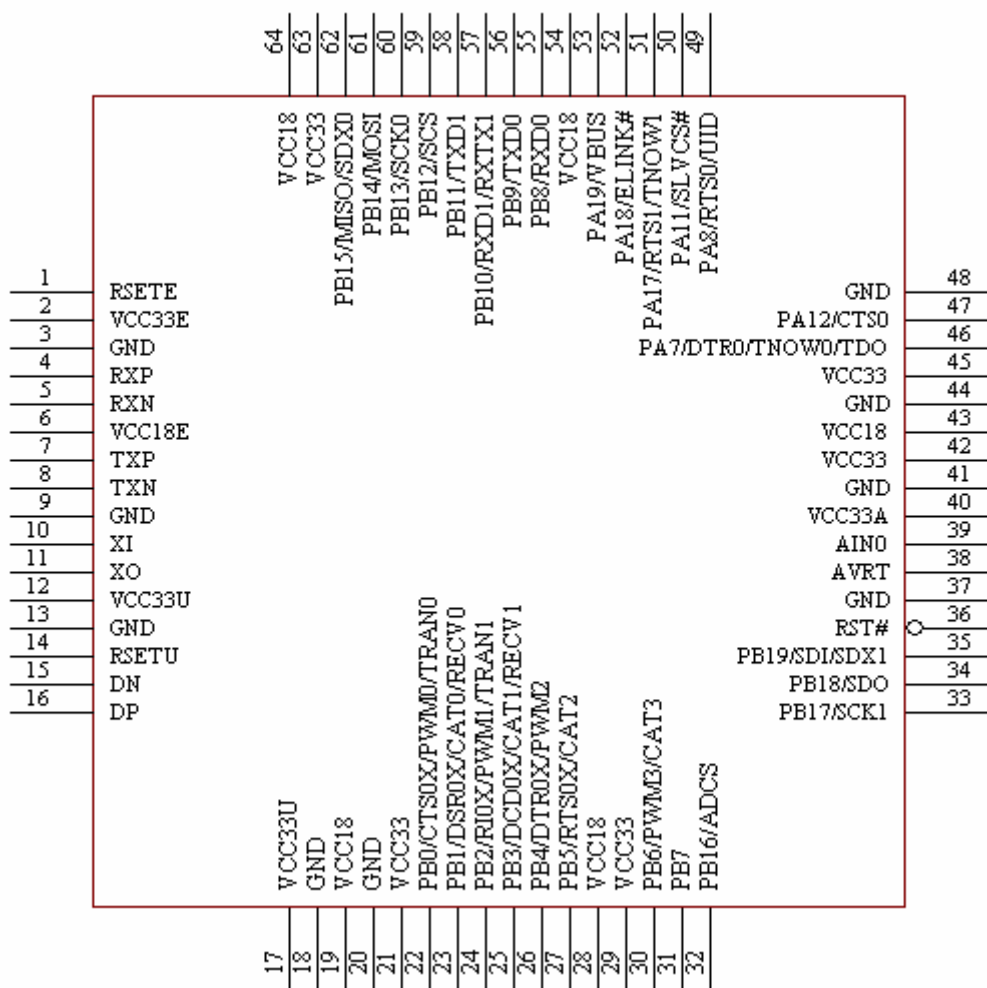


图 1-2 LQFP64 封装引脚排列

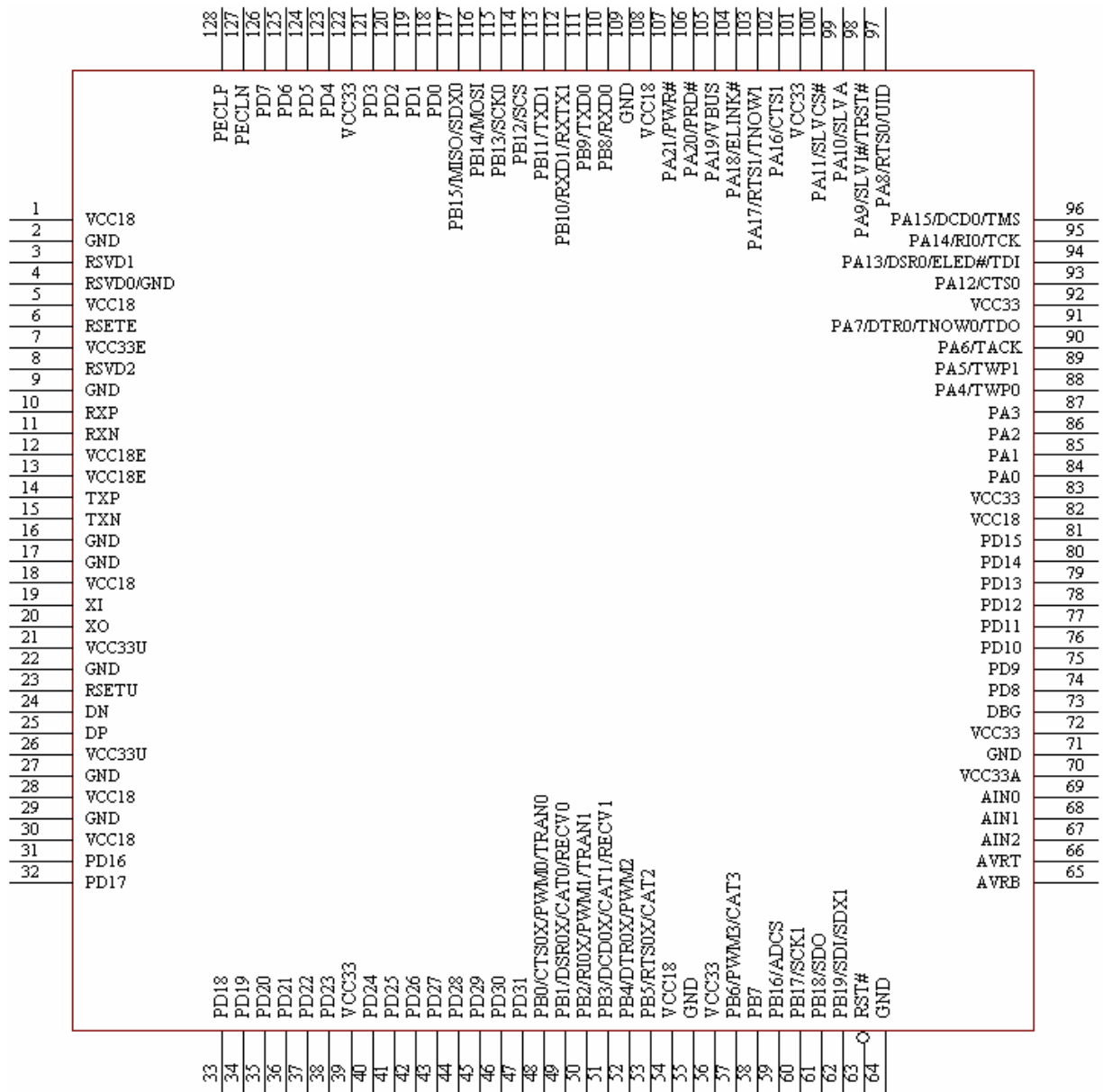


图 1-3 LQFP128 封装引脚排列