

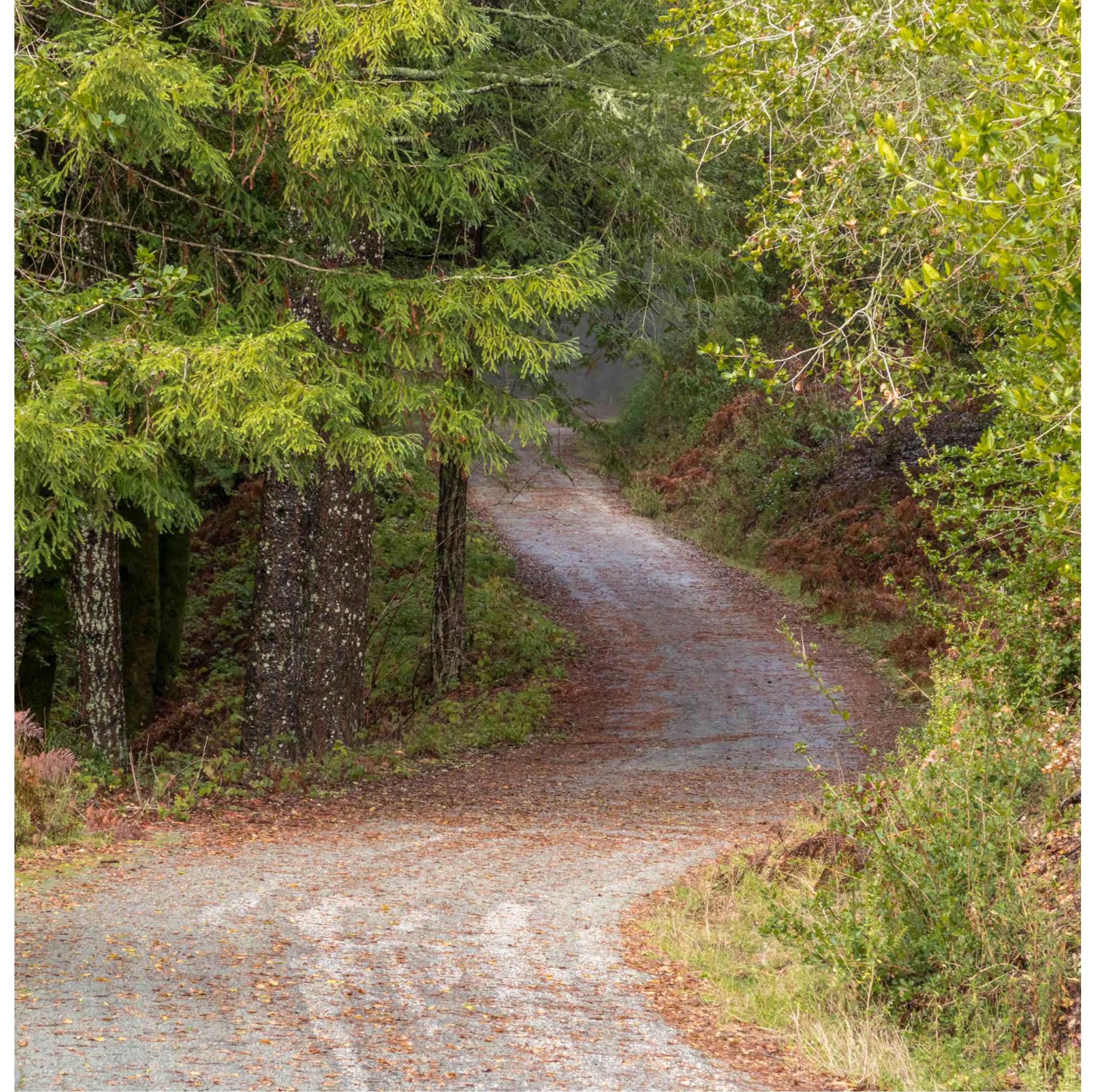
Concurso de acceso a plazas de cuerpos docentes universitarios Plaza-procedimiento 2020-02

1^a prueba: CV y proyectos docente e investigador

Índice

- ▶ **Curriculum**
 - ▶ Formación y trayectoria
 - ▶ Experiencia docente
 - ▶ Experiencia investigadora
- ▶ **Proyecto Docente**
 - ▶ Administración de Sistemas
- ▶ **Proyecto Investigador**
 - ▶ Procesamiento de Grafos en Sistemas Altamente Heterogeneos

Curriculum



Formación y Trayectoria Profesional

- ▶ 1998-2003: Ingeniería Informática. Universidad de Zaragoza (último año y PFC en EPFL, Suiza)
- ▶ 2008-2012: Profesor Ayudante en DIIS, Universidad de Zaragoza
- ▶ 2011-11: Doctor por la Universidad de Zaragoza. Programa de Ing. de Sistemas e Informática. Mención doctorado Europeo
- ▶ 2012-2012: Profesor Ayudante Doctor en DIIS, Universidad de Zaragoza
- ▶ 2012-2015: Senior/Staff Engineer en Qualcomm Research Silicon Valley, EEUU
- ▶ 2015-2016: Profesor Ayudante Doctor en DIIS, Universidad de Zaragoza
- ▶ 2016-Actualidad: Profesor Contratado Doctor Interino en DIIS, Universidad de Zaragoza

Acreditaciones de Contratado Doctor y Prof. Titular desde julio 2014 y mayo 2018, respectivamente

Experiencia Docente

Experiencia Docente

Docencia Oficial en Universidad de Zaragoza

- ▶ ~1000 horas (UZ, 2008/09-2018/19) (8 cursos + 3 años de permiso)
35% teoría + problemas y 65% prácticas y TP6
- ▶ 8 asignaturas de temática variada (7 ing. y grado + 1 máster)
3 titulaciones principales (ing., grado y máster en Informática)
- ▶ 30 PCF/TFG/TFM (8 titulaciones diferentes,
~50% en codirección, 26 completados y 4 en curso)

Experiencia Docente

Otros Cursos y Seminarios

- ▶ Curso Avanzado de Ciberdefensa (2 ediciones)
 - ▶ 10 horas, seguridad web y móvil (Academia de Ingenieros del Ejército)
- ▶ Programación y Arquitectura de Sistemas Heterogéneos
 - ▶ 18 horas, director del Curso (Universidad de Verano de Teruel/Jornadas Sarteco, 2018)
- ▶ Programación Efectiva en C++
 - ▶ 12 horas, DIIS, Universidad de Zaragoza, 2012

Experiencia Docente

Evaluación, Formación y Otras Actividades

- ▶ **Calidad de la docencia:** evaluaciones positivas (2007/08 y 2008/09) y positiva destacada (2009/10, 2010/11, 2015/16, 2016/17, 2017/18)
- ▶ **Formación en metodologías y tecnologías docentes:**
 - ▶ 9 cursos de formación en ICE (66 horas), Unizar
 - ▶ 8 proyectos de innovación docente (coordinador en 1)
 - ▶ *Estudio y diseño de una plataforma común de trabajo para la mejora del aprendizaje en el Grado en Ingeniería Informática* (3 áreas, 3 convocatorias consecutivas, financiación)
- ▶ **Otra actividad docente desempeñada:**
 - ▶ Miembro tribunal Trabajos Fin de Grado (1 curso)
 - ▶ Miembro tribunal tesis doctoral Marta Ortín Obón
 - ▶ Miembro Comisión Académica Doctorado DIIS desde 2016
 - ▶ Proyecto tutor (hasta 2016/2017)

Experiencia Docente

Producción de Material Docente

- ▶ **Perfil de la plaza:**
 - ▶ Administración de Sistemas: transparencias (actualización 75%), colección de problemas y prácticas con test unitarios (https://gitlab.unizar.es/dario/as_tests_practicas)
 - ▶ Garantía y Seguridad: transparencias (actualización 50%) y colección de problemas
 - ▶ Proyecto Hardware: colaboración en guiones (ideas para los proyectos y aspectos teórico-prácticos)
- ▶ **Otras asignaturas:**
 - ▶ Arquitectura y Organización de Computadores: manual de prácticas
 - ▶ Redes y Sistemas Distribuidos: transparencias SDN (100%), colección de problemas y prácticas OpenFlow y P4 (Unizar fue la 1^a Universidad Española en formar parte del consorcio P4)
 - ▶ Transferencia de Calor: software para experimentación térmica (https://gitlab.unizar.es/dario/heat_generator)

Experiencia Docente

Publicaciones Docentes

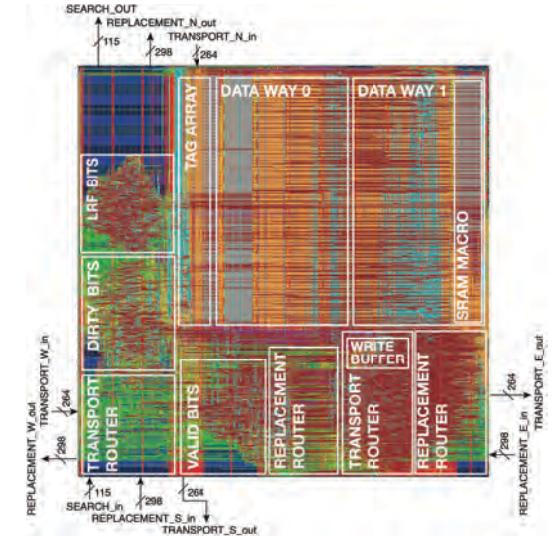
- ▶ “*A proposal to introduce power and energy notions in computer architecture laboratories*”, WCAE, 2007 (Best Paper Award)
- ▶ “*Processor energy and temperature in computer architecture courses: a hands-on approach*”, WCAE, 2009
- ▶ “*Atomicidad, Consistencia, Paralelismo y Concurrencia en un Trazador de Rayos elaborado a lo largo del Grado en Ingeniería Informática*”, Jornadas Sarteco, 2018
- ▶ “*Exposing Abstraction-Level Interactions with a Parallel Ray Tracer*”, WCAE, 2019
- ▶ “*Experimentación Preliminar con un Trazador de Rayos para Relacionar Niveles de Abstracción*”, Jornadas Sarteco, 2019

Experiencia Investigadora

Experiencia Investigadora

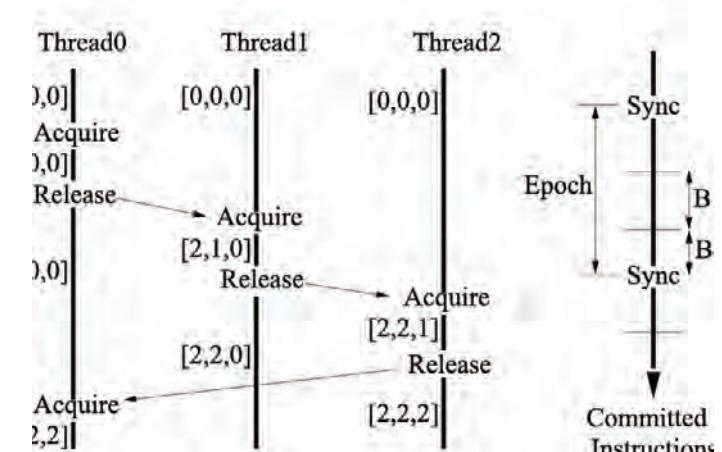
Lineas de Investigación

PreDoc (unizar)



Jerarquía de Memoria
y Redes on-chip

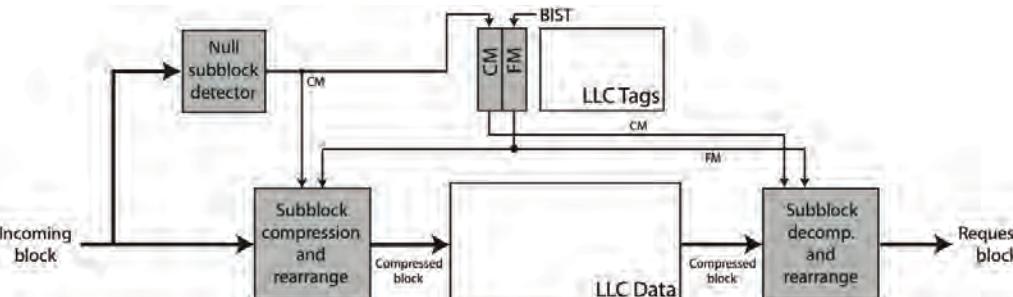
DATE, TonVLSI, TACO



Paralelismo

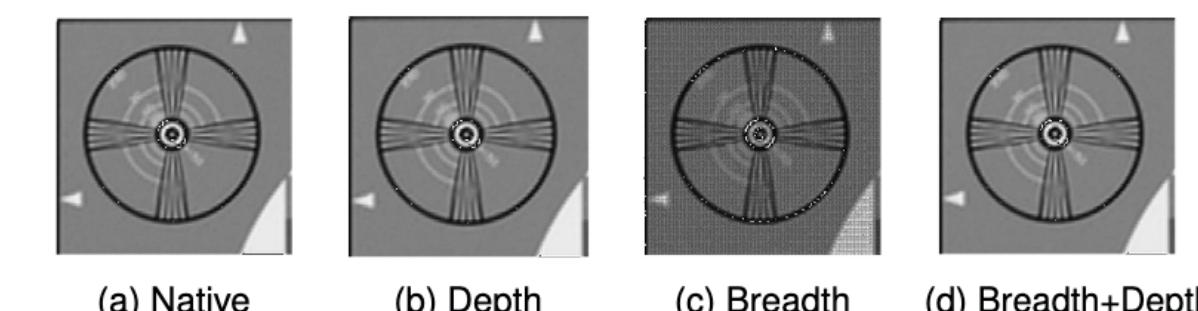
ISCA

Plaza-Procedimiento nº: 2020-02



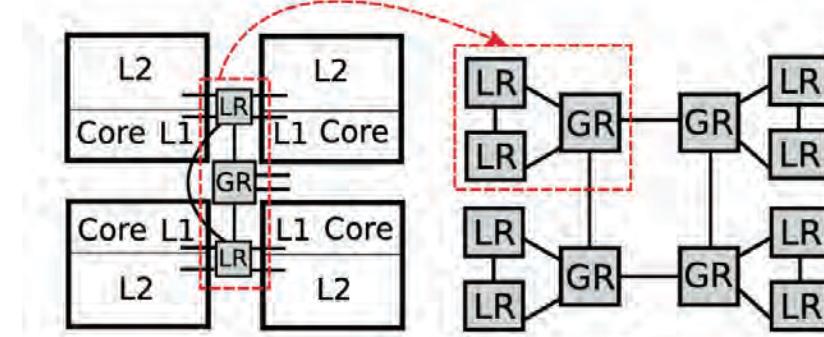
Jerarquía de Memoria/
Near Threshold Computing

ARCS, SBAC-PAD, TonC, JPDC



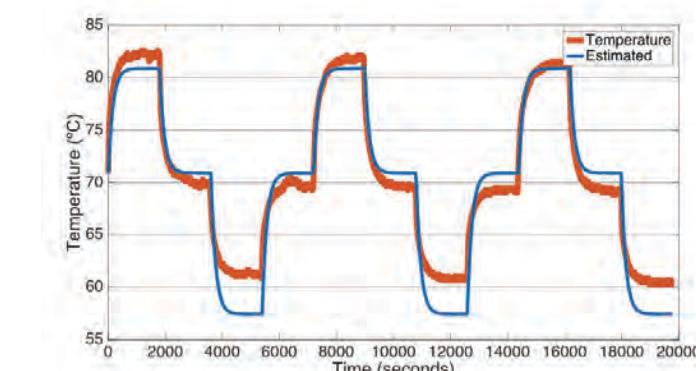
Approximate Computing

ASPLOS-W



Redes on-chip

DATE, M&M, JPDC



Control de Energía/
Temperatura

ARM-SUMMIT



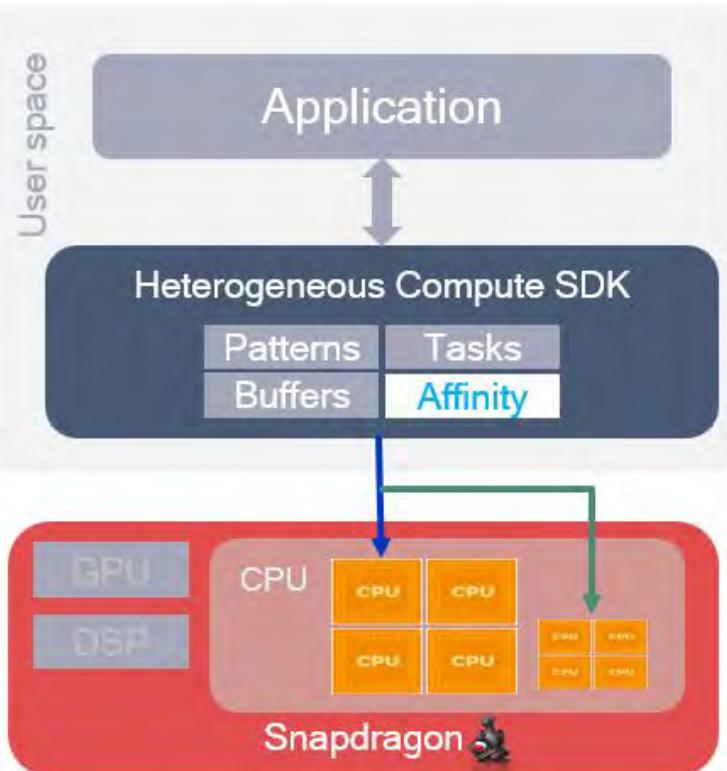
Universidad
Zaragoza

Experiencia Investigadora

Lineas de Investigación

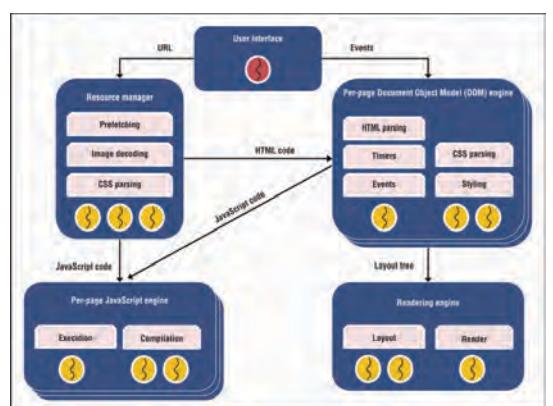
PostDoc (QRSV)

Sistemas Heterogéneos
*Heterogeneous Compute SDK,
Power Optimization
SDK, LCPC*



Paralelismo/
Aplicaciones

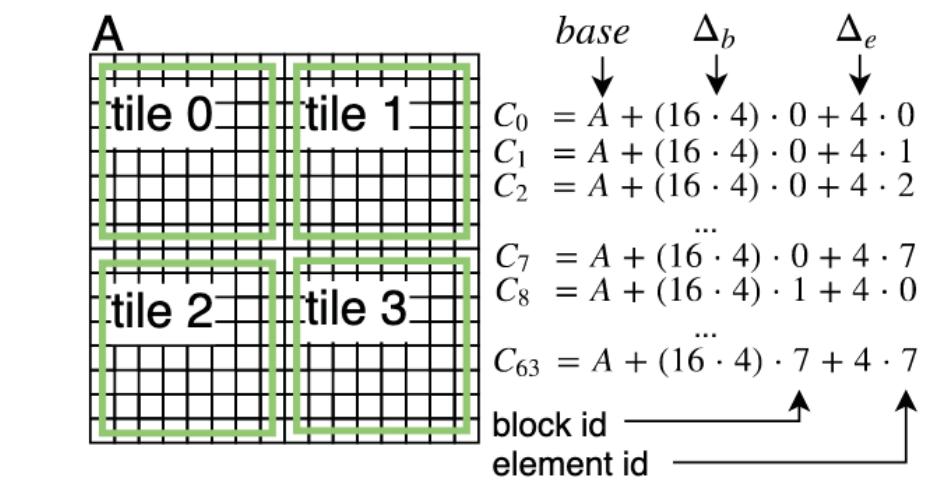
IISWC, IEEE PervConc



Sistemas Heterogéneos:
Envejecimiento

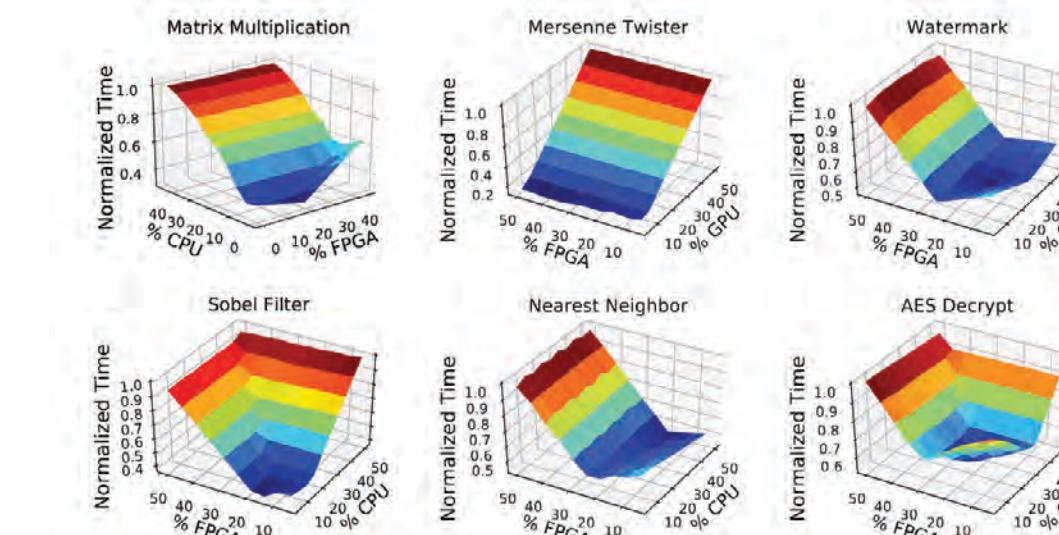
SBAC-PAD, TonC

PostDoc (unizar)



Sistemas Heterogéneos:
Planificación

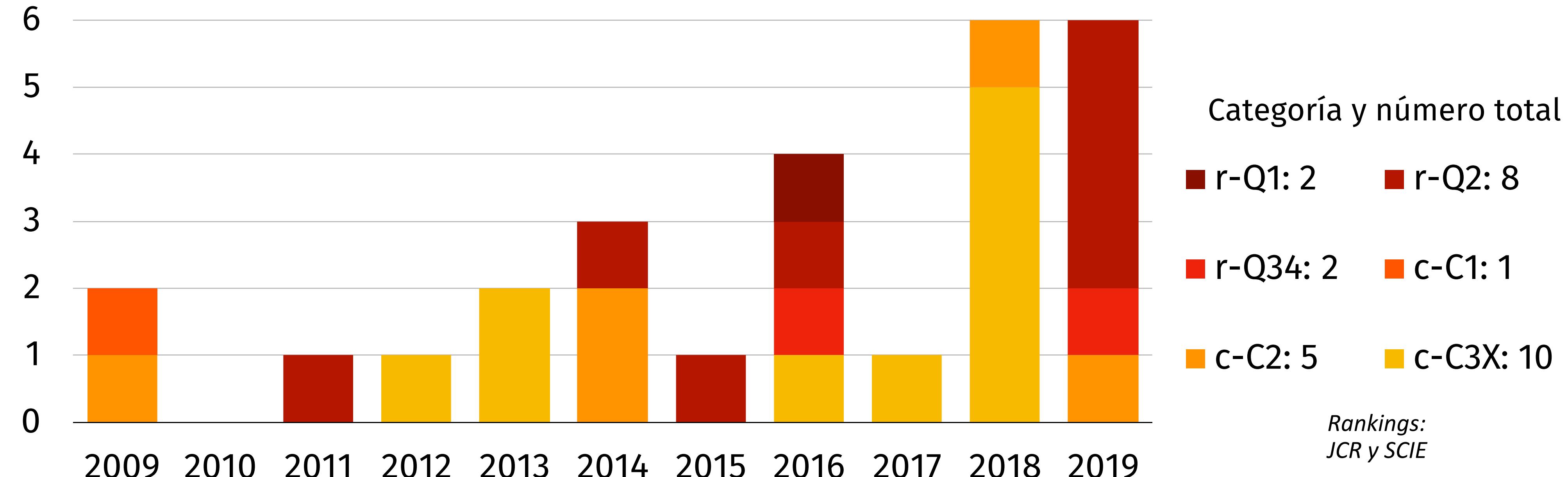
HPCS-W, JSUPER x3,
JSA, JPDC



Experiencia Investigadora

Publicaciones (enero 2020)

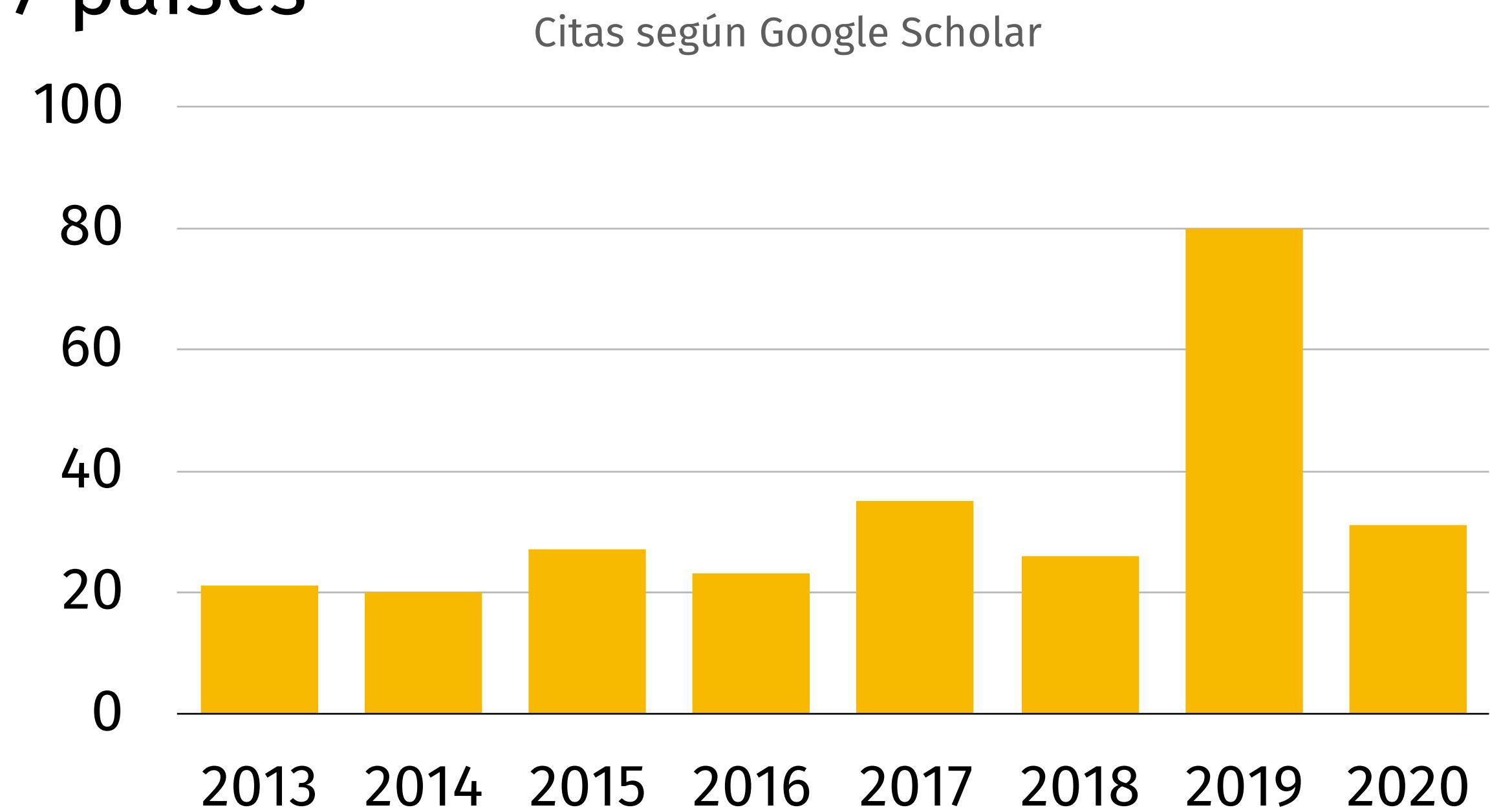
- ▶ 12 Revistas JCR: 2 *TonC*, 1 *TonVLSI*, 2 *JPDC*, 3 *JSUPER*, 1 *IEEE Pervasive Comp*, 1 *TACO*, 1 *JSA*, 1 *Micro-Micro*
- ▶ 16 Conferencias y workshops internacionales (*peer-reviewed* y *proceedings*): 1 *ISCA*, 2 *DATE*, 1 *ISSWC*, 2 *SBAC-PAD*, 1 *LCPC*, 1 *HPCS-W*, 3 *WCAE*, 1 *ARCS*, 2 *HiPEAC-W*, 1 *ASPLOS-W* y 1 *ARM-SUMMIT*



Experiencia Investigadora

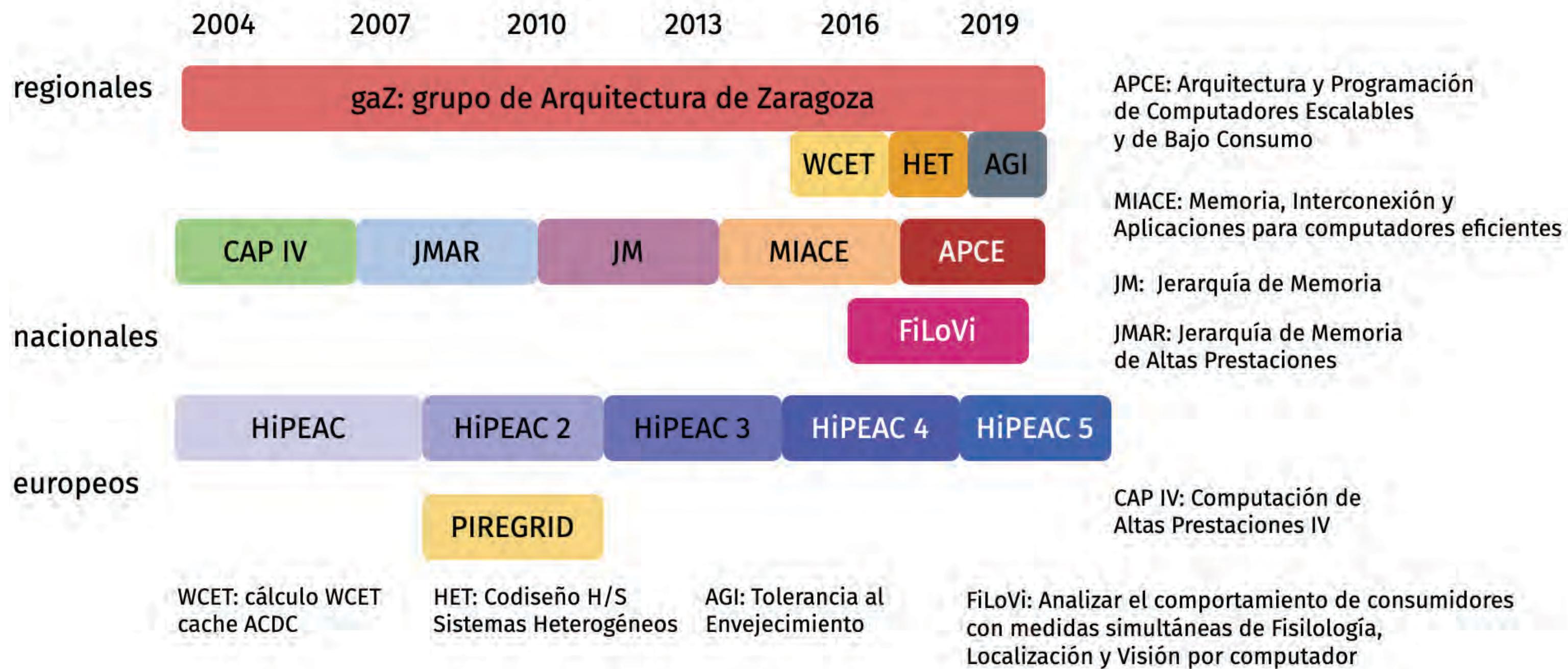
Impacto (enero 2020)

- ▶ Citas Scopus: 107 citas en 19 documentos, h-index 4, 38 coautores
- ▶ Citas Google Scholar (incluye patentes): 347/222 citas, h/i10-index: 9/9 y 9/6
- ▶ Publicaciones con 12 instituciones de 7 países



Experiencia Investigadora

Proyectos gaz-I3A-unizar-HiPEAC



	Temática	Proyectos	Total IP
Regional	Arquitectura, Sistemas Heterogéneos, ...	Grupo gaZ DGA, Jóvenes Investigadores, CUD-UNIZAR, ...	6 1
Nacional	Jerarquía Memoria, Redes on-Chip, Sistemas Heterogéneos, Eficiencia, ...	TIN (5), RTC(1)	6 1
EU	Arquitectura Cloud	Piregrid	1

Experiencia Investigadora

Becas y Ayudas Competitivas

- ▶ Becas doctorales:
 - ▶ Gobierno de Aragón: 2004
 - ▶ Formación de Personal Investigador (FPI): 2004
- ▶ Acceso al CNM-IMB: 2009
- ▶ HiPEAC: PhD internship, PhD Collaboration grant y Cluster collaboration (2007, 2009, 2011)

Experiencia Investigadora

Estancias

- ▶ Predoctorales
 - ▶ AENAO group, University of Toronto, Canada. Enero—Agosto 2007
 - ▶ i-acoma group, UIUC, EEUU. Febrero—Julio 2008
 - ▶ CARV group, FORTH, Grecia. Julio—Octubre 2009
 - ▶ QRSV, EEUU. Junio—Diciembre 2011
- ▶ Postdoctorales:
 - ▶ Eonite Perception, EEUU. Junio-Septiembre 2016 y Julio-Agosto 2017
 - ▶ Bigstream, EEUU. Junio-Agosto 2018

Experiencia Investigadora

Transferencia

- ▶ Senior/Staff Engineer Qualcomm Research Silicon Valley (EEUU)
 - ▶ Snapdragon Heterogeneous/Power Optimization SDKs
 - ▶ Desarrollo de software en producción/Interacción equipos hardware
 - ▶ Supervisión de proyectos, ingenieros juniors y estudiantes visitantes
 - ▶ 13 solicitudes de patentes, 9 aceptadas (mundo, EEUU, Europa, China, Japón, ...)
- ▶ Proyectos OTRI en unizar:

ámbito	temática	total	IP
internacional	aceleración y eficiencia en aplicaciones CV/ML y BigData	3	3
nacional†	análisis y aceleración	1	1



Experiencia Investigadora

Otras actividades

- ▶ Organización y comités:
 - ▶ Comité de programa en conferencias y workshops internacionales: IPDPS (2019-20), PMBS-SC (2018-20)
 - ▶ Co-organizador workshop WEHA en conferencia HPCS (2018-19)
 - ▶ Responsable de área becas Qualcomm Innovation Fellowship (2014-15)
- ▶ Revisión de publicaciones:
 - ▶ Revisor habitual en conferencias y revistas internacionales (IEEE MICRO, IEEE, ACM TECS, ACM TACO, JPDC, SIGCSE, M&M, IPDPS, ...)
 - ▶ Donaciones hardware por parte de Intel/Altera, Xilinx, y Nvidia

Experiencia Investigadora

Colaboraciones Locales y Divulgación

- ▶ Prácticas y PFC/TFG con empresas locales en aceleración/optimización de aplicaciones/consumo de energía (video-vigilancia, neurotecnología, IoT, ...) y administración de sistemas



- ▶ Difusión y divulgación:



Resumen Currículum

Docencia

- 8 cursos
- 8 asignaturas distintas
- materiales grado y máster
- 26+4 PFC/TFG/TFM
- eval. positiva destacada

Gestión

- Comisión Académica Doctorado
- Miembro tribunal TFG/tesis
- QinF

Divulgación y difusión

- Semana de la Ingeniería, EINA
- Pioneers in Engineering, Berkeley
- DRAE



Investigación

- 12 revistas JCR (2 Q1/8 Q2)
- 16 conferencias internacionales
- 1 sexenio CNEAI
- 1 tesis + 1 en curso
- colaboraciones internacionales
- 13 proyectos investigación (2 IP)

Transferencia

- Ingeniero en Qualcomm Research
- 9 patentes internacionales
- 4 proyectos OTRI
- colaboración empresas internacionales

Proyecto Docente

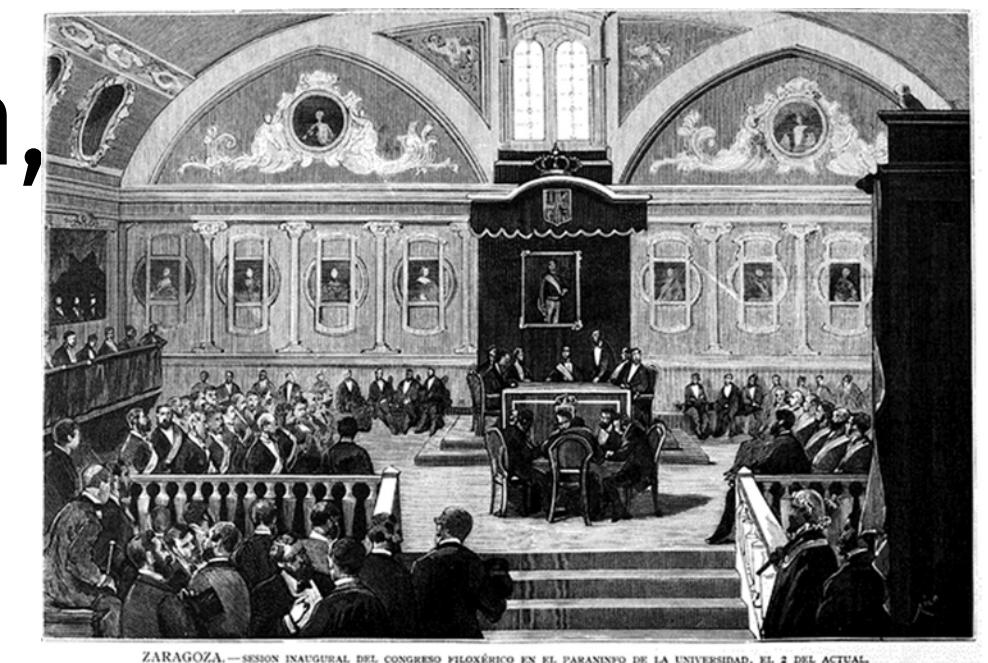
Administración de Sistemas



Administración de Sistemas

Contexto Institucional y Académico

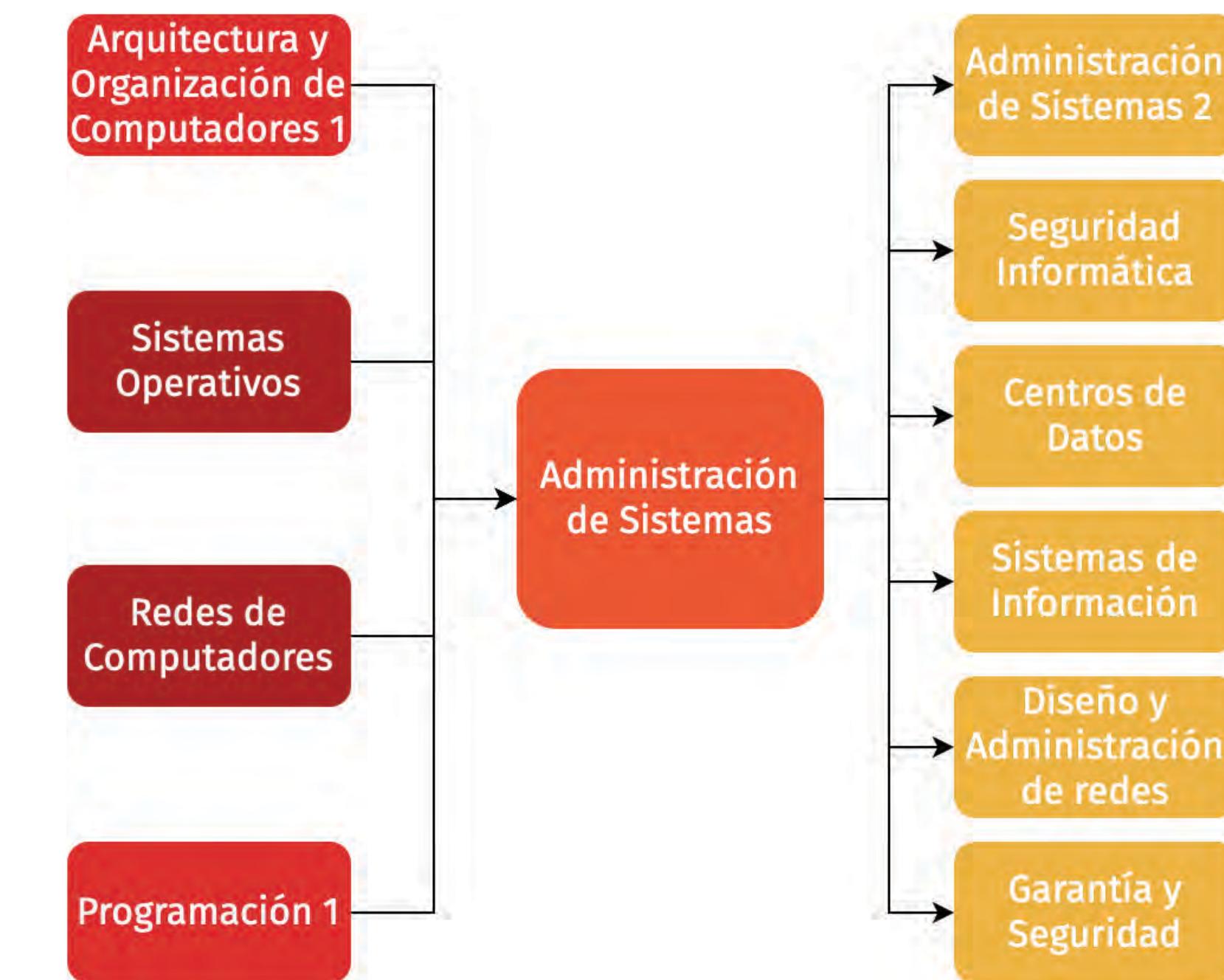
- ▶ Institucional: EINA, DIIS, Unizar
- ▶ Espacio Europeo de Educación Superior: ECTS, innovación, internacionalización
- ▶ Grado de Ingeniería Informática:
 - ▶ 240 créditos en 4 cursos
 - ▶ 5 itinerarios: Ing. Software, Ing. Computadores, Computación, Sistemas de Información y Tecnologías de la Información



Administración de Sistemas

Contexto en la Titulación

- ▶ Asignatura obligatoria (realizada por los 5 itinerarios)
- ▶ 4º semestre del grado
- ▶ Relación con otras asignaturas
- ▶ *Afianzar conocimientos:*
 - ▶ de #!/bin/bash a execve(...)



Administración de Sistemas

Principales Referentes Externos

- ▶ Memoria de verificación del grado en Ingeniería Informática, EINA, Unizar
- ▶ Computing Curricula 2005/2020, Computer Engineering Curricula 2016
CE2016: CE-NWK (Computer Networks), CE-SEC(Information Security), CE-SPE (Systems and Project Engineering), CE-SRM(System Resource Management), ACM & IEEE
- ▶ Tomás Fernández Peña, *Administración de Sistemas y Redes*, Universidad de Santiago de Compostela

Administración de Sistemas

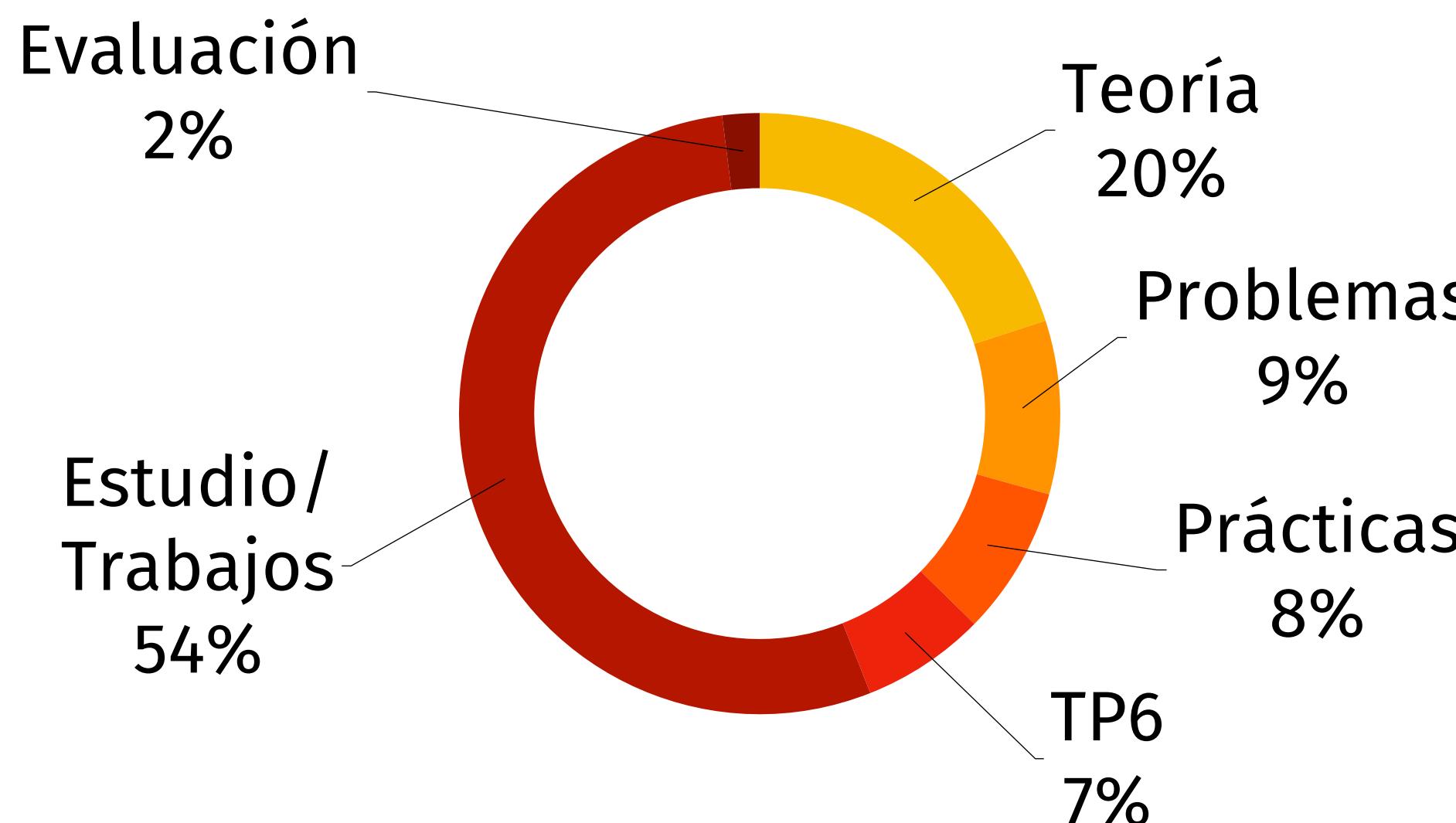
Resultados de Aprendizaje

- ▶ Tiene un conocimiento de la función de un sistema operativo, de sus niveles de uso y gestión, y de los objetos comunes que proporciona
- ▶ Entiende y sabe utilizar los servicios más importantes de un sistema operativo como usuario y mediante el interfaz de programación con llamadas al sistema
- ▶ Conoce y aplica las características, funcionalidades y estructura de las redes de computadores e Internet
- ▶ Sabe diseñar e implementar aplicaciones que utilicen comunicaciones en red de forma básica
- ▶ Tiene conocimientos básicos para administrar y mantener sistemas, redes y aplicaciones informáticas
- ▶ Conoce fundamentos básicos de la seguridad en los sistemas operativos y redes de computadores

Administración de Sistemas

Planificación

- ▶ 6 créditos ECTS – 150 horas
 - ▶ Horas presenciales: 69h, 56h (teoría/problems/prácticas), 10h TP6, 3h evaluación
 - ▶ Horas no presenciales: 81h (estudio + trabajos prácticos)
- ▶ 2 h. teoría + 1 h. problemas por semana, 2 h. prácticas bi-semanales
- ▶ Alineación teoría—problemas—prácticas



Módulo	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
1. Introducción															
2. Normativa y aspectos legales															
3. Interacción con el sistema															
4. Seguridad															
5. Gestión básica del sistema															
6. Almacenamiento															
7. Gestión de procesos															
8. Monitorización y Prestaciones															
9. Servicios de sistema															
10. Virtualización															

Organización semanal de los módulos

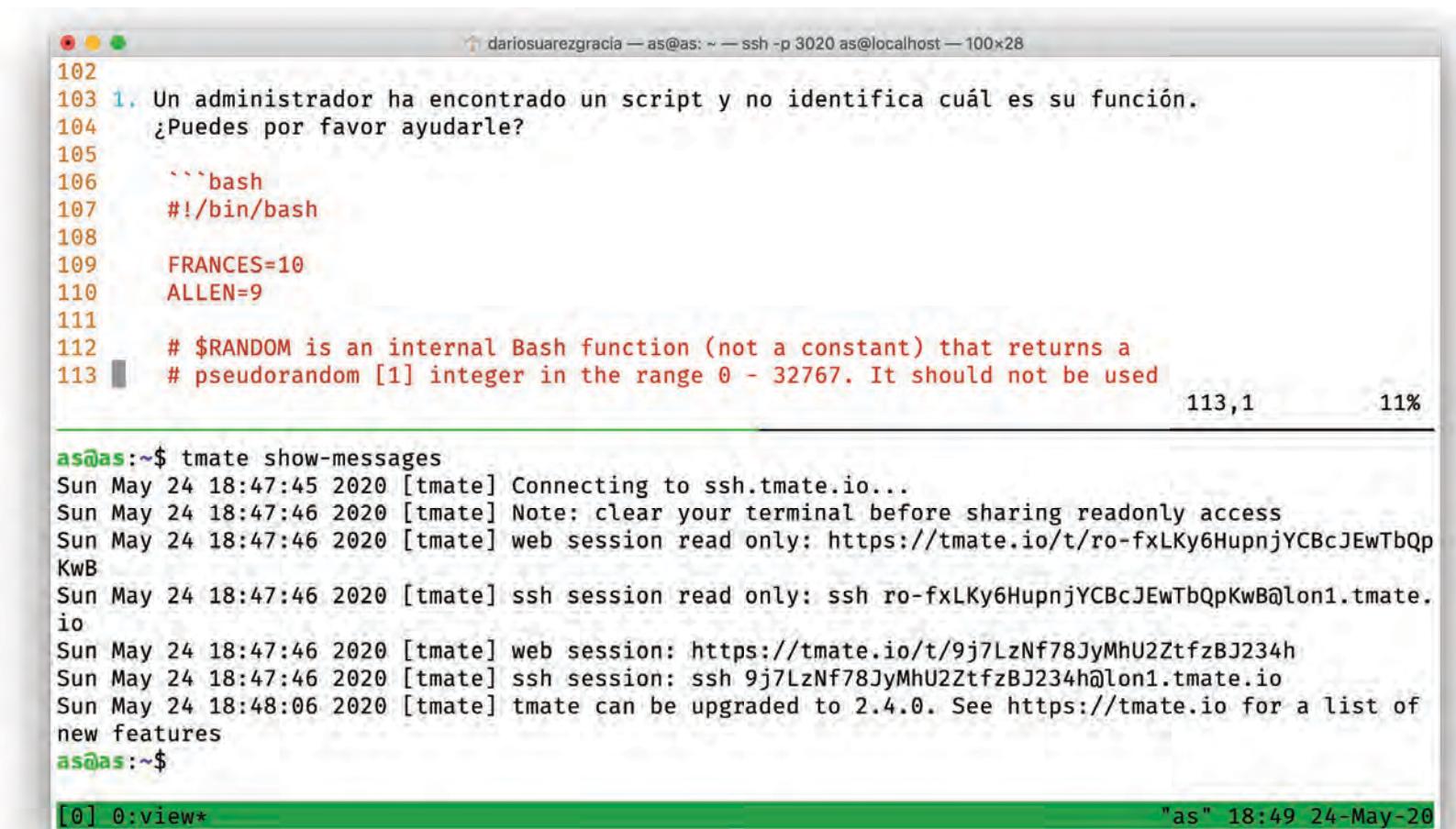
Administración de Sistemas

Sesiones Prácticas y Problemas

- ## ► Práctica 1: Instalación SO y scripts sencillos (M3)

- Práctica 2: Redes y Autentificación (M3 y M4)
- Práctica 3: Usuarios y Kernel (M3, M4 y M5)
- Práctica 4: Ficheros y discos (M3, M4, M5, M6)
- Práctica 5: Automatización de tareas (M3 y M7)
- Práctica 6: Análisis de logs (M3 y M8)

1. Introducción (0,2)	3. Interacción con el sistema (P[1-6])	5. Configuración básica (P[3,4])	7. Procesos (P5)	9. Servicios de Sistema (P6)
2. Normativa (0,1)	4. Seguridad (P[2-6])	6. Almacenamiento (P4)	8. Monitorización y Prestaciones (P6)	10. Virtualización (0,1)



terminal compartida alumnos-profesor

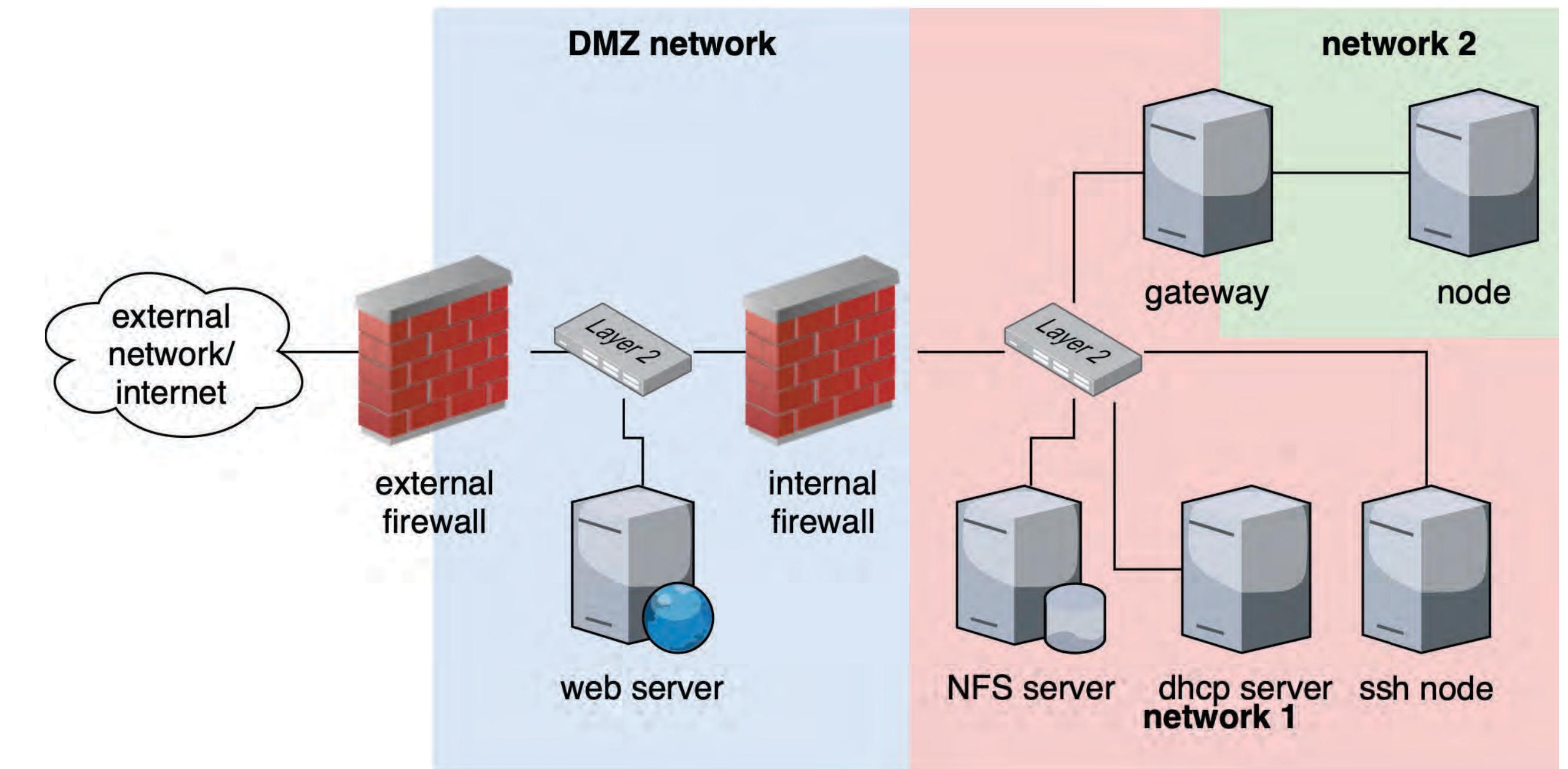


juegos on-line seguridad y línea de comandos

Administración de Sistemas

Trabajo Final de la Asignatura

- ▶ Puesta en marcha de un sistema de máquinas y redes virtuales un sistema con la siguiente topología
- ▶ Objetivos:
 - ▶ afianzar “casi todas” las competencias adquiridas
 - ▶ cubrir “casi todos” los módulos
 - ▶ Interacción cercana con los estudiantes



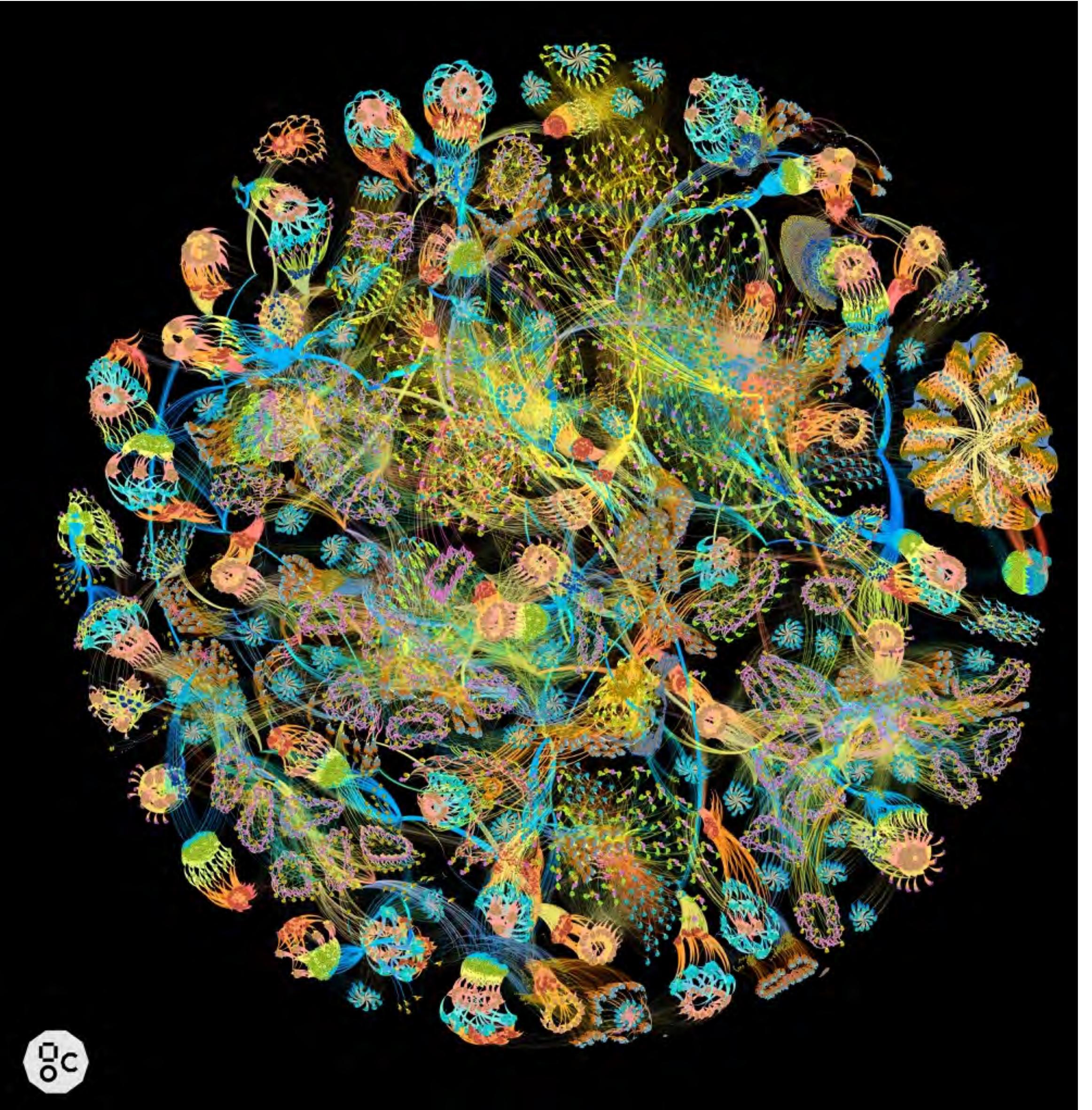
Administración de Sistemas

Bibliografía

- ▶ *UNIX and Linux System Administration Handbook*, by Evi Nemeth, Garth Snyder, Trent R. Hein, and Ben Whaley. 5th Edition. Aug 2017, 1232 pages
- ▶ *Essential System Administration, Tools and Techniques for Linux and Unix Administration*, by Æleen Frisch, 3rd Edition. August 2002, 1178 pages
- ▶ *Unix Shell Programming*, by Stephen G. Kochan and Patrick Wood, 3rd Edition, March 2003, 456 pages
- ▶ *The Practice of System And Network Administration*, by Thomas A. Limoncelli, Christina J. Hogan, and Strata R. Chalup. 2nd Edition. July 2007, 1056 pages
- ▶ **Material online** de las principales distribuciones de linux: debian, red-hat, ...

Proyecto Investigador

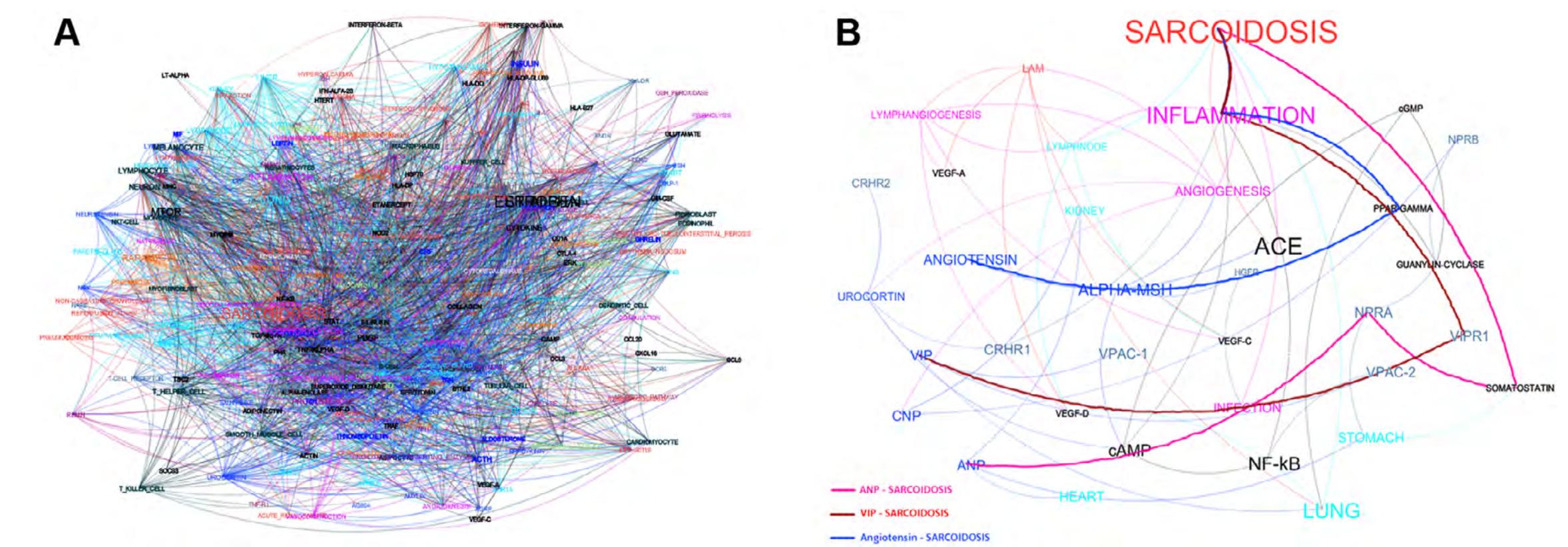
Procesamiento de Grafos en Sistemas Altamente Heterogéneos



Proyecto Investigador

Contexto

- ▶ **Motivación:** multitud de problemas se representan como grafos
- ▶ **Importancia social y económica:** Presente en Horizon 2020 (emerging paradigm) y NSF
- ▶ **Características principales:**
 - ▶ Poca intensidad computacional
 - ▶ Gran volumen de sincronización
 - ▶ Poca localidad
- ▶ **Reto:** ¿podemos mejorar su procesamiento con sistemas altamente heterogéneos (CPU, GPU, FPGA)?



Grafo con 200000 documentos sobre 300 conceptos médicos. © Novartis

Proyecto Investigador

Trabajo Relacionado y Problemas Abiertos

- ▶ **Runtimes/Planificación Heterogénea:**
 - ▶ ***GraphMap***: mapeo eficiente vértices a matrices dispersas [VLDB15]
 - ▶ ***Galois/Lonestar***: planificador muy potente, poco paralelismo explícito [PLDI11,IPDPS20]
 - ▶ ***GraphGen***: orientado a vértices, DSL [FFCM14, FPGA16]
- ▶ **Aceleradores ASIC y FPGA grafos/soporte hardware:**
 - ▶ ***Graphicionado, Orzal et al.***: ASIC + plantillas [MICRO16,ISCA16]
 - ▶ ***HitGraph, ForeGraph***: single, multiple FPGAs [TPDS19,FPGA17]
 - ▶ ***Zhang et al.***: FPGA + HBM [FPGA17]
 - ▶ ***Zhou & Prasanna***: CPU-FPGA, work-stealing [SBAC-PAD17]

¿Es posible emplear modelos menos específicos (SYCL, oneAPI) o son necesarios los DSLs?

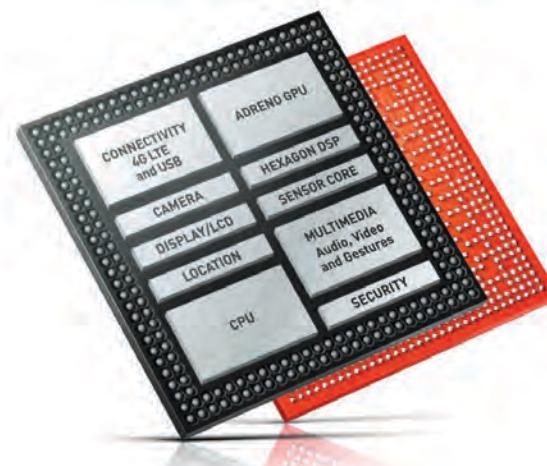
¿Es posible acelerar grafos en FPGA a la vez que se ayuda a la planificación heterogénea?

Proyecto Investigador

Trabajo Reciente Relevante

- **Runtimes/Planificación en Sistemas Heterogéneos**

- CPU-GPU-DSP integrados (QRSV)



- CPU-FPGA integrados (UMa, UBristol y Unizar)



- CPU-GPU-FPGA discretas (Unican y Unizar)



Proyecto Investigador

Trabajo Reciente Relevante

- ▶ Aceleración de aplicaciones en **FPGA** (Unizar) †
- ▶ Modelado tiempo ejecución kernels acotados por memoria
- ▶ Análisis de rendimiento con HBM
- ▶ Soporte hardware para Sistemas Heterogéneos (QRSV)
 - ▶ Sincronización
 - ▶ Buffers/compartición de datos



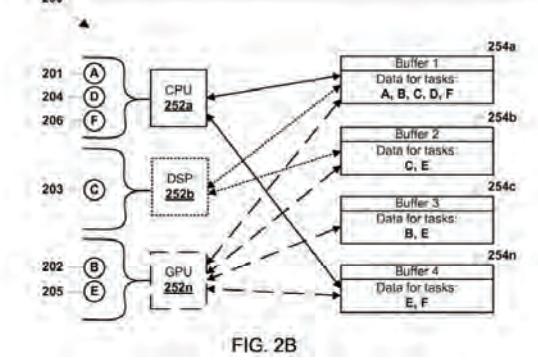
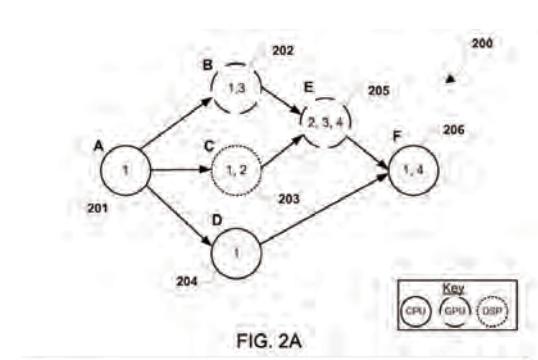
† tesis en curso de M^a Angélica Dávila

(12) United States Patent
Suarez Gracia et al.

(54) IDENTIFYING ENHANCED SYNCHRONIZATION OPERATION OUTCOMES TO IMPROVE RUNTIME OPERATIONS

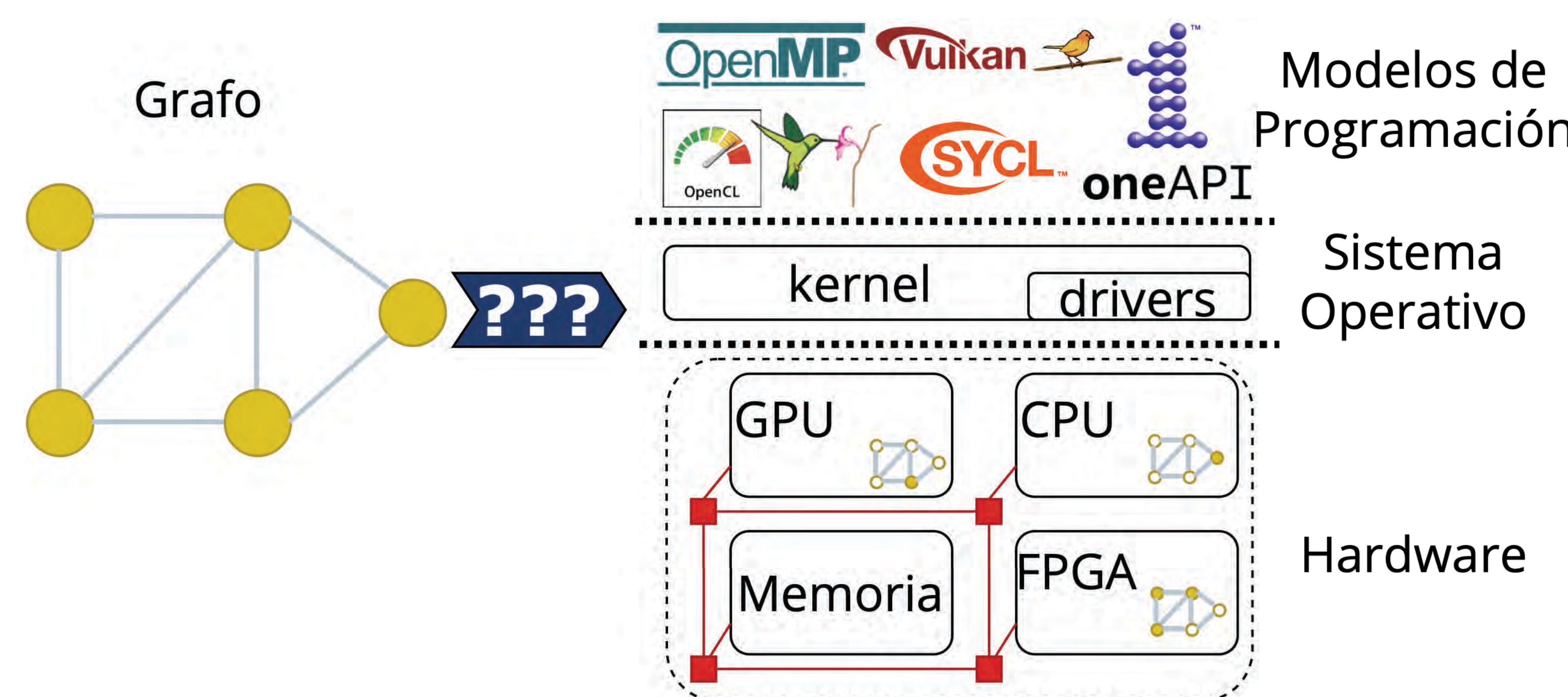
(71) Applicant: QUALCOMM Incorporated, San Diego, CA (US)

(72) Inventors: Dario Suarez Gracia, Teruel (ES); Gheorghe Cascaval, Palo Alto, CA (US); Han Zhao, Santa Clara, CA (US); Tushar Kumar, San Jose, CA (US); Aravind Natarajan, Sunnyvale, CA (US); Arun Raman, Fremont, CA (US)



Proyecto Investigador

Visión general de proyecto



Proyecto Investigador

Objetivos Específicos

- ▶ **O1: Aceleración de grafos en FPGA**
 - ▶ Paralelización de las operaciones con vértices y/o aristas
 - ▶ Utilización de High Bandwidth Memory
- ▶ **O2: Aceleración de grafos en CPU y GPU**
 - ▶ Compartición de memoria entre dispositivos
- ▶ **O3: Planificadores para grafos en sistemas CPU, GPU y FPGA**
 - ▶ Minimización del número de tareas (dispositivos discretos)
 - ▶ ¿Pipelines o partición?
- ▶ **O4: Soporte hardware en planificadores para grafos**
 - ▶ Aceleración de las operaciones de sincronización entre dispositivos

Proyecto Investigador

Planificación

Tarea	Comienzo	Duración	De julio 2020 a junio 2023
Aceleración de Grafos	julio 2020	2 años	
<i>Análisis Cargas Trabajo</i>		<i>18 meses</i>	
<i>FPGA</i>		<i>18 meses</i>	
<i>CPU y GPU</i>		<i>12 meses</i>	
Planificación	diciembre 2020	2,5 años	
<i>Planificadores</i>		<i>30 meses</i>	
<i>Soporte hardware</i>		<i>12 meses</i>	
Difusión	julio 2020	3 años	
<i>Difusión y Explotación</i>		<i>36 meses</i>	

Proyecto Investigador

Financiación y Resultados

- ▶ **Financiación:**

- ▶ Responsable de tareas en proyectos nacionales e IP en proyectos regionales
- ▶ IP en proyectos de transferencia
- ▶ Colaborador en proyectos nacionales/internacionales en marcha

- ▶ **Resultados/Impacto:**

- ▶ Directos

- ▶ Publicaciones en congresos y revistas de alto impacto
 - ▶ Formación de nuevos doctores

- ▶ Indirectos

- ▶ Social y económico: aceleración de aplicaciones basadas en grafos (biotecnología, ML, análisis de información...)
 - ▶ Labores de diseminación y transferencia

Concurso de acceso a plazas de cuerpos docentes universitarios Plaza-procedimiento 2020-02

1^a prueba: CV y proyectos docente e investigador

Backup

Administración de Sistemas

Módulos: Introducción y Normativa

- ▶ M1. Introducción:
 - ▶ T1. Presentación de la Asignatura
 - ▶ T2. Introducción a la Administración de Sistemas
- ▶ M2. Normativa, Aspectos Legales y Responsabilidad Social
 - ▶ T3. Normativa, aspectos legales y responsabilidad social

Administración de Sistemas

Módulos: Programación para Administración de Sistemas y Seguridad

- ▶ M3. Programación para Administración de Sistemas (*clave en clase de problemas*)
 - ▶ T4. Conceptos básicos de programación en bash: variables, estructuras de control, tuberías, ...
 - ▶ T5. Filtros y conceptos avanzados de programación en bash: expansiones, expresiones regulares, sustitución de procesos, ...
 - ▶ T6. Comandos avanzados: sed, awk, ... y su uso en *scripting*
 - ▶ Práctica 1: Instalación SO y scripts sencillos
- ▶ M4. Seguridad
 - ▶ T7. Criptografía básica
 - ▶ T8. Usuarios y Control de acceso
 - ▶ T9. SSH: secure shell
 - ▶ T10. Seguridad en la infraestructura*
 - ▶ T11. Otros aspectos sobre seguridad
 - ▶ Práctica 2: Redes y Autentificación

Administración de Sistemas

Módulo 5: Configuración Básica del Sistema

- ▶ Temas
 - ▶ T12. Arranque y Parada del Sistema Operativo
 - ▶ T13. Configuración básica de red* (T10)
 - ▶ T15. Configuración y gestión del núcleo del SO y sus drivers
 - ▶ T16. Interfaces de ventanas
- ▶ Prácticas 2 y 3: Redes y Autentificación y Usuarios y Kernel

Administración de Sistemas

Modulo 6: Almacenamiento

- ▶ Temas
 - ▶ T17. El árbol de directorios
 - ▶ T18. Tipos, atributos y comandos con ficheros
 - ▶ T19. Tipos de particiones y de sistemas de ficheros
 - ▶ T20. Tecnología de almacenamiento
 - ▶ T21. Gestión de memoria
 - ▶ T22 Sistemas de cuotas
 - ▶ T23. Volúmenes dinámicos y RAID
 - ▶ T24. Copias de Seguridad
- ▶ Práctica 4: Ficheros y discos

Administración de Sistemas

Modulos: Gestión de Procesos y Monitorización y Prestaciones

- ▶ M7: Gestión de Procesos
 - ▶ T25. Procesos
 - ▶ T26. Automatización de tareas
- ▶ M8: Monitorización y Prestaciones
 - ▶ Monitorización del sistema
 - ▶ Análisis del rendimiento del sistema
- ▶ Práctica 5: Automatización de tareas

Administración de Sistemas

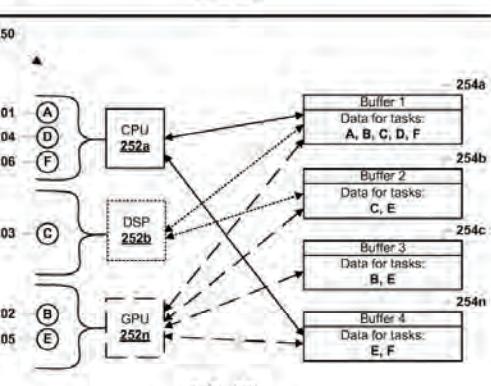
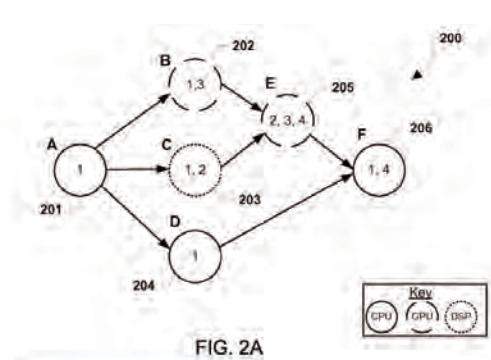
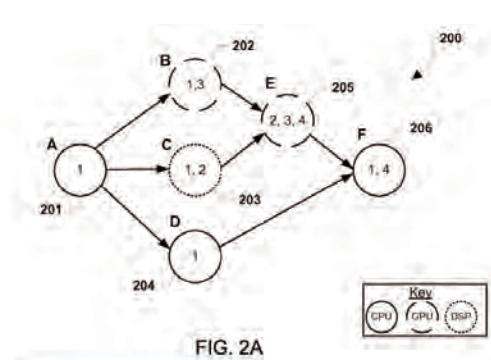
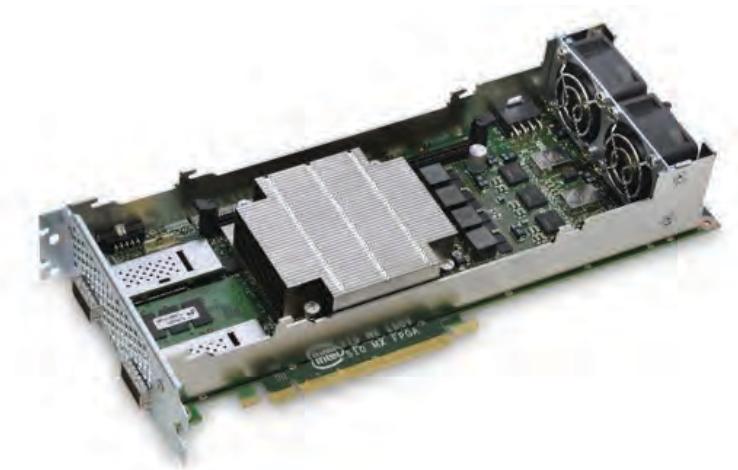
Módulos: Servicios de Sistema y Virtualización

- ▶ M9: Servicios de Sistema
 - ▶ T29. Servicios de sistema: impresión, correo, NTP, ...
- ▶ M10: Virtualización
 - ▶ T30. Introducción a la virtualización
- ▶ Práctica 6: Análisis de logs

Proyecto Investigador

Trabajo reciente relevante

- ▶ Modelado tiempo ejecución kernels acotados por memoria †
- ▶ Análisis de rendimiento con HBM †
- ▶ Soporte hardware: Sincronización en Sistemas Heterogéneos
 - ▶ Bottom/up: determinar ganador de acuerdo al estado del sistema (temperatura, frecuencia, ...)
 - ▶ Top/down: determinar mejor secuencia (instrucciones tipo wfe/sve sólo indican win/loss)
- ▶ Soporte hardware: Compartición de datos en Sistemas Heterogéneos
 - ▶ Selección de dispositivo dependiente de ubicación datos
 - ▶ Aceleración de escrituras “sparse”



Proyecto Investigador

Trabajo Relacionado y Problemas Abiertos

- ▶ Runtimes y modelos de programación:
 - ▶ GraphMap: mapeo eficiente vértices a matrices dispersas [VLDB15]
 - ▶ Galois/Lonestar: planificador muy potente, poco paralelismo explícito [PLDI11,IPDPS20]
 - ▶ GraphGen: orientado a vértices, DSL [FFCM14, FPGA16]
 - ▶ *¿Es posible emplear modelos menos específicos (SYCL, oneAPI) o son necesarios los DSLs?*



Proyecto Investigador

Trabajo Relacionado y Problemas Abiertos

- ▶ Aceleradores ASIC y FPGA
 - ▶ Graphicionado: ASIC camino de datos y memoria especializados + bloques reconfigurables [MICRO16]
 - ▶ Ozdal *et al.*: ASIC plantillas en SystemC ajustables a los algoritmos [ISCA16]
 - ▶ HitGraph: maximizar reutilización de datos y filtrar actualizaciones con FPGA [TPDS19]
 - ▶ ForeGraph: múltiples FPGAs con particionado [FPGA17]
 - ▶ Zhang *et al.*: aceleración con Hybrid Memory Cube en FPGA [FPGA17]
 - ▶ Zhou & Prasanna: heterogeneous CPU-FPGA, work-stealing [SBAC-PAD17]
- ▶ *¿Es posible acelerar grafos en FPGA a la vez que se ayuda a la planificación heterogénea?*