Обработка и исполнение запросов в СУБД (Лекция 8)

Колоночные СУБД в оперативной памяти

v2

Георгий Чернышев

Академический Университет chernishev@gmail.com

16 ноября 2016 г.

Долг: данные на диске

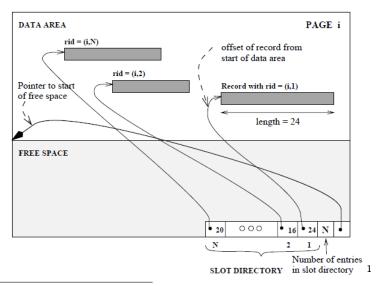
В двух словах (очень приблизительно):

- Данных хранятся на диске;
- Считываются и временно хранятся в памяти;
- Обычно какой-то memory mapping;
- Менджер буферов (buffer-manager): считывание, удержание в памяти, модификация данных, сброс на диск;
 - pin/unpin;
 - алгоритм замещения: LRU, Clock algorithm, MRU, ...
- "Нарезка" на страницы: единицы оперирования менеджера буферов, 4-8 КВ;

Кому интересно дальше:

https://web.stanford.edu/class/cs346/2015/notes/Lecture_One.pdf Как представлять страницу? Записи ведь бывают переменной длины!

Долг: слотированная страница

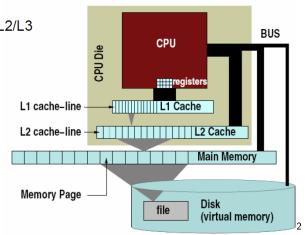


¹Изображение взято из [Ramakrishnan and Gehrke, 2000]

Про "железо" "на пальцах" І

Elements:

- Storage
 - CPU caches L1/L2/L3
 - Registers
- Execution Unit(s)
 - 1 Pipelined
 - 1 SIMD

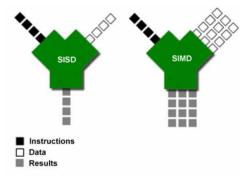


 $^{^2}$ Изображение взято из [Harizopoulos et al., 2009]



Про "железо" "на пальцах" II (SIMD)

SIMD



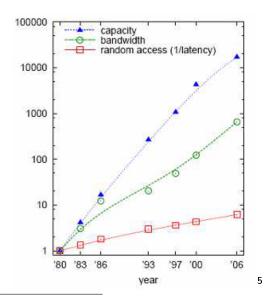
- Single Instruction Multiple Data
 - Same operation applied on a vector of values
 - MMX: 64 bits, SSE: 128bits, AVX: 256bits
 - SSE, e.g. multiply 8 short integers

Про "железо" "на пальцах" III (эволюция процессоров)

Microprocessor	16-bit address/ bus, microcoded	32-bit address/ bus, microcoded	5-stage pipeline, on-chip I & D caches, FPU	2-way superscalar, 64-bit bus	Out-of-order 3-way superscalar	Out-of-order superpipelined, on-chip L2 cache	Multicore OOO 4-way on chip L3 cache, Turbo
Product	Intel 80286	Intel 80386	Intel 80486	Intel Pentium	Intel Pentium Pro	Intel Pentium 4	Intel Core i7
Year	1982	1985	1989	1993	1997	2001	2010
Die size (mm ²)	47	43	81	90	308	217	240
Transistors	134,000	275,000	1,200,000	3,100,000	5,500,000	42,000,000	1,170,000,000
Processors/chip	1	1	_ 1	1	1	l	4
Pins	68	132	168	273	387	423	1366
Latency (clocks)	6	5	5	5	10	22	14
Bus width (bits)	16	32	32	64	64	64	196
Clock rate (MHz)	12.5	16	25	66	200	1500	3333
Bandwidth (MIPS)	2	6	25	132	600	4500	50,000
Latency (ns)	320	313	200	76	50	15	4

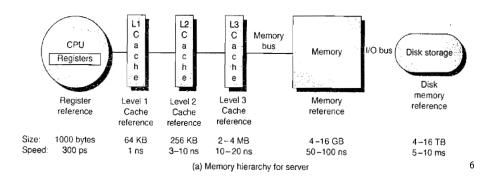
⁴Изображение взято из [Hennessy and Patterson, 2011]

Про "железо" "на пальцах" IV (25 лет эволюции RAM)



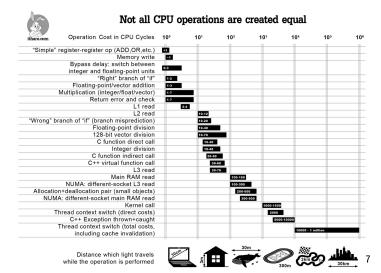
⁵Изображение взято из [Harizopoulos et al., 2009]

Про "железо" "на пальцах" V (иерархия носителей)



 $^{^{6}}$ Изображение взято из [Hennessy and Patterson, 2011]

Про "железо" "на пальцах" VI (стоимость операций)

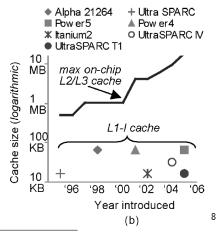


⁷ Изображение взято из http://ithare.com/wp-content/uploads/part101_infographics_w07.png

Э кеш-памяти

Бывает:

- Кеш данных хранит данные, которыми оперирует программа,
- Кеш инструкций хранит саму программу.



Как выглядит код в кеш-памяти

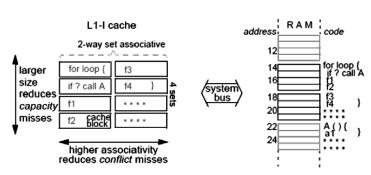


Fig. 1. Example of a two-way set associative, four-set (eight cache blocks) L1-I cache. Code stored in RAM maps to one set of cache blocks and is stored to any of the two blocks in that set. For simplicity, we omit L2/L3 caches. In this example, the for-loop code fits in the cache only if procedure A is never called. In that case, repeated executions of the code will always hit in the L1-I cache. Larger code (more than eight blocks) would result in capacity misses. On the other hand, frequent calls to A would result to conflict misses because A's code would replace code lines f3 and f4 needed in the next iteration.

⁹Изображение взято из [Harizopoulos and Ailamaki, 2006]

4 D > 4 D > 4 D > 4 D > 3 D 9 Q

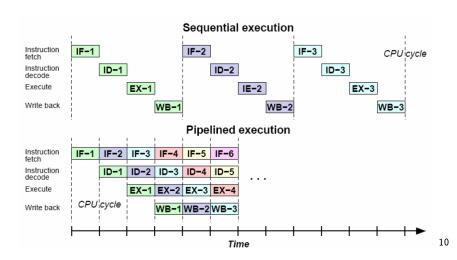
9

Кеш-память и цифры

- L1 кеш 8-64KB (и данные, и инструкции), больше не будет:
 - придется снижать частоту, температура
- В OLTP код занимает 556 KB, смотри ссылку из [Harizopoulos and Ailamaki, 2006].

То есть, для достижения хорошей производительности надо писать "правильный" код.

Про "железо" "на пальцах" VII: конвейер

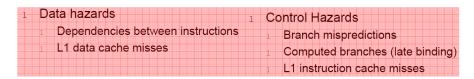


Komy непонятно, читайте https://en.wikipedia.org/wiki/Instruction_pipelining.

 10 Изображение взято из [Harizopoulos et al., 2009]

лек 16 ноября 2016 г.

Про "железо" "на пальцах" VIII: проблемы выполнения



Result: bubbles in the pipeline o



Out-of-order execution addresses data hazards

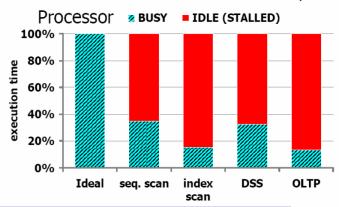
control hazards typically more expensive

¹¹Изображение взято из [Harizopoulos et al., 2009]

11

Как себя ведет процессор под нагрузкой (итераторами) І

DB workload execution on a modern computer



"DBMSs On A Modern Processor: Where Does Time Go?"
Ailamaki, DeWitt, Hill, Wood, VLDB'99

12

Как себя ведет процессор под нагрузкой (итераторами) II

Вкратце из статьи [Boncz et al., 2005]:

- TPC-H 1GB, Q1 (выборки, агрегация)
- Итог:
 - C program: 0.2s
 - MySQL: 26.2s
 - DBMS "X": 28.1s

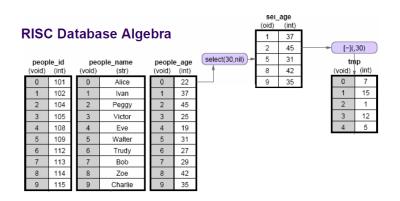
Колоночная СУБД в памяти

Вкратце из статей, например [Boncz et al., 2008]:

- Все данные в памяти, mmap-ом отображаются на диск, если виртуальной памяти не хватит, используем за-mmap-леную дисковую, есть подсистема;
- Данные представлены в виде ВАТ структур (Binary Association Table): (key, value);
- Над ВАТ есть своя алгебра, каждый оператор очень простой;
- Фактически, операции над массивом;

Этот подход позволяет очень эффективно использовать процессор и оперативную память.

Пример



SELECT id, name, (age-30)*50 as bonus

FROM people WHERE age > 30

13

Как такой подход помогает?

Вот так [Boncz et al., 2008, Harizopoulos et al., 2009]:

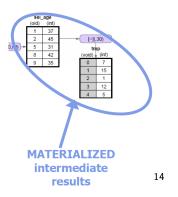
- "Хороший" с точки зрения СРИ код:
 - Меньше зависимостям по данным;
 - Меньше зависимостям по управлению;
 - Можно автоматически генерировать SIMD-код.
- Один цикл для целой колонки:
 - Отказ от работы на уровне записи;
 - Массивы позволяют переходить по смещениям;
 - Лучше ситуация с кешем инструкций.

```
for(i=0; i<n; i++)
res[i] = col[i] - val;
}</pre>
```

Итог: Monet около 4s (см 16 слайд).

Проблемы

Mатериализация результата [Boncz et al., 2008, Harizopoulos et al., 2009]:

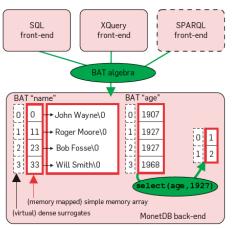


Памяти просто может не хватить, не будет масштабируемости.

¹⁴Изображение взято из [Harizopoulos et al., 2009]

Ниша: исследовательская платформа 1

Figure 2: MonetDB: a BAT algebra machine.



15

Ниша: исследовательская платформа II

- Cache-Conscious Joins
 - Cost Models. Radix-cluster Radix-decluster
- MonetDB/XQuery:
 - structural joins exploiting positional column access
- Cracking:
 - on-the-fly automatic indexing without workload knowledge
- Recycling:
- Run-time Query Optimization:
 - correlation-aware run-time optimization without cost model

- "Database Architecture Optimized for the New Bottleneck: Memory Access" VLDB'99
- •"Generic Database Cost Models for Hierarchical Memory Systems", VLDB'02 (all Manegold, Boncz, Kersten)
- •"Cache-Conscious Radix-Decluster Projections", Manegold, Boncz, Nes. VLDB'04

"MonetDB/XQuery: a fast XQuery processor powered by a relational engine" Boncz, Grust, vanKeulen, Rittinger, Teubner, SIGMOD'06

"Database Cracking", CIDR'07 "Updating a cracked database", SIGMOD'07 "Self-organizing tuple reconstruction in columnstores", SIGMOD'09 (all Idreos, Manegold, Kersten)

"An architecture for recycling intermediates in a using materialized intermediates column-store", Ivanova, Kersten, Nes, Goncalves, SIGMOD'09

> "ROX: run-time optimization of XQueries". Abdelkader, Boncz, Manegold, vanKeulen, SIGMOD'09

16

Cache-Conscious Соединение

Как работает [Shatdal et al., 1994], существующий Grace Hash-Join вариант:

- Оба отношения фрагментируем (по хеш-коду атрибута соединения) на Н кластеров;
- Каждый кластер помещается в L2 кеш;
- Для каждого кластера "прикладываем" элементы соответствующего фрагмента из второго отношения.

Проблемы Cache-Conscious Соединения

Кластеризация это проблема:

- Алгоритм имеет один скан и кластеризацию, пишет в Н случайных регионов (кластеров), это портит шаблон доступа к памяти;
- Если Н слишком большой, то записей в TLB может не хватить, будет TLB miss;
- Если Н слишком большой то линеек в кеше может не хватить, будет засорение кеша и L1, L2 cache miss;
- \longrightarrow придумали radix-cluster алгоритм

Про "железо" "на пальцах" IX: TLB

Translation Lookaside Buffer (TLB):

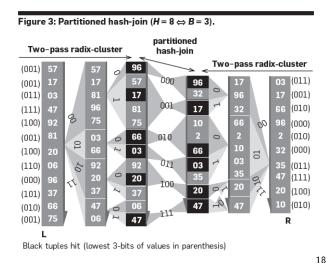
- Тоже "кеш-память", встроена в CPU, обеспечивает работу виртуальной памяти;
- "Помнит" последние трансляции логических в физические адреса (обычно 64-96 штук);
- Адресует страницы в оперативной памяти:
 - на каждый load/store нужна одна трансляция
 - нашлась получили адрес сразу же
 - не нашлась: TLB miss, идем в RAM смотрим в TLB таблицу (тут тоже может быть цепочка из cache miss)
- При 4КВ странице, 64 записи, можно встретить TLB miss при случайном доступе к структурам (хеш-таблицам, например) размером больше чем 256КВ.

Сейчас всё сложнее, например на Sandy Bridge отдельные TLB для разных размеров 17 .

 $^{17} \mathrm{https://stackoverflow.com/questions/40649655/}$

how-is-the-size-of-tlb-in-intels-sandy-bridge-cpu-determined 🛢 🔻

Предложенное решение: radix cluster I



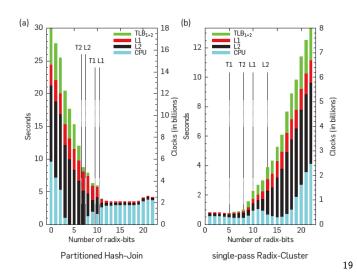
26 / 44

Изображение взято из [Boncz et al., 2008]

Предложенное решение: radix cluster II

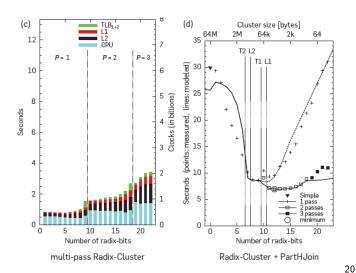
- Перестановка происходит только в рамках блока, лучше паттерн доступа, меньше вероятность промахов;
- Обычно хешируют, и работают с хеш-кодами, хотя на рисунке это не показано;
- Если колонка начинается с 0 и плотна, можно не хешировать, будет radix-sort.

Эксперименты Г



 $^{^{19}}$ Изображение взято из [Boncz et al., 2008]

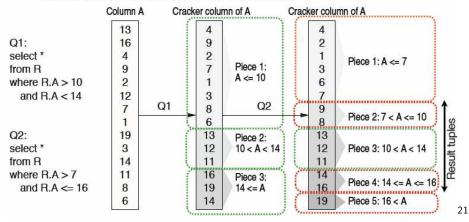
Эксперименты ||



 $^{^{20}}$ Изображение взято из [Boncz et al., 2008]

Database Cracking: идея

Physically reorganize based on the selection predicate

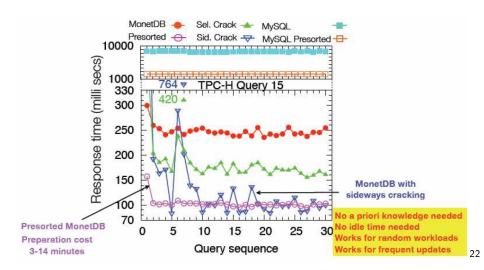


 $^{^{21}}$ Изображение взято из [Harizopoulos et al., 2009]

Применения Cracking

- Выше было описано как применять к колонкам при запросах на выборку (selection cracking);
- Кроме того, можно заменить восстановление записи на cracking (например, вспомните прошлую лекцию, место про соединение и нарушение порядка) — sideways cracking.

Database Cracking: эксперименты



Recycler I: дерево запроса

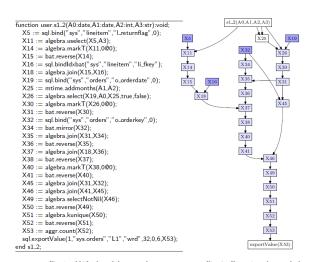


Fig. 1. MAL plan of the example query

Fig. 2. Execution plan marked by the recycler optimiser 23

²³Изображение взято из [Ivanova et al., 2010]

Recycler II: идея

- Полная материализация промежуточных результатов можно переиспользовать некоторые из них:
 - Локально: в рамках одного плана + в рамках шаблона;
 - Глобально: в рамках нескольких параллельно идущих запросов;
- Кеш с политикой допуска:
 - KEEPALL храним всё;
 - CREDIT экономические принципы;
- ...и с политикой вытеснения:
 - LRU;
 - Benefit policy;
 - History policy.



Recycler III: сколько можно сэкономить?

	I	nstructio	ons	Time (s)				
Query	#	Intra	Inter	Total		Savings		
		%	%		Pot.	Local	Glob.	
Q1	36	2.8	0	5.72	3.54	0.30	0	
Q_2	106	0.9	2.8	0.22	0.22	0	0.07	
Q3	39	0	5.1	2.61	2.40	0	0	
Q4	36	0	41.7	1.72	1.65	0	1.44	
Q_5	74	0	2.7	1.16	1.15	0	0	
Q6	11	0	0	0.53	0.52	0	0	
Q7	106	3.8	3.8	1.61	1.11	0.36	0.56	
Q8	61	0	6.6	0.60	0.56	0	0.16	
Q9	59	0	3.4	1.38	1.25	0	0	
Q10	54	0	3.7	1.37	1.34	0	0.20	
Q11	36	33.3	2.8	0.16	0.16	0.03	0	
Q12	6	0	33.3	1.17	0.55	0	0	
Q13	17	0	11.8	2.88	1.27	0	0	
Q14	18	0	0	0.21	0.21	0	0	
Q15	12	0	0	0.23	0.19	0	0	
Q16	14	0	42.9	0.88	0.27	0	0.01	
Q17	29	0	3.4	0.96	0.95	0	0	
Q18	12	0	75.0	1.83	1.70	0	1.68	
Q19	39	15.4	7.7	3.72	1.69	0.99	0.49	
Q20	25	0	12.0	0.95	0.82	0	0.01	
Q21	154	9.1	12.3	5.80	5.38	0.72	2.94	
Q22	4	0	75.0	0.65	0.15	0	0.15	

Table II. Characteristics of TCP-H queries

24

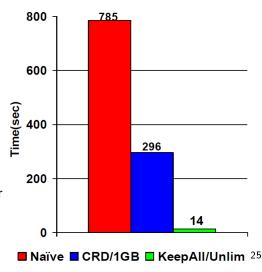
 $^{^{24}}$ Изображение взято из [Ivanova et al., 2010]

Recycler VI: тест на реальной базе

Sloan Digital Sky Servey/ SkyServer

http://cas.sdss.org

- 1 100 GB subset of DR4
- 1 100-query batch from January 2008 log
- 1.5GB intermediates, 99% reuse
- Join intermediates major consumer of memory and major contributor to savings



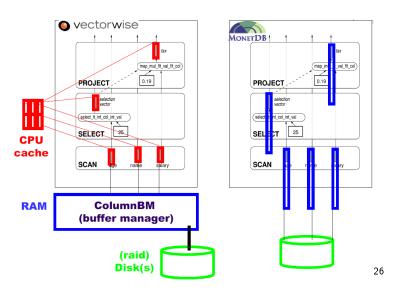
 $^{^{25}}$ Изображение взято из [Ivanova et al., 2010]

MonetDB/X100 [Boncz et al., 2005]

- Избавились от полной материализации и добавили pipelining;
- Сделали "векторизацию": в кеше массив из ста элементов;
 - Все вектора должны помещаться в кеш!
- Такие же простые операторы цикла для обработки;
- Поздняя материализация + selection vectors: col[sel[i]];

Итог: MonetDB/X100: 0.6s (слайд 16)

MonetDB/X100: архитектура



 $^{^{26}}$ Изображение взято из [Harizopoulos et al., 2009]



Пояснение про selection vectors

```
map_mul_flt_val_flt_col(
  float *res,
   int* sel,
  float val,
  float *col, int n)
  for(int i=0; i< n; i++)
         res[i] = val * col[sel[i]];
selection vectors used to reduce
vector copying
contain selected positions
```

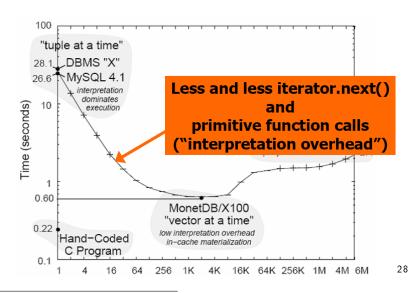
```
30 2 OJECT
                    SELECT
    alice
102
    ivan
104
    peggy
                       SCAN
105
    victor
           25
```

"MonetDB/X100: Hyper-Pipelining Query Execution "Boncz, Zukowski, Nes, CIDR'05

27

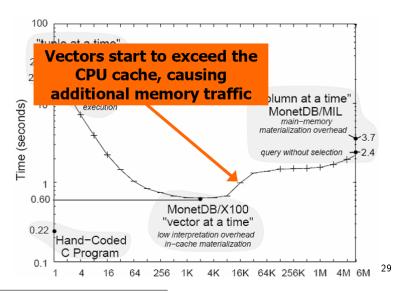
²⁷ Изображение взято из [Harizopoulos et al., 2009]

MonetDB/X100: размер вектора I

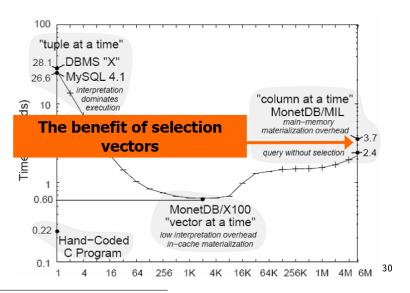


 $^{^{28}}$ Изображение взято из [Harizopoulos et al., 2009]

MonetDB/X100: размер вектора II



MonetDB/X100: размер вектора III

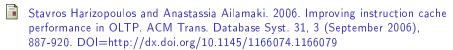


Ссылки I

- Milena G. Ivanova, Martin L. Kersten, Niels J. Nes, and Romulo A.P. Gonçalves. 2010. An architecture for recycling intermediates in a column-store. ACM Trans. Database Syst. 35, 4, Article 24 (October 2010), 43 pages. DOI=10.1145/1862919.1862921 http://doi.acm.org/10.1145/1862919.1862921
- Ambuj Shatdal, Chander Kant, and Jeffrey F. Naughton. 1994. Cache Conscious Algorithms for Relational Query Processing. In Proceedings of the 20th International Conference on Very Large Data Bases (VLDB '94), Jorge B. Bocca, Matthias Jarke, and Carlo Zaniolo (Eds.). Morgan Kaufmann Publishers Inc., San Francisco, CA, USA, 510–521.
- Peter A. Boncz, Martin L. Kersten, and Stefan Manegold. 2008. Breaking the memory wall in MonetDB. Commun. ACM 51, 12 (December 2008), 77–85. DOI=http://dx.doi.org/10.1145/1409360.1409380
- Peter Boncz, Marcin Zukowski, Niels Nes. MonetDB/X100: Hyper-Pipelining Query Execution. CIDR'05.

Ссылки II





- Daniel Abadi, Peter Boncz, Stavros Harizopoulos. The Design and Implementation of Modern Column-Oriented Database Systems. Foundations and Trends(R) in Databases Vol. 5, No. 3 (2012) 197–280
- Stavros Harizopoulos, Daniel Abadi, Peter Boncz. Column-Oriented Database Systems. VLDB 2009 Tutorial (slides).
- Raghu Ramakrishnan and Johannes Gehrke. 2000. Database Management Systems (2nd ed.). Osborne/McGraw-Hill, Berkeley, CA, USA.