

座位号：

杭州电子科技大学学生考试卷（A）卷

考试课程	数字电路与硬件描述语言		考试日期	2015 年 1 月 日		成绩	
课程号	A0507010	教师号		任课教师姓名		张怀相 冯建文 楼斌 章复嘉 张翔	
考生姓名		学号（8 位）		年级		专业	

一、填空题（每空 2 分，共 24 分）

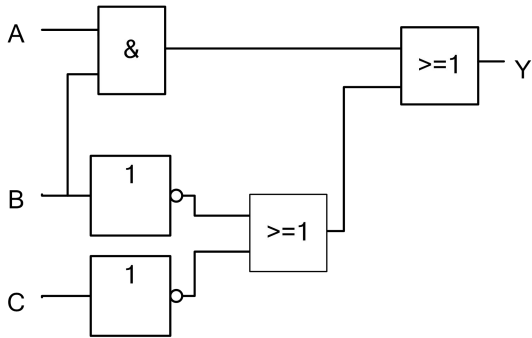
1. $(25.5)_2 = (\quad)$ $_{BCD8421} = (\quad)$ 余 3 码
2. $(73)_{10} = (\quad)$ 格雷码；
3. $A + \overline{AB} = (\quad)$, $A + AB = (\quad)$;
4. 4 位二进制减法计数器的初始状态为 $Q_3Q_2Q_1Q_0=0100$ ，经过 7 个有效时钟周期后，其状态为 $Q_3Q_2Q_1Q_0=$ _____。
5. 钟控 RS 触发器存在着_____问题，主从 RS 触发器解决了这个问题，而主从 JK 触发器是为了解决主从 RS 触发器中 R、S 之间有约束条件的问题而提出来的。主从 JK 触发器消除了约束条件，是一种是用起来十分灵活方便的钟控触发器，但是它存在着_____问题，为了解决这个问题，提出了边沿触发器。
6. Mealy 型时序逻辑电路中，输出 Zi 不仅是_____的函数，同时也是_____的函数； Moore 型时序逻辑电路中，输出 Zi 是_____的函数，或者根本就不存在专门的输出 Zi，而以_____直接作为输出。

二、利用逻辑代数公式证明逻辑等式 $AB\overline{D} + \overline{B}CD + \overline{A}D + \overline{A}BC + \overline{A}BC\overline{D} = \overline{A}B + \overline{A}D + \overline{B}C$ （6 分）。

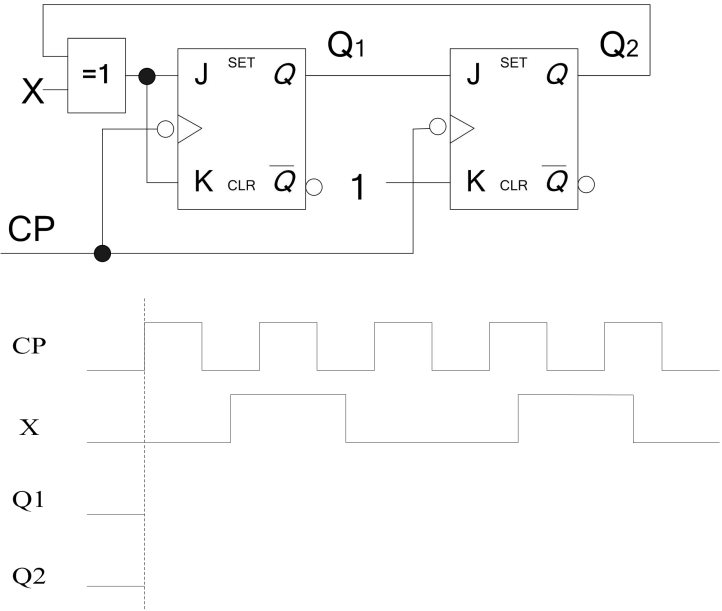
三、用卡诺图化简逻辑函数 $F = \overline{B}\overline{C}\overline{D} + \overline{B}CD + \overline{A}BC\overline{D}$ ，约束条件是 $BC + CD = 0$ ，写出最简与或表达式。（5 分）

四、用与非门设计一个组合电路，输入是 1 位 8421BCD 码，当输入的数字是素数时，输出为 1，否则输出为 0。（10 分）

五、判断下图所示电路是否存在竞争与冒险现象？如果存在，如何消除？（5 分）



六、根据下图所示电路，对应输入 X 和时钟 CP，画出 Q1 和 Q2 的波形。设触发器起始状态均为“0”（8 分）。



七、请用 3-8 译码器 74LS138 芯片和与非门实现逻辑函数 $F = \overline{A}\overline{B} + \overline{B}\overline{C} + \overline{C}\overline{D} + \overline{A}D$ （7 分）

八、设计一个有三个输入变量的判奇电路(奇数个 1)。（15 分）

九、请设计一个串行数据检测电路。当连续出现 4 个和 4 个以上的 1 时，检测输出信号为 1，其余情况下的输出信号为 0。（20 分）