

---

## **Lehrstuhl für Informatik 3**

### **Rechnerarchitektur**

---

Dustin Heither

## **Best Practices und Trends bei didaktischen Simulatoren für Rechnerarchitektur: Eine systematische Literaturrecherche**

Bachelorarbeit

30. September 2025

Please cite as:

Dustin Heither, "Best Practices und Trends bei didaktischen Simulatoren für Rechnerarchitektur: Eine systematische Literaturrecherche," Bachelor's Thesis (Bachelorarbeit), University of Erlangen, Dept. of Computer Science, September 2025.

# **Best Practices und Trends bei didaktischen Simulatoren für Rechnerarchitektur: Eine systematische Literaturrecherche**

Bachelorarbeit

vorgelegt von

**Dustin Heither**

geb. am 10. Mai 1992  
in Oberhausen

angefertigt am

**Lehrstuhl für Informatik 3  
Rechnerarchitektur**

**Department Informatik  
Friedrich-Alexander-Universität Erlangen-Nürnberg**

Betreuer: **M.Sc. Tobias Baumeister**  
Betreuender Hochschullehrer: **Prof. Dr.-Ing. Dietmar Fey**

Beginn der Arbeit: **30. April 2025**  
Abgabe der Arbeit: **30. September 2025**

## Erklärung

Ich versichere, dass ich die Arbeit ohne fremde Hilfe und ohne Benutzung anderer als der angegebenen Quellen angefertigt habe und dass die Arbeit in gleicher oder ähnlicher Form noch keiner anderen Prüfungsbehörde vorgelegen hat und von dieser als Teil einer Prüfungsleistung angenommen wurde.

Alle Ausführungen, die wörtlich oder sinngemäß übernommen wurden, sind als solche gekennzeichnet.

## Declaration

I declare that the work is entirely my own and was produced with no assistance from third parties.

I certify that the work has not been submitted in the same or any similar form for assessment to any other examining body and all references, direct and indirect, are indicated as such and have been cited accordingly.

(Dustin Heither)

Erlangen, 30. September 2025

## **Zusammenfassung**

Die vorliegende Bachelorarbeit untersucht systematisch den Einsatz didaktischer Simulatoren in der Lehre der Rechnerarchitektur. Ziel war es, relevante Simulatoren und wissenschaftliche Beiträge zu erfassen, anhand eines Kriterienkatalogs zu analysieren und daraus Best Practices sowie aktuelle Trends abzuleiten. Grundlage ist eine systematische Literaturrecherche in IEEE Xplore, ACM Digital Library und weiteren Quellen sowie eine ergänzende Erhebung veröffentlichter Simulatoren. Insgesamt wurden 151 Publikationen und 57 Simulatoren identifiziert und nach thematischen Clustern sowie didaktischen Merkmalen ausgewertet.

Die Ergebnisse zeigen deutliche Schwerpunkte bei Prozessorarchitekturen, insbesondere im Kontext von RISC, während GPUs, KI-gestützte Ansätze und immersive Technologien zunehmend an Bedeutung gewinnen. Didaktisch wirksam sind vor allem reduzierte Darstellungen nach Prinzipien der Cognitive Theory of Multimedia Learning (CTML). Erfolgsfaktoren sind eine kostenfreie, plattformübergreifende Verfügbarkeit und eine verlässliche Dokumentation. Gamification wird bislang selten umgesetzt, bietet jedoch Potenzial zur Steigerung der Motivation.

Die Diskussion verdeutlicht, dass empirische Wirksamkeitsstudien unter realen Lehrbedingungen fehlen und der Kriterienkatalog ausgeweitet werden sollte.

Das Fazit lautet, dass Simulatoren gezielt für kurze, klar strukturierte Lerneinheiten konzipiert und durch motivierende Elemente ergänzt werden sollten. Künftige Forschung sollte Feldstudien durchführen, objektive Qualitätsmaßstäbe entwickeln und den schulischen Bereich stärker berücksichtigen. Damit liefert die Arbeit sowohl konsolidierte Gestaltungsprinzipien für die Praxis als auch Impulse für die zukünftige Forschung.

# Inhaltsverzeichnis

<b>Abkürzungsverzeichnis</b>	<b>ii</b>
<b>1 Einleitung</b>	<b>1</b>
<b>2 Methodik</b>	<b>3</b>
2.1 Literaturauswahl und -recherche . . . . .	3
2.2 Kriterienkatalog . . . . .	4
2.3 Limitierungen . . . . .	7
<b>3 Theoretische Grundlagen</b>	<b>9</b>
3.1 Definitionen und Begrifflichkeiten . . . . .	10
3.1.1 Didaktische Simulatoren . . . . .	10
3.1.2 Konzepte digitalen Lernens . . . . .	10
3.1.3 Lernpsychologische Grundlagen . . . . .	13
3.2 Chronologische Entwicklung didaktischer Simulatoren . . . . .	20
3.3 Chronologische Entwicklung der Rechnerarchitektur . . . . .	25
<b>4 Ergebnisse der Literatur- und Simulatorrecherche</b>	<b>29</b>
4.1 Ergebnisse aus der Literaturrecherche . . . . .	30
4.2 Ergebnisse aus der Simulatorrecherche . . . . .	40
<b>5 Best Practices, Trends und Diskussion</b>	<b>48</b>
5.1 Best Practices und Trends . . . . .	49
5.2 Diskussion der Ergebnisse . . . . .	51
<b>6 Fazit</b>	<b>53</b>
<b>A Relevante Tabellen</b>	<b>57</b>
<b>Quellenverzeichnis</b>	<b>77</b>

---

# Abkürzungsverzeichnis

---

<b>AI</b>	Artificial Intelligence
<b>AR</b>	Augmented Reality
<b>BMBF</b>	Bundesministerium für Bildung und Forschung
<b>CAI</b>	Computer Assisted Instruction
<b>CISC</b>	Complex Instruction Set Computer
<b>CTML</b>	Cognitive Theory of Multimedia Learning
<b>DLP</b>	Data-Level Parallelism
<b>DSA</b>	Domain-Specific Architectures
<b>ELT</b>	Experiential Learning Theory
<b>FPGA</b>	Field Programmable Gate Array
<b>ILP</b>	Instruction-Level Parallelsim
<b>IoT</b>	Internet of Things
<b>KI</b>	Künstliche Intelligenz
<b>LMS</b>	Learning Management Systems
<b>LXP</b>	Learning Experience Platforms
<b>MOOC</b>	Massive Open Online Course
<b>MR</b>	Mixed Reality
<b>NPU</b>	Neural Processing Unit
<b>OER</b>	Open Educational Resources
<b>OS</b>	Operating System
<b>RISC</b>	Reduced Instruction Set Computer
<b>SaaS</b>	Software as a Service
<b>SIMD</b>	Single Instruction Multiple Data
<b>SMT</b>	Simultaneous Multithreading

---

<b>SoC</b>	System-on-Chip
<b>STEM</b>	Science, Technology, Engineering, and Mathematics
<b>TLP</b>	Thread-Level Parallelism
<b>TPU</b>	Tensor Processing Unit
<b>VM</b>	Virtual Machine
<b>VR</b>	Virtual Reality
<b>XR</b>	Extended Reality

---

# Kapitel 1

## Einleitung

---

### MOTIVATION

Die nachfolgende Bachelorarbeit behandelt das Thema "Best Practices und Trends bei didaktischen Simulatoren für Rechnerarchitektur: Eine systematische Literaturrecherche". Sie wurde am Lehrstuhl für Rechnerarchitektur der Friedrich-Alexander-Universität Erlangen-Nürnberg im Sommersemester 2025 geschrieben und bildet die abschließende Prüfungsleistung des Bachelorstudiums Informatik.

Studien zeigen, dass die Erfolgsquote von Studienanfänger:innen in naturwissenschaftlichen Studiengängen deutlich geringer ist als in anderen Fachrichtungen [1, S. 370]. Laut dem aktuellen MINT-Nachwuchsbarometer 2024 lag die Abbruchquote im Jahr 2022 bei 50,5 %, Tendenz steigend. Die Hintergründe für diese Studienabbrüche betitelt das MINT-Nachwuchsbarometer als vielfältig. Die wesentlichen Ursachen liegen jedoch in einer Diskrepanz zwischen den Erwartungen und Interessen der Studierenden und den tatsächlichen Studieninhalten sowie in unzureichenden fachlichen Voraussetzungen [2, S. 21].

Gerade im Bereich der Rechnerarchitektur stellen komplexe und abstrakte Inhalte eine besondere Hürde dar [3, S. 1]. Didaktische Simulatoren können hier ansetzen, indem sie schwer fassbare Konzepte anschaulich machen, den Lernenden unmittelbares Feedback ermöglichen und so den Zugang zu den Inhalten erleichtern [4, S. 11].

Weitere Studien verdeutlichen, dass Simulatoren das Verständnis der internen Funktionsweise von Rechnern verbessern [5, S. 215], von Studierenden überwiegend positiv bewertet werden [6, S. 8] und durch spielerische Ansätze zusätzliche Motivation erzeugen können [7, S. 453]. Auch aktuelle Evaluierungen visueller CPU-Simulatoren belegen den didaktischen Nutzen solcher Werkzeuge [8, S. 11, 9, S. 75]. Dadurch tragen didaktische Simulatoren potenziell dazu bei, die Motivation



und den Lernerfolg zu steigern und langfristig Studienabbrüche zu reduzieren [10, S. 272].

#### ZIELSETZUNG

Ziel dieser Arbeit ist es, didaktische Simulatoren mit Relevanz für die Lehre in der Rechnerarchitektur systematisch zu erfassen und vergleichbar zu machen. Hierzu werden sowohl bereits veröffentlichte als auch wissenschaftlich erläuterte Simulatoren anhand definierter Kriterien untersucht und kategorisiert. Auf dieser Grundlage entsteht eine strukturierte Übersicht, die die Vielfalt der Werkzeuge sowie ihre spezifischen Einsatzgebiete sichtbar macht.

Darüber hinaus werden aktuelle Trends und Entwicklungen identifiziert, um einen zeitgemäßen Überblick über den Stand der Forschung und Lehre in diesem Bereich zu geben. Dies umfasst die Analyse der historischen Entwicklung didaktischer Simulatoren sowie eine Clustering nach definierten Kriterien. Aus diesen Analysen werden schließlich zentrale Entwicklungen und Best Practices abgeleitet.

#### AUFBAU DER ARBEIT

Die Arbeit gliedert sich in sechs Kapitel, die inhaltlich aufeinander aufbauen. Nach der Einleitung, in der Motivation und Zielsetzung dargelegt werden, folgt im zweiten Kapitel die Methodik. Dort wird beschrieben, wie relevante Simulatoren identifiziert wurden, welche Kriterien zur Analyse herangezogen werden und in welchem Umfang die Literaturrecherche und Simulatorrecherche abgegrenzt ist. Im dritten Kapitel werden die theoretischen Grundlagen gelegt: Es werden die Relevanz und Herausforderungen didaktischer Simulatoren in der Lehre diskutiert, zentrale Konzepte wie etwa Gamification vorgestellt und verschiedene Definitionen sowie Typen von Simulatoren erläutert. Zusätzlich geht das Kapitel auf lernpsychologische Theorien ein und stellt die Entwicklungen der Rechnerarchitektur als Teilgebiet der Informatik dar.

Das vierte Kapitel widmet sich den Ergebnissen der Literatur- und Simulatorrecherche. Dabei wird die historische Entwicklung didaktischer Simulatoren nachgezeichnet und die erfassten Publikationen werden sowohl thematisch nach Inhalten der Rechnerarchitektur als auch nach Simulator Typen und weiteren Kriterien analysiert. Darauf aufbauend erfolgt in Kapitel 5 eine Diskussion der Ergebnisse. Neben der Einordnung aktueller Trends und Herausforderungen werden dort Best Practices sowie Empfehlungen für zukünftige Entwicklungen abgeleitet.

Den Abschluss bildet Kapitel sechs, das die wichtigsten Erkenntnisse zusammenfasst, die zentrale Zielsetzung der Arbeit reflektiert und einen Ausblick auf weiterführende Forschungsansätze gibt.

---

## Kapitel 2

# Methodik

---

### 2.1 Literatúrauswahl und -recherche

Das Ziel der Recherche besteht darin, aktuelle Trends und Best Practices didaktischer Simulatoren in der Rechnerarchitektur zu identifizieren. Hierfür wird ein systematisches Vorgehen gewählt, um sowohl wissenschaftliche Publikationen als auch einschlägige Fachliteratur und konkrete Werkzeuge zu erfassen.

Die Suche nach relevanter Literatur erfolgt in den technisch ausgerichteten Datenbanken *IEEE Xplore* und *ACM Digital Library*, ergänzt durch die Universitätskataloge der *Friedrich-Alexander-Universität Erlangen-Nürnberg* sowie der *Otto-Friedrich-Universität Bamberg*. Zusätzlich wird *Google Scholar* herangezogen, um die Suche durch weitere Quellen wie technische Dokumentationen, Konferenzbeiträge oder Abschlussarbeiten zu erweitern. Diese sogenannte „graue Literatur“, die nicht durch klassische Verlage veröffentlicht und in der Regel nicht peer-reviewed ist, spiegeln die aktuellen Trends wieder. Eingeschlossen werden nur Quellen, die frei zugänglich oder im Rahmen des studentischen Abonnements verfügbar sind.

Als Suchstrings werden Kombinationen aus den Begriffen „*computer architecture*“, „*education*“, „*simulator*“, „*teaching*“, „*Rechnerarchitektur*“ und „*Lehre*“ verwendet. Diese Suchergebnisse werden nach Relevanz sowie nach der didaktischen Ausrichtung der beschriebenen Simulatoren gefiltert.

Um die Vielzahl potenzieller Simulatoren einzugrenzen, werden folgende Kriterien definiert:

- *Didaktische Ausrichtung*: Der Simulator soll primär für Lehr- und Lernzwecke in Hochschulen oder anderen Bildungseinrichtungen entwickelt oder eingesetzt werden. Zusätzlich werden ausgewählte Simulatoren mit Relevanz für die Forschung berücksichtigt.

- *Abdeckung der Lerninhalte:* Es wird geprüft, welche Teilgebiete der Rechnerarchitektur (z.B. Pipeline, Cache, Mikroarchitektur) abgedeckt werden.

Insgesamt werden im Rahmen der Recherche rund 200 Simulatoren identifiziert, die thematisch der Rechnerarchitektur zugeordnet werden können. Diese Grundgesamtheit umfasst sowohl didaktisch orientierte als auch forschungsnahe Simulatoren, die in der Literatur, in Lehrmaterialien oder als Open-Source-Werkzeuge dokumentiert sind.

Neben der systematischen Literaturrecherche (siehe dazu Tabelle A.1) wird zusätzlich eine Aufstellung bereits veröffentlichter und frei verfügbarer Simulatoren (siehe dazu Tabelle A.2) erstellt. Im weiteren Verlauf der Arbeit werden die beiden Tabellen durch Literatur- und Simulatorrecherche unterschieden. Hierbei werden insbesondere Simulatoren berücksichtigt, die im Rahmen von Lehrveranstaltungen an Hochschulen oder als Open-Source-Projekte verbreitet sind, jedoch nicht zwingend in wissenschaftlichen Publikationen beschrieben werden.

Diese parallele Erfassung dient dazu, die Grundgesamtheit zu erweitern und auch praxisrelevante Werkzeuge in die Analyse einzubeziehen, die in der wissenschaftlichen Literatur unter Umständen keine oder nur geringe Beachtung finden.

## 2.2 Kriterienkatalog

Um die vorhandene Forschung sowie veröffentlichte Simulatoren systematisch zu analysieren, werden neben den bibliographischen Angaben (z.B. *Autor*, *Titel*, *Jahr*) zusätzliche Kriterien erfasst, die im Folgenden vorgestellt werden.

### KRITERIEN DER LITERATURRECHERCHE (TABELLE A.1)

Die Kriterien *Typ* und *Zeitschrift* sind gemeinsam zu betrachten, da sie eine genauere Einordnung der Veröffentlichungen ermöglichen. Anhand dieser Angaben lässt sich beispielsweise erkennen, ob die Grundgesamtheit der erfassten Arbeiten überwiegend aus Büchern, Journalartikeln oder Konferenzbeiträgen besteht und in welchen Fachzeitschriften didaktische Simulatoren häufiger diskutiert werden. Somit tragen diese Kriterien zu einer besseren Kontextualisierung der recherchierten Literatur bei.

Anschließend wird das *Thema* der jeweiligen Veröffentlichung dargestellt. Da einzelne Simulatoren mehrere Aspekte abdecken können, wurde in solchen Fällen auch die Kategorie „Grundkenntnisse“ eingeführt, unter der grundlegende Konzepte der Rechnerarchitektur zusammengefasst sind.

Um die Analyse zu vereinheitlichen und die Vergleichbarkeit zu erhöhen, wurden die vielfältigen Themenbereiche der Rechnerarchitektur in inhaltliche Cluster (siehe Tabelle 2.1) überführt. Diese thematische Gruppierung erleichtert es, Schwerpunkte und Trends in den Publikationen zu identifizieren.

**Tabelle 2.1** – Themenbereiche und zugehörige Cluster

Cluster	Themen
Grundlagen und Theorien	Allgemein, Grundkenntnisse, Von-Neumann-Architektur, Rechnerarchitektur, AIMC, ADL, Floating Point, Zahlensysteme, Multicore Prozessorarchitektur
Prozessoren und Architekturen	Prozessor, CPU, Mikroprozessor, Mikroprogrammierung, MIPS, RISC, CISC, Superskalarität, Pipelining, NoC
Speicher und Performance	Speicherhierarchie, Cache, TLB, Temperatur
Hardware und Logik	Digitale Logik, HDL, VHDL, Verilog, FPGA, Einsatz echter Hardware
Programmierung	Assembler, Compiler
Systeme und Anwendungen	Cloud Computing, IoT, VR, Betriebssysteme
Monitoring	Monitoring
GPU	GPU
AI	AI

Ein weiterer untersuchter Aspekt ist die *Gamification*. Studien zeigen, dass spiele-  
rische Elemente die Lernmotivation signifikant steigern können. Besonders verbreitet  
sind dabei levelbasierte sowie storytelling-orientierte Ansätze [11, S. 106f, 12, S. 13].

Zur Auswertung wird das Vorhandensein von Gamification-Elementen binär  
codiert: Ein Wert von „0“ kennzeichnet Simulatoren ohne spielerische Komponenten,  
während „1“ angibt, dass entsprechende Elemente integriert sind.

Unter dem Kriterium *Abstraktion* wird der Grad der didaktischen Vereinfachung  
verstanden. Simulatoren mit einer stark reduzierten Darstellung werden mit „1“  
codiert, realitätsnahe Abbildungen hingegen mit „0“.

Eng damit verknüpft ist das Kriterium *Institution*, das den Kontext erfasst, in  
dem ein Simulator entwickelt oder eingesetzt wird. Auf diese Weise lässt sich unter-  
scheiden, ob die Lerninhalte und der Anforderungsgrad primär auf den schulischen  
Bereich, die hochschulische Lehre oder andere Bildungskontexte ausgerichtet sind.

Eine Übersicht der hierfür verwendeten Codierungen ist in Tabelle 2.2 dargestellt.

**Tabelle 2.2** – Codierungen der Kriterien

Kriterium	0	1	2	3	4
Abstraktion	realitätsnah	reduziert	–	–	–
Institution	Schule	Hochschule	Forschung, Beruf	Weiterbildung	–
Gamification	keine Elemente	Elemente vorhanden	–	–	–
Zugriff	online	offline	k.A.	on- und offline	–
Preis	kostenlos	kostenpflichtig	k.A.	–	–
Dokumentation	vorhanden	nicht dokumentiert	k.A.	–	–
OS*	Linux	Windows	macOS	VM	unabhängig
Vorwissen*	ohne	Grundlagen	fortgeschritten	–	–
Zeit*	kurz	mittel	lang	–	–
Bekanntheitsgrad*	niedrig	mittel	hoch	–	–

Anmerkung: k.A. = keine Angabe; VM = Virtual Machine; \* relevant für veröffentlichte Simulatoren

Ein zentrales Kriterium ist der *Zugriff*. Je nach organisatorischem Kontext spielt es eine entscheidende Rolle, ob ein Simulator online oder offline verfügbar ist. Online-Lösungen erfordern eine dauerhafte Internetverbindung und können dadurch in ihrer Nutzbarkeit eingeschränkt sein, während Offline-Simulatoren zwar unabhängig vom Netz funktionieren, jedoch meist eine Installation sowie bestimmte Hard- oder Betriebssystemvoraussetzungen benötigen [13, S. 11f, 14, S. 1380].

Insbesondere im Rahmen der Analyse der veröffentlichten Simulatoren (vgl. Tabelle A.2) spielen die Hardwareanforderungen eine zentrale Rolle.

Für Lehrende stellt der *Preis* ein zentrales Kriterium dar. Zur Codierung wird unterschieden, ob es sich um frei verfügbare Software („0“) oder um kostenpflichtige Software („1“) handelt. Der Kostenfaktor ist dabei ein maßgebliches Kriterium für den praktischen Einsatz in der Lehre.

Die Qualität der *Dokumentation* ist ein weiteres Kriterium. Eine klare und umfassende Dokumentation erleichtert Installation, Anwendung und Problemlösung und beeinflusst damit unmittelbar die Nutzbarkeit eines Simulators. Zur Codierung wird festgelegt: „0“ kennzeichnet das Vorhandensein einer Dokumentation, „1“ das Fehlen entsprechender Unterlagen. Fehlende Angaben werden mit „2“ vermerkt.

Die Anzahl der *Zitationen* dient als Indikator für die Bekanntheit und Rezeption einer Veröffentlichung. Die Werte werden für jede Publikation über Google Scholar erhoben. Als Beispiel dient Abbildung 2.1. Hier wird die Anzahl der Zitationen (ID #6 der Tabelle A.1) dargestellt.

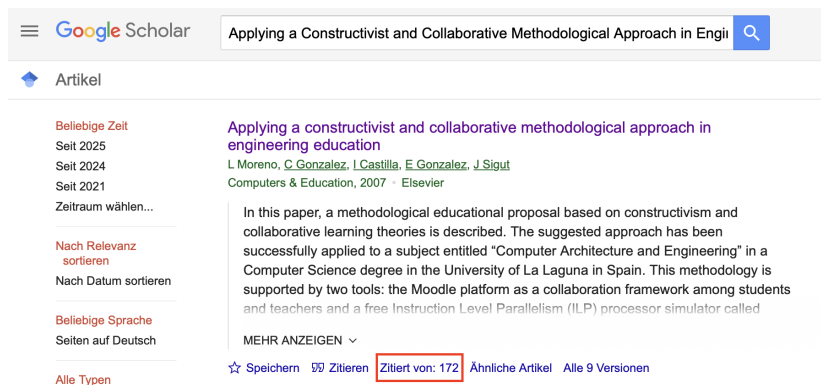


Abbildung 2.1 – Erhebung „Anzahl Zitationen“

## KRITERIEN DER SIMULATORRECHERCHE (TABELLE A.2)

Die zuvor beschriebenen Kriterien lassen sich auch auf die Tabelle der veröffentlichten Simulatoren anwenden. Für diese Analyse werden jedoch zusätzliche Merkmale definiert, die im Folgenden erläutert werden.

Ein erster Aspekt ist das *Vorwissen*. Es berücksichtigt den Kenntnisstand der Lernenden und zeigt auf, wie viel fachliches Wissen notwendig ist, um den Simulator

sinnvoll einsetzen zu können. Zur Codierung wird unterschieden zwischen „0 = kein Vorwissen“, „1 = Grundkenntnisse“ und „2 = fortgeschrittenes Wissen“.

Darüber hinaus spielt die *Bekanntheit* eines Simulators eine Rolle. Sie dient als Indikator für Verbreitung und Rezeption und wird gestuft codiert: „0 = niedrige“, „1 = mittlere“, „2 = hohe Bekanntheit“. Grundlage dieser Einstufung sind Faktoren wie Erwähnungen in der Literatur, Zitationshäufigkeit oder die Sichtbarkeit in der Lehrpraxis.

Ein weiteres Kriterium ist die *Beschäftigungsdauer* bzw. *Zeit*, die angibt, über welchen Zeitraum ein Simulator typischerweise genutzt wird und wie lange es dauert, den Lernenden das Wissen zu vermitteln. Dabei wird unterschieden zwischen „0 = kurzfristige“, „1 = mittelfristige“ und „2 = langfristige“ Nutzung. So kann ermittelt werden, ob ein Simulator vor allem für einzelne Übungen, für ein Semester oder für längerfristige Lehrszenarien konzipiert ist.

Besondere Bedeutung kommt schließlich den Kriterien *Veröffentlichung* und *Wartungsstand* zu, die eng miteinander verknüpft sind. Während die *Veröffentlichung* das Jahr der Erstpublikation eines Simulators angibt und damit eine zeitliche Einordnung in den Kontext der didaktischen und technischen Entwicklung ermöglicht, verweist der *Wartungsstand* auf das Jahr der letzten Aktualisierung. In Kombination erlauben beide Kriterien die Einschätzung, ob ein Simulator kontinuierlich gepflegt wird oder ob er seit längerer Zeit nicht mehr aktualisiert und somit nur eingeschränkt einsetzbar ist.

## 2.3 Limitierungen

Trotz des systematischen Vorgehens weist die vorliegende Arbeit einige Limitierungen auf, die bei der Interpretation der Ergebnisse berücksichtigt werden sollten.

Zunächst ist die *Literaturauswahl* zu nennen. Relevante Arbeiten könnten aufgrund eingeschränkter Datenbanken oder fehlender Zugangsrechte unberücksichtigt geblieben sein. Zusätzlich werden nur deutsch- und englischsprachige Veröffentlichungen untersucht. Damit besteht die Möglichkeit, dass das tatsächliche Spektrum an Veröffentlichungen nicht vollständig abgebildet wird.

Darüber hinaus betreffen Einschränkungen die *Bewertungskriterien*. Die verwendeten Codierungen stellen eine notwendige Reduktion komplexer Eigenschaften dar. Zudem beruhen einige Einschätzungen, beispielsweise zum Bekanntheitsgrad einzelner Simulatoren, auf subjektiver Bewertung.

Ein weiterer Punkt betrifft die *zeitliche Dynamik*. Die Analyse stellt eine Momentaufnahme dar, da sich Wartungsstände stetig verändern können. Somit besteht die Möglichkeit, dass die hier dargestellten Ergebnisse im Zeitverlauf an Aktualität verlieren.

---

Schließlich ist die *Generalisierbarkeit* der Ergebnisse eingeschränkt. Die Arbeit konzentriert sich ausschließlich auf didaktische Simulatoren in der Rechnerarchitektur. Eine Übertragung der Ergebnisse auf andere Fachbereiche oder didaktische Werkzeuge ist daher nur bedingt möglich.

---

## **Kapitel 3**

# **Theoretische Grundlagen**

---



## 3.1 Definitionen und Begrifflichkeiten

### 3.1.1 Didaktische Simulatoren

Um den Begriff (didaktischer) *Simulator* zu definieren, muss zunächst das zugrundeliegende Konzept des *Modells* betrachtet werden. White und Ingalls [15, S. 12] beschreiben ein Modell als eine vereinfachte Abstraktion der Realität, die durch die Auswahl des geeigneten Umfangs und Detaillierungsgrades die relevanten Eigenschaften eines Untersuchungsgegenstands abbildet. Modelle kommen insbesondere dann zum Einsatz, wenn das reale System zu komplex, zu unpraktisch oder zu kostenintensiv wäre, um es direkt zu untersuchen [16, S. 5].

Darauf aufbauend stellt die *Simulation* ein Teilgebiet der Modellbildung dar. Unter Simulation versteht man die Durchführung von Experimenten mit einem Modell, das die wesentlichen Eigenschaften des zugrundeliegenden Systems nachahmt, um dessen Verhalten unter verschiedenen Bedingungen untersuchen zu können [15, S. 12, 16, S. 6].

Ein *Simulator* ist schließlich das Werkzeug oder System – meist in Form von Software –, das diese Simulationen ermöglicht. Er implementiert das Modell und bietet eine Benutzungsumgebung, in der Interaktionen und Experimente mit dem Modell durchgeführt werden können [17, S. 304f].

Die Definition des Begriffs *Simulator* ist eindeutig abzugrenzen von der Bezeichnung *Emulator*. Ein Emulator hingegen strebt eine möglichst detailgetreue Nachbildung eines Zielsystems an, sodass Software oder Peripheriegeräte, die für das Originalsystem entwickelt wurden, unverändert darauf ausgeführt werden können [18, S. 1683].

Besonders im Kontext der Lehre kommen sogenannte *didaktische Simulatoren* zum Einsatz. Diese unterscheiden sich von präzisen Forschungs- oder Industriesimulatoren dadurch, dass sie in erster Linie auf Verständlichkeit, Visualisierung und Interaktivität ausgerichtet sind. Ziel ist nicht die vollständige, detailgetreue Nachbildung eines Systems, sondern die Förderung von Lernprozessen durch eine für die Lernenden zugängliche Abstraktion komplexer Sachverhalte [19, S. 256, 20, S. 1].

### 3.1.2 Konzepte digitalen Lernens

Da im Rahmen der Recherche verschiedene Konzepte des digitalen Lernens identifiziert wurden, werden diese nachfolgend kurz vorgestellt und im Hinblick auf ihre Relevanz für den Einsatz didaktischer Simulatoren erläutert.

#### ORGANISATIONSFORMEN DES DIGITALEN LERNENS

Digitale Medien und Technologien haben in den letzten Jahrzehnten eine Vielzahl

an Lernformen hervorgebracht, die sich in Reichweite, Methodik und Grad der Individualisierung unterscheiden (siehe dazu Kapitel 3.2 und Kapitel 3.3).

Der Begriff *E-Learning* dient als Oberbegriff für alle Formen des Lernens, die digitale Medien sowie Informations- und Kommunikationstechnologien zur Unterstützung oder Durchführung von Lehr- und Lernprozessen einsetzen. Dazu zählen sowohl webbasierte Kurse und Lernplattformen als auch multimediale Materialien wie Videos, interaktive Übungen oder Simulationen [21, S. 6]. Zentrale Merkmale des E-Learnings sind die Orts- und Zeitunabhängigkeit, die Möglichkeit zur Interaktivität sowie der multimediale Charakter [22, S. 186f].

Andere Formen wie *M-Learning* oder *Blended Learning* stellen spezifische Ausprägungen dieses übergeordneten Begriffs dar [23, S. 74, 24, S. 3]. *Mobile Learning* (kurz: M-Learning) wird in der Literatur häufig als eine Erweiterung bzw. neue Ausprägung des E-Learning verstanden, die durch den Einsatz mobiler Endgeräte wie Smartphones, Tablets oder Notebooks über drahtlose Netzwerke ermöglicht wird [24, S. 3f, 25, S. 197]. M-Learning bezeichnet damit den Einsatz mobiler Technologien zur Unterstützung von Lernprozessen und kann als Schnittstelle zwischen Online-Lernen und mobiler Computertechnologie betrachtet werden [26, S. 265].

Während *M-Learning* in erster Linie die technische Mobilität des Lernens betont [24, S. 3f, 25, S. 197], stellt *Blended Learning* (im deutschsprachigen Raum auch als *hybrides Lernen* oder *vermischter Unterricht* bezeichnet) eine Weiterentwicklung dar, indem Methoden der Präsenzlehre mit Ansätzen des E-Learning verknüpft werden. Ziel ist es, Lernprozesse zu fördern, in denen multimediale Materialien effektiv in individuelle sowie kooperative Lernphasen integriert werden [23, S. 74, 27, S. 29]. In der Weiterentwicklung zu *Blended Learning 2.0* werden klassische Präsenzformate noch stärker mit digitalen und hybriden Komponenten kombiniert. Kennzeichnend ist dabei der verstärkte Einsatz von Web 2.0-Technologien und sozialen Medien, wodurch flexible und personalisierbare Lernsettings entstehen, die sowohl selbstgesteuertes als auch kooperatives Lernen unterstützen [28, 29].

Im Gegensatz zum *Blended Learning*, das Präsenz- und Onlineformate kombiniert, stehen *Massive Open Online Courses (MOOCs)*, die internetbasierte Lehrveranstaltungen für eine sehr große Zahl von Teilnehmenden anbieten. Charakteristisch sind multimediale Inhalte, Online-Übungen, Diskussionsforen sowie Peer- und Selbstbewertungen. Trotz ihrer Offenheit folgen MOOCs einem strukturierten Lehrplan mit klar definierten Lernzielen [30, S. 5, 31, S. 204].

Eng verknüpft mit diesem Konzept sind *Open Educational Resources (OERs)*, die frei zugängliche und offen lizenzierte Lehr- und Lernmaterialien bereitstellen. Sie können kostenfrei genutzt, angepasst und weiterverbreitet werden und eröffnen damit vielfältige Möglichkeiten zur gemeinsamen Gestaltung von Lernangeboten. Maßgeblich sind hierbei die sogenannten „5R-Rechte“ (*retain, reuse, revise, remix, redistribute*), die den Grad der Offenheit bestimmen [32, S. 134f].

#### LERNTECHNOLOGIEN & -UMGEBUNGEN

Neben didaktischen Konzepten spielt auch die technologische Entwicklung eine zentrale Rolle bei der Gestaltung digitaler Lernumgebungen. Neue Technologien eröffnen dabei nicht nur innovative Interaktionsmöglichkeiten, sondern auch datenbasierte Ansätze zur Analyse von Lernprozessen sowie virtuelle Räume, in denen praxisnahes Lernen ermöglicht wird [33, S.1].

*Immersive Technologien* fassen Ansätze wie Augmented Reality (AR), Virtual Reality (VR) und Mixed Reality (MR) zusammen, die es Lernenden ermöglichen, in digitale Umgebungen einzutauchen und dort interaktiv zu agieren. Häufig werden diese Technologien auch unter dem Oberbegriff Extended Reality (XR) diskutiert [34, S. 82, 35, S. 256]. In der Lehre finden immersive Technologien zunehmend Anwendung, da sie Motivation und Interaktivität fördern und hochgradig effektive Lernumgebungen schaffen können [36, S. 1]. Im Gegensatz zu dieser interaktiven Lernform, stehen die datengetriebenen *Learning Analytics*.

Hierbei bezeichnen *Learning Analytics* die Erfassung, Sammlung, Analyse und Berichterstattung von Daten über Lernende und deren Kontexte mit dem Ziel, Lernprozesse sowie die Lernumgebungen, in denen sie stattfinden, besser zu verstehen und zu optimieren. Besondere Potenziale ergeben sich aus der Aufdeckung bislang verborgener Informationen in den Daten sowie aus deren gezielter Nutzung, etwa für didaktische Interventionen oder zur Vorhersage von Lernverläufen [37, S. 294].

Ergänzend zu diesen Ansätzen bieten *Virtual Labs* konkrete Umgebungen, in denen Lernende Wissen anwenden und experimentell vertiefen können – oftmals unter Einsatz sowohl immersiver Technologien als auch von Learning-Analytics Methoden. *Virtuelle Labs* sind computerbasierte, interaktive Umgebungen, die es ermöglichen, Aufgaben auszuführen, die normalerweise in einem physischen Labor stattfinden würden. Über entsprechende Benutzeroberflächen können Simulationen, Animationen und teilweise sogar die Fernsteuerung realer Laborhardware erfolgen. Zahlreiche Studien haben den Einsatz virtueller Labore als Lehr- und Lerninstrument untersucht und ihre Wirksamkeit in nahezu allen Fällen bestätigt [38, S. 117].

In den letzten Jahren haben sich virtuelle Labore und Remote-Experimente durch Fortschritte in Webtechnologien und Anwendungen weiterentwickelt. Ziel ist es, die Erfahrungen eines klassischen Präsenzlabor möglichst realitätsnah abzubilden und dabei einen vergleichbaren Grad an Zugriff, Funktionalität und Flexibilität zu gewährleisten. Der Einsatz von virtuellen Welten und Mixed-Reality-Technologien eröffnet zudem neue Möglichkeiten für kollaboratives Arbeiten in immersiven 3D-Umgebungen, in denen Lernende komplexe Simulationen und Datensätze interaktiv erkunden und visualisieren können [39, S. 1].

#### DIDAKTISCHE KONZEPTE ZUR MOTIVATION

Zur Förderung von Motivation und Engagement im Lernprozess haben sich in der

Literatur verschiedene Konzepte etabliert, die spielerische Elemente aufgreifen [40, S. 485]. Dazu zählen *Gamification*, *Gamified Learning* und *Game-Based Learning*. Sie unterscheiden sich darin, ob einzelne Spielelemente in bestehende Lernumgebungen integriert oder ganze Spiele als didaktischer Kern eingesetzt werden [41, S. 2, 42, S. 14]. Typische Gestaltungselemente sind etwa Punktesysteme, Ranglisten oder Abzeichen, die Motivation und Engagement der Lernenden fördern sollen [43, S. 2f].

Im Rahmen der Literaturrecherche wurde zwischen den Begrifflichkeiten nicht differenziert, sondern lediglich geprüft, ob ein Simulator spielerische Elemente aufweist.

#### INDIVIDUELLE & ADAPTIVE LERNFORMEN

Im Kontext digitaler Lehre gewinnen Konzepte zunehmend an Bedeutung, die Lernprozesse stärker an die individuellen Voraussetzungen, Bedürfnisse und Ziele der Lernenden anpassen. Dazu zählen insbesondere *Microlearning*, *Adaptive Learning*, *Personalized Learning* sowie *Collaborative Learning*.

*Microlearning* segmentiert Inhalte in kurze, fokussierte Einheiten, die flexibel und kontextabhängig genutzt werden können [44, S. 74]. Aufbauend darauf ermöglichen *Adaptive Learning*-Systeme eine dynamische Anpassung von Inhalten und Lernpfaden an den Wissensstand der Lernenden [45, S. 448]. *Personalized Learning* verfolgt einen umfassenderen Ansatz, der neben technologischen auch didaktische und organisatorische Anpassungen umfasst, um Motivation, Selbststeuerung und nachhaltigen Lernerfolg zu fördern [46, S. 6ff, 47, S. 2f, 48, S. 236ff]. Ergänzend hebt *Collaborative Learning* die Bedeutung sozialer Interaktion hervor, bei der Wissen durch Austausch und Kooperation gemeinschaftlich konstruiert wird [49, S. 486].

### 3.1.3 Lernpsychologische Grundlagen

Nachfolgend werden relevante lernpsychologische Theorien vorgestellt. Eine komprimierte Übersicht findet sich in Tabelle 3.1.

#### BEHAVIORISMUS

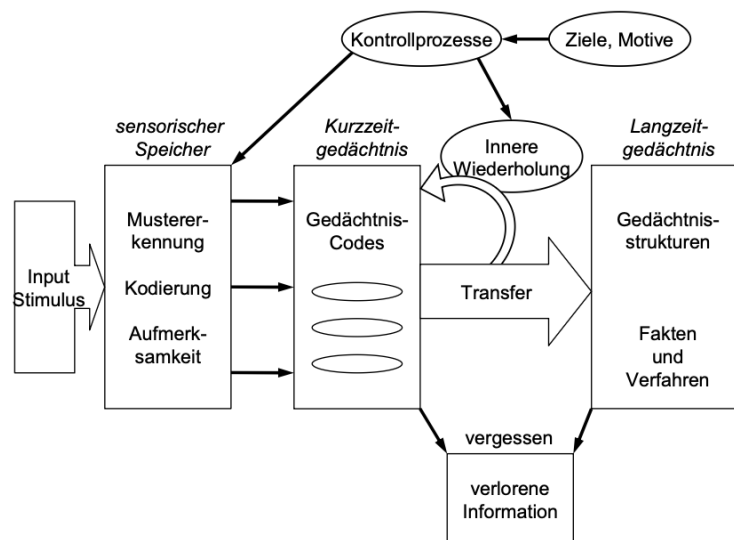
Der Behaviorismus versteht Lernen als eine Veränderung im beobachtbaren Verhalten, die durch Erfahrungen mit der Umwelt hervorgerufen wird. Zentrale Mechanismen sind die klassische und die operante Konditionierung [27, S. 15].

Die *klassische Konditionierung*, die auf Pawlow zurückgeht, beschreibt Lernprozesse, bei denen ein ursprünglich neutraler Stimulus durch wiederholte Kopplung mit einem unkonditionierten Stimulus die Fähigkeit erlangt, dieselbe Reaktion auszulösen wie der unkonditionierte Stimulus selbst. Ein bekanntes Beispiel ist Pawlows Experiment mit Hunden, bei dem ein Glockenton (neutraler Stimulus) mit der Darbietung von Futter (unkonditionierter Stimulus) kombiniert wurde, sodass schließlich allein der Ton eine Speichelreaktion hervorrief [50, S. 7ff].

Die *operante Konditionierung*, entwickelt von Skinner, knüpft an Thorndikes *Law of Effect* an, das besagt, dass Verhaltensweisen, die zu befriedigenden Konsequenzen führen, mit höherer Wahrscheinlichkeit erneut gezeigt werden. Im Zentrum steht hier die Beziehung zwischen Verhalten und Konsequenzen: Folgt auf ein Verhalten eine Verstärkung, steigt die Wahrscheinlichkeit, dass es unter ähnlichen Bedingungen wiederholt wird. Skinner unterscheidet dabei zwischen respondenten Verhaltensweisen, die durch einen Stimulus ausgelöst werden, und operanten Verhaltensweisen, die aktiv auf die Umwelt einwirken. Während klassische Konditionierung das Erlernen respondenten Verhaltens erklärt, bezieht sich die operante Konditionierung auf die Steuerung und Veränderung operanten Verhaltens [50, S. 15ff].

### KOGNITIVISMUS

Der Kognitivismus versteht Lernen wiederum als einen Prozess der aktiven Informationsaufnahme, -verarbeitung und -speicherung. Unter Kognition werden sämtliche „Prozesse des Wissens“ verstanden, darunter Denken, Erinnerung, Sprache, Kreativität und Wahrnehmung. Lernende gelten in dieser Perspektive nicht als passiv durch äußere Reize gesteuert, sondern als aktive Individuen, die Informationen selbstständig verarbeiten und in bestehende Wissensstrukturen integrieren [50, S. 1].



**Abbildung 3.1** – Computermodell von Bower & Hilgard  
[51, S. 234]

Eine wichtige Grundlage bildet das Computermodell von Bower & Hilgard, das die menschliche Informationsverarbeitung analog zu einem Informationssystem beschreibt (siehe Abbildung 3.1). Hierbei werden eingehende Reize zunächst sensorisch

aufgenommen, im Arbeitsgedächtnis verarbeitet und schließlich im Langzeitgedächtnis gespeichert. Die Kapazität des Arbeitsgedächtnisses ist dabei sowohl zeitlich als auch räumlich begrenzt: Informationen verfallen ohne Wiederholung nach wenigen Sekunden und können nur in einer beschränkten Anzahl gleichzeitig präsent gehalten werden. Daraus ergibt sich die Notwendigkeit, Inhalte zu strukturieren und durch Prozesse wie „Chunking“ mit Vorwissen zu verknüpfen [27, S. 15].

Eine der einflussreichsten Theorien des multimedialen Lernens innerhalb des kognitivistischen Paradigmas ist die *Cognitive Theory of Multimedia Learning (CTML)* von Mayer [52, S. 102ff]. Sie basiert auf drei zentralen Annahmen:

1. Informationen werden über getrennte Kanäle verarbeitet – einen visuellen und einen auditiven (Dual Channel),
2. die Verarbeitungskapazität ist in beiden Kanälen begrenzt (Limited Capacity),
3. Lernen erfordert aktive kognitive Verarbeitung, bei der Lernende neue Informationen mit vorhandenem Wissen verknüpfen (Active Processing).

Ergänzend stützt sich die Theorie auf Paivios *Dual-Coding-Theory* [53, S. 102f], nach der verbale und nonverbale Informationen in getrennten, aber miteinander verknüpften Repräsentationssystemen verarbeitet werden [50, S. 66f].

#### KONSTRUKTIVISMUS

*Konstruktivistische Lerntheorien* verstehen Lernen als aktive Konstruktion von Wissen durch die Lernenden. Im Unterschied zu kognitivistischen Ansätzen wird dabei die Eigenaktivität und Selbststeuerung des Lernprozesses besonders betont. Lernen ist zudem stets in soziale und kulturelle Kontexte eingebettet und wird als situierte Kognition aufgefasst, die in authentischen Interaktionen und realitätsnahen Lernumgebungen stattfindet [50, S. 1f].

Auch wenn Mayer die CTML klar im kognitivistischen Paradigma verortet, lassen sich in ihr konstruktivistische Elemente wiederfinden – etwa die Betonung der aktiven Auseinandersetzung der Lernenden mit den dargebotenen Inhalten. Digitale Lernangebote wie E-Learning-Kurse oder Lernplattformen orientieren sich häufig an diesen Prinzipien, indem sie Inhalte in überschaubare Einheiten gliedern, visuelle und textuelle Informationen aufeinander abstimmen und strukturierende Hilfen bereitstellen. Damit trägt der Kognitivismus entscheidend dazu bei, digitales Lernen wirksam und lernförderlich zu gestalten [52, S. 105f, 54].

#### ERFAHRUNGSBASIERTE LERNTHEORIE

Die erfahrungsbasierte Lerntheorie - *Experiential Learning Theory (ELT)* - nach Kolb versteht Lernen als einen kognitiven Prozess, der durch die ständige Anpassung an und Auseinandersetzung mit der Umwelt geprägt ist. Wissen wird dabei nicht bloß durch Instruktion übernommen, sondern aktiv aus Erfahrung erzeugt [55, S. 30].

Grundlage ist ein zyklisches Modell (siehe Abbildung 3.2), das vier Phasen umfasst: Konkrete Erfahrung (*Concrete Experience*), reflektierende Beobachtung (*Reflective Observation*), abstrakte Konzeptualisierung (*Abstract Conceptualization*) und aktives Experimentieren (*Active Experimentation*). Effektives Lernen setzt voraus, dass Lernende diese Phasen wiederholt durchlaufen, indem sie Erfahrungen machen, reflektieren, in abstrakte Konzepte überführen und in neuen Handlungssituationen anwenden. Damit versteht die ELT Lernen als kreativen Prozess der Wissenskonstruktion, in dem Lernende je nach Situation flexibel zwischen verschiedenen Lernfähigkeiten wählen [56, S. 2f].

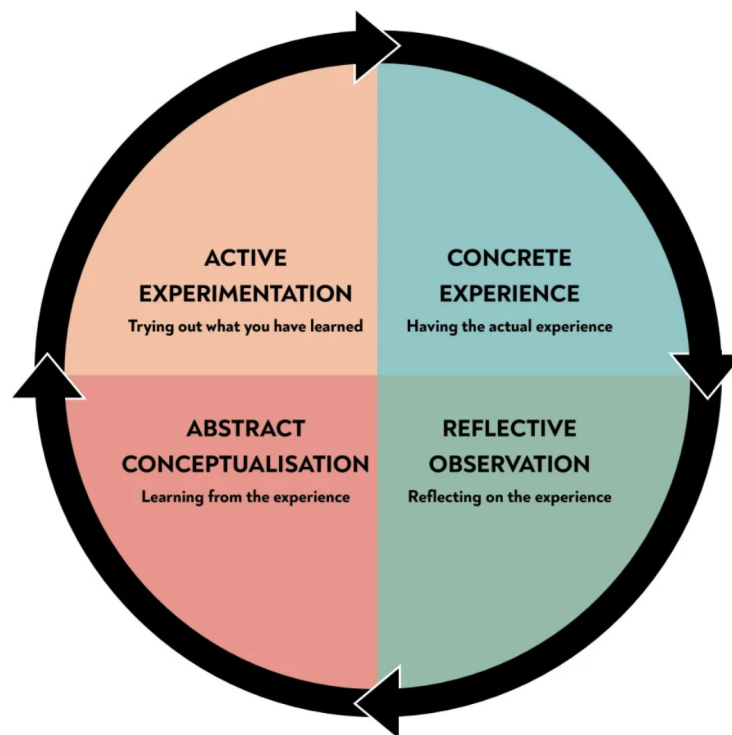


Abbildung 3.2 – The Experimental Learning Cycle  
[57]

Gerade in digitalen Lernumgebungen wie Simulatoren oder virtuellen Laboren zeigt sich die Relevanz dieses Ansatzes, da hier konkrete Erfahrungen in einem geschützten Rahmen gesammelt und in abstrahierte Konzepte überführt werden können [58, S. 3182, 59, S. 7].

#### EXPLORATIVES LERNEN

*Exploratives Lernen* bezeichnet einen Lernansatz, bei dem Lernende durch eigenständiges Erforschen, Ausprobieren und Entdecken Wissen erwerben [60, S. 15].

Diese Theorie hat ihren Ursprung im Konstruktivismus [10, S. 271]. Im Gegensatz zu instruktionsgesteuerten Formen liegt der Fokus hier auf dem aktiven Handeln und dem selbstständigen Generieren von Problemlösungen. Der Lernprozess ist dabei offen, dynamisch und oft von Versuch und Irrtum geprägt, wodurch Lernende ihre eigenen Hypothesen entwickeln und überprüfen können [61, S. 141].

Für digitale Lernumgebungen, insbesondere für didaktische Simulatoren und Virtual Labs, ist exploratives Lernen von besonderer Relevanz. Diese Werkzeuge schaffen sichere Rahmenbedingungen, in denen Lernende komplexe Sachverhalte eigenständig erproben, Fehler gefahrlos machen und daraus unmittelbar Rückmeldungen erhalten können. Auf diese Weise fördern Simulatoren nicht nur die aktive Auseinandersetzung mit Lerninhalten, sondern auch Problemlösefähigkeiten, Motivation und nachhaltiges Verständnis [62, S. 131].

#### KONNEKTIVISMUS

Der *Konnektivismus* wurde von Siemens [63] und Downes [64] als Theorie des digitalen Lernens entwickelt, die klassische Ansätze wie Behaviorismus, Kognitivismus und Konstruktivismus ergänzt. Er versteht Wissen nicht mehr ausschließlich als individuelle Ressource, sondern als Netzwerk aus Menschen, digitalen Informationen und Technologien. Lernen bedeutet in diesem Verständnis, relevante Wissensknoten zu identifizieren, Verbindungen herzustellen und Netzwerke kontinuierlich zu pflegen [65, S. 14].

In Bezug auf digitale Bildung ist der Konnektivismus besonders für technologiegestützte Lernformen wie MOOCs, soziale Plattformen oder offene Bildungsressourcen bedeutsam [65, S. 14].

#### MULTIMEDIALES LERNEN

Was unter *multimedialem Lernen* verstanden wird, hängt stark von der zugrunde liegenden theoretischen Perspektive ab. Je nach Schwerpunkt kann das Verständnis eher behavioristisch, kognitivistisch oder konstruktivistisch geprägt sein [50, S. 64].

*Lernen als Reaktionsverstärkung:* Aus behavioristischer Sicht dient multimediales Lernen vor allem dazu, bestimmte Reiz-Reaktions-Muster durch Wiederholung zu verfestigen. Typische Beispiele sind Vokabeltrainer oder Programme zum Erlernen des Zehnfingersystems. Die Rolle der Lernumgebung besteht darin, passende Stimuli bereitzustellen, richtige Antworten zu belohnen und falsche entsprechend zu sanktionieren [50, S. 64].

*Lernen als Informationsaufnahme und -verarbeitung:* In einem eher kognitivistischen Verständnis geht es darum, neues Wissen zu sammeln und mit bereits vorhandenem Vorwissen zu verknüpfen. Multimedia-Umgebungen fungieren hier als Quellen, die Informationen in strukturierter Form bereitstellen, etwa durch digitale Texte, Videos oder Webseiten [50, S. 64].



*Lernen als aktive Wissenskonstruktion:* Konstruktivistisch geprägte Ansätze betonen dagegen die Eigenaktivität der Lernenden. Wissen wird nicht passiv aufgenommen, sondern auf Grundlage des Vorwissens aktiv interpretiert und weiterentwickelt. Multimediales Lernen bedeutet in diesem Sinne, dass durch die Kombination von Texten, Bildern oder Animationen neue mentale Repräsentationen aufgebaut oder bestehende modifiziert werden [50, S. 64].

In der Praxis zeigt sich jedoch, dass multimediales Lernen häufig nicht eindeutig einer dieser theoretischen Strömungen zugeordnet werden kann. Stattdessen vereinen viele Lernumgebungen Elemente verschiedener Ansätze, etwa indem sie behavioristische Übungsphasen mit kognitivistisch fundierter Informationsvermittlung und konstruktivistisch orientierten Erkundungsmöglichkeiten kombinieren. Dieser sogenannte *Blended Theoretical Approach* verdeutlicht, dass moderne digitale Lernumgebungen typischerweise eine Synthese mehrerer Lerntheorien darstellen, um unterschiedlichen Anforderungen und Lernbedürfnissen gerecht zu werden [66, S. 186, 67, S. 37].

**Tabelle 3.1** – Zusammenfassung der lernpsychologischen Theorien

Theorie / Ansatz	Zentrale Erkenntnisse
Behaviorismus	Lernen = Veränderung beobachtbaren Verhaltens durch Reiz-Reaktions-Muster. Klassische Konditionierung (Pawlow) und operante Konditionierung (Skinner) als Hauptmechanismen; Fokus auf äußeres Verhalten.
Kognitivismus	Lernen = aktive Informationsaufnahme, -verarbeitung und -speicherung. Computermode (Bower & Hilgard) mit sensorischem Register, Arbeits- und Langzeitgedächtnis. Begrenzte Kapazität erfordert Strukturierung (Chunking). Zentrale Theorie: CTML (Mayer) mit Dual-Channel, Limited Capacity, Active Processing. Ergänzend: Dual-Coding-Theory (Paivio).
Konstruktivismus	Lernen = aktive Konstruktion von Wissen. Betonung von Eigenaktivität, Selbststeuerung und situierter Kognition in sozialen und kulturellen Kontexten. Relevanz für digitale Lernangebote durch Gliederung, Abstimmung visueller und textueller Informationen sowie Strukturierungshilfen.
Erfahrungsbasierte Lerntheorie	Lernen als kreativer Prozess durch Erfahrung (Kolb). Zyklus: konkrete Erfahrung – reflektierende Beobachtung – abstrakte Konzeptualisierung – aktives Experimentieren. Besonders relevant für digitale Lernumgebungen wie Simulatoren, die geschützte Erfahrungsräume bieten.

Fortsetzung auf der nächsten Seite

Fortsetzung von Tabelle 3.1

Theorie / Ansatz	Zentrale Erkenntnisse
Exploratives Lernen	Wissenserwerb durch Erforschen, Ausprobieren, Entdecken. Fokus auf Eigenaktivität, Problemlösen, Hypothesenbildung. Besonders geeignet für Simulatoren und Virtual Labs, die sicheres Ausprobieren und unmittelbares Feedback ermöglichen.
Konnektivismus	Wissen = Netzwerk aus Menschen, Informationen und Technologien (Siemens, Downes). Lernen = Identifikation relevanter Wissensknoten und Aufbau von Verbindungen. Besonders bedeutsam für MOOCs, soziale Plattformen und offene Bildungsressourcen.
Multimediales Lernen	Verständnis abhängig von theoretischem Zugang: (1) behavioristisch: Reiz-Reaktions-Verstärkung (z.B. Vokabeltrainer). (2) kognitivistisch: Informationsaufnahme und Verknüpfung mit Vorwissen. (3) konstruktivistisch: aktive Wissenskonstruktion durch Kombination von Medien. In der Praxis oft Mischformen als <i>Blended Theoretical Approach</i> .

## 3.2 Chronologische Entwicklung didaktischer Simulatoren

### MECHANISCHE LERN- & LEHRMASCHINEN

Frühe mechanische Lernhilfen lassen sich bereits im 16. Jahrhundert nachweisen, etwa Agostino Remellis *Leserad*, das die parallele Nutzung mehrerer Bücher ermöglichen sollte [68]. Ab dem 19. Jahrhundert wurden zahlreiche mechanische Übungsmaschinen patentiert, die auf dem behavioristischen *law of effect* nach Thorndike basierten [42, S. 3].

Einen wichtigen Vorläufer späterer Lehrmaschinen entwickelte Sidney Pressey im Jahr 1928 mit seiner „Maschine für Intelligenztests“. Sie arbeitete mit Multiple-Choice-Aufgaben, registrierte richtige Antworten und integrierte bereits Verstärkungsmechanismen [69, S. 705, 70, S. 969f].

In den 1950er Jahren erhielten die von Burrhus F. Skinner und James G. Holland entworfenen Lehrmaschinen große Aufmerksamkeit. Sie beruhten auf dem Prinzip des programmierten Lernens: Zerlegung des Stoffes in kleine Einheiten, unmittelbares Feedback und Anpassung an das individuelle Lerntempo [70, S. 970ff]. Diese Prinzipien bildeten die Grundlage für die spätere computergestützte Instruktion [71, S. 1971].

Eine Weiterentwicklung präsentierte Norman Crowder im Jahr 1959 mit seinen verzweigten Lernprogrammen. Durch fehlerabhängige Rückmeldungen und alternative Lernpfade stellte er einen ersten Ansatz adaptiver Lernsysteme vor, der in den 1960er Jahren mit dem Aufkommen der Computer Assisted Instruction (CAI) technisch umgesetzt werden konnte [72, S. 252ff, 73, S. 9].

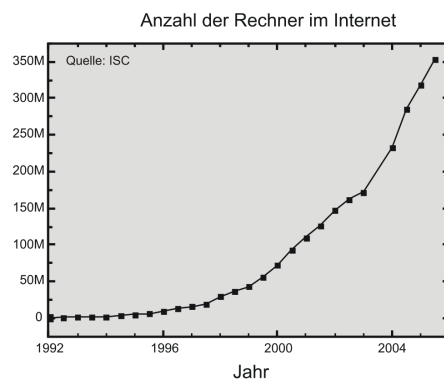
### COMPUTERBASIERTE INSTRUKTION (CAI)

Nach ersten Erfolgen der CAI in den 1960er Jahren verloren diese Systeme Mitte des Jahrzehnts an Aufmerksamkeit. Neue Impulse setzten ab 1971 die von der amerikanischen National Science Foundation initiierten Großprojekte *TICCIT* und *PLATO*, die computerbasierte Instruktion erstmals in größerem Maßstab erprobten [42, S. 7, 74, S. 69ff].

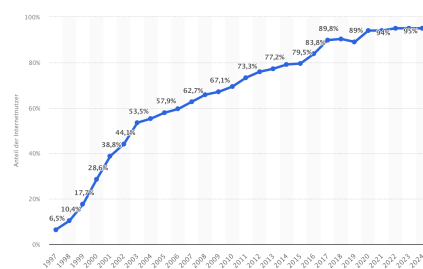
*TICCIT* - Time-shared, Interactive, Computer-Controlled Information Television - ermöglichte den Lernenden eine individuelle Steuerung ihres Lernprozesses, erzielte bei intensiver Nutzung gute Ergebnisse, litt jedoch unter hoher Abbruchquote und geringer Akzeptanz bei Lehrenden [74, S. 71, 73, S. 13]. Im Gegensatz dazu bot *PLATO* - Programmed Logic for Automatic Teaching Operations - interaktive Simulationen und wurde von vielen Lernenden freiwillig genutzt, was auf eine höhere Motivationswirkung schließen lässt [74, S. 75f, 73, S. 14].

Parallel dazu entstanden in Deutschland und Europa verschiedene Lehrmaschinen und Projekte, etwa *Robbimat*, *Geromat* oder *Bakkalaureus*, die vor allem für Gruppenschulungen eingesetzt wurden [42, S. 10]. In den 1970er Jahren folgten Programme wie *PFLABE* - Programm zum Fördern des Lernens im Arbeitsbereich Biologie - oder *ZOPRAM* - Zentraler Orientierungs- und Programmrahmen Mathematik -, die Wissen praxisnah bzw. kompensatorisch vermitteln sollten, wenngleich ohne nachweislich besseren Lernerfolg als klassische Lehrformen [42, S. 11].

Nach einem Rückgang in den späten 1970er und frühen 1980er Jahren gewann computergestütztes Lernen Mitte der 1980er Jahre mit Programmen wie *KAVIS* - Computer-Animation und Visualisierung im Unterricht der Schule - erneut an Bedeutung. Ab den 1990er Jahren führte die zunehmende Verbreitung von Personal Computern und des World Wide Webs schließlich zur Etablierung des Begriffs *E-Learning* (siehe dazu Abbildung 3.3a und Abbildung 3.3b) [42, S. 11].



(a) Anzahl der Rechner im Internet  
[75]



(b) Anteil der Internetnutzer in Deutschland in den Jahren 1997 bis 2024  
[76]

**Abbildung 3.3 – Aufschwung des World Wide Webs**

### WEB 2.0 & E-LEARNING

Mit der Initiative „Schulen ans Netz“ wurde 2001 die flächendeckende Internetanbindung deutscher Schulen erreicht [77, 78]. In den folgenden Jahren förderte das Bundesministerium für Bildung und Forschung (BMBF) zahlreiche Projekte, die sich mit Visualisierung und Simulation in der Informatik-Didaktik befassten (z.B. *SIMBA*, *MuSoft*, *RaVi*, *WWR*), um komplexe Vorgänge in Rechnersystemen interaktiv erfahrbar zu machen.

Ab etwa 2002 ließ die anfängliche Euphorie für E-Learning nach, da viele Erwartungen nicht erfüllt wurden. Dennoch etablierte es sich als feste Lehr- und Lernform [42, S. 14]. Mit der Verbreitung des Web 2.0 und der Etablierung von Learning Management Systems (LMS) wie Moodle oder ILIAS wurde die Bereitstellung digitaler Lerninhalte zunehmend standardisiert. Web 2.0-Anwendungen wie Wikis oder

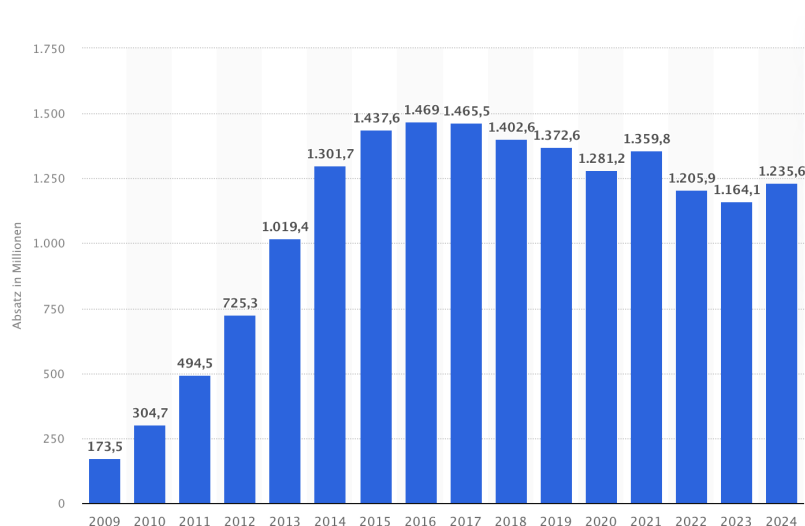
Wikipedia eröffneten zudem neue Formen des informellen, selbstregulierten Lernens und erweiterten auch die Einsatzmöglichkeiten von Simulatoren in kollaborativen Kontexten [79, S. 129f].

Parallel wuchs die Bedeutung frei zugänglicher Lehr- und Lernmaterialien (OERs), die unter offenen Lizenzen und den 5R-Rechten stehen. Sie unterstützen kollaboratives, selbstreguliertes Lernen und die partizipative Kultur des Web 2.0 [80, S. 1, 81, S. 194f].

#### MOOC & M-LEARNING

Ab etwa 2012 etablierten sich MOOCs als neue Form digitaler Lehr- und Lernangebote. Plattformen wie Coursera, Udacity oder edX machten hochwertige Online-Kurse weltweit zugänglich und erreichten teils Hunderttausende von Teilnehmenden [82]. Neben Vorlesungsvideos integrierten MOOCs zunehmend interaktive Aufgaben, Peer-Assessment und Simulationen, wodurch praxisnahe Lernmöglichkeiten auch in großem Maßstab verfügbar wurden [30, S. 5f]. Für didaktische Simulatoren bedeutete dies einen entscheidenden Schritt, da sie erstmals in offene Lernumgebungen eingebettet und mithilfe von Learning Analytics systematisch ausgewertet werden konnten. Gleichzeitig zeigte sich jedoch, dass hohe Abbruchquoten die anfängliche Euphorie relativierten [83, S. 1242].

Parallel dazu eröffnete die zunehmende Verbreitung mobiler Endgeräte neue Möglichkeiten für orts- und zeitunabhängiges Lernen (siehe Abbildung 3.4). *M-Learning* unterstützt selbstregulierte und personalisierte Lernpfade und ermöglicht durch den Einsatz sensorischer Daten kontextabhängige Lernangebote [84, S. 10].



**Abbildung 3.4** – Absatz von Smartphones weltweit 2009 - 2024  
[85]

#### MICROLEARNING & GAMIFICATION

Aufbauend auf den Möglichkeiten des M-Learning, das Lernen jederzeit und überall ermöglicht, entwickelte sich in den folgenden Jahren zunehmend der Trend zum Microlearning. Während Mobile Learning den technologischen Rahmen bereitstellt, stellt *Microlearning* ein darauf abgestimmtes didaktisches Konzept dar: Wissen wird in kurzen, modularisierten Lerneinheiten vermittelt, die oft nur wenige Minuten in Anspruch nehmen und sich flexibel in den Alltag integrieren lassen [86, S. 18ff, 87, S. 5ff].

Parallel dazu fand das Konzept der *Gamification* Eingang in den Bildungsbereich. Es überträgt spieltypische Elemente wie Punkte, Abzeichen oder Ranglisten auf Lernkontexte, um Motivation und Engagement zu fördern [7, S. 452, 42, S. 14].

In diesem Zusammenhang etablierten sich auch zunehmend *adaptive Lernsysteme*, die durch Algorithmen den individuellen Wissensstand und Lernfortschritt berücksichtigen und Lerninhalte dynamisch anpassen. Durch die Kombination von Microlearning-Ansätzen mit Gamification-Elementen entstanden so hochgradig personalisierte Lernumgebungen, die Effizienz, Motivation und Flexibilität des Lernens gleichermaßen unterstützen [88, S. 1f].

#### KÜNSTLICHE INTELLIGENZ & DIGITALE TRANSFORMATION DES LERNENS

Ab Ende der 2010er-Jahre hielten erste *KI-gestützte Systeme* Einzug in das digitale Lernen. Chatbots wurden als virtuelle Tutoren eingesetzt, die Lernende bei Fragen unterstützen oder Feedback in Echtzeit bereitstellen. Ergänzend kamen Empfehlungssysteme zum Einsatz, die auf Grundlage des bisherigen Lernverhaltens individuelle Lernpfade vorschlagen [89, S. 1f, 90, S. 42ff].

Gleichzeitig wurden immersive Technologien wie Virtual, Augmented und Mixed Reality (VR/ AR/ MR) in Trainings- und Bildungskontexten erprobt, insbesondere in der Medizin, im technischen Training oder in simulationsbasierten Lernumgebungen [91, S. 3f, 92, S. 251, 93, S. 2f]. Gerade Simulatoren profitieren dabei von immersiven Umgebungen, die es erlauben, komplexe Handlungen realitätsnah, risikofrei und mit unmittelbarem Feedback zu erproben. Darüber hinaus gewann das Konzept des *Blended Learning 2.0* an Bedeutung, das über die bloße Kombination von Präsenz- und Online-Formaten hinausgeht und verstärkt auf adaptive Lernpfade, kollaborative Ansätze und digitale Partizipation setzt [28, 29].

Die COVID-19-Pandemie fungierte als entscheidender Beschleuniger der digitalen Bildung. Innerhalb kürzester Zeit waren Schulen, Hochschulen und Weiterbildungseinrichtungen gezwungen, ihre Lehrangebote vollständig auf Distanzformate umzustellen, sodass digitale Plattformen und Werkzeuge schlagartig zum zentralen Medium des Lehrens und Lernens wurden. Der Einsatz von Videokonferenz-Plattformen wie Zoom oder Microsoft Teams stieg rasant, während klassische Lernplattformen mit interaktiven Tools ergänzt wurden, um soziale Nähe trotz physischer Distanz

herzustellen [94, S. 1f]. Der Fokus verlagerte sich in dieser Phase stark auf die *digitale Didaktik*: Interaktivität, soziale Eingebundenheit und lernförderliches Feedback wurden zu zentralen Kriterien für den Erfolg digitaler Bildungsangebote. Gerade im Bereich simulationsbasierten Lernens gewann die Möglichkeit, virtuelle Trainingsumgebungen auch remote zugänglich zu machen, zusätzlich an Bedeutung.

Mit dem Aufkommen generativer KI-Systeme wie ChatGPT, DALL E oder Claude haben sich die Möglichkeiten im E-Learning grundlegend verändert. KI kann heute Lerninhalte automatisiert erstellen, personalisierte Tutorensysteme bereitstellen und individuelle Lernpfade in Echtzeit anpassen [95, S. 43]. Gleichzeitig verschiebt sich der Fokus von klassischen LMS zu *Learning Experience Platforms (LXP)*, die Lernenden eine kuratierte, KI-gestützte Auswahl an Inhalten bieten [96, S. 1].

Ergänzend entwickelt sich *Learning Analytics 2.0*: Prädiktive Systeme identifizieren Lernprobleme frühzeitig und unterstützen Lehrende bei Interventionen [97, S. 1979f]. Parallel dazu werden immersive Simulatoren zunehmend mit KI-Technologien verknüpft, die Szenarien dynamisch anpassen und Echtzeit-Feedback generieren können. Schließlich gewinnen *Microcredentials* und digitale Zertifikate an Bedeutung, um lebenslanges Lernen sichtbar und flexibel dokumentierbar zu machen [98, S. 1].

### 3.3 Chronologische Entwicklung der Rechnerarchitektur

Seit der Veröffentlichung der ersten General-Purpose-Computer in den 1940er Jahren hat sich die Computertechnologie in rasantem Tempo weiterentwickelt. Insbesondere die vergangenen fünf Jahrzehnte waren von einer Steigerung der Rechenleistung, Speicherfähigkeit und Energieeffizienz geprägt [99, S. 2].

#### DIE MIKROPROZESSOR-ÄRA

(1970er – 1980er): Ein entscheidender Wendepunkt in der Entwicklung war die Einführung des *Mikroprozessors* Ende der 1970er Jahre. Mikroprozessoren integrierten erstmals alle zentralen Funktionseinheiten auf einem einzigen Chip [100, S. 9]. Dies führte zu erheblichen Kostensenkungen und ermöglichte eine jährliche Leistungssteigerung von etwa 30–40 %. Durch die Massenproduktion von Mikroprozessoren wurde Computertechnologie in breiten Anwendungsfeldern verfügbar, wodurch die Grundlage für die heutige IT-Industrie geschaffen wurde [99, S. 2, 100, S. 11].

In den 1970er Jahren dominierten zunächst *Complex Instruction Set Computer (CISC)* die eine Vielzahl komplexer Maschinenbefehle bereitstellten (z.B. IBM System/360, Intel 8086, Motorola 68000). Ziel war es, die Programmierung zu vereinfachen und den knappen Speicher effizienter zu nutzen, indem einzelne Instruktionen komplexe Operationen abbilden konnten [100, S. 12].

Gleichzeitig gewannen höhere Programmiersprachen wie C an Bedeutung, wodurch die Abhängigkeit von Assembler-Code abnahm. Mit dem Aufkommen von UNIX und später Linux standen zudem portierbare Betriebssysteme zur Verfügung, die die Kosten neuer Architekturen reduzierten und die Entwicklung komplexer Software-Ökosysteme förderten [99, S. 2, 100, S. 12].

#### RISC-REVOLUTION UND INSTRUCTION-LEVEL PARALLELISM

(1980er – 1990er): Mit der Weiterentwicklung von Compilern sowie dem fallenden Preis von Hauptspeicher wurde jedoch deutlich, dass diese Komplexität die Pipeline-Fähigkeit einschränkte und eine Steigerung der Taktfrequenzen erschwerte. Als Reaktion darauf entstand Anfang der 1980er Jahre die *Reduced Instruction Set Computer (RISC)-Bewegung*, die auf einen reduzierten, regelmäßigen Befehlssatz setzte und damit eine deutlich effizientere Ausnutzung von *Instruction-Level Parallelism (ILP)*<sup>1</sup> ermöglichte [99, S. 2].

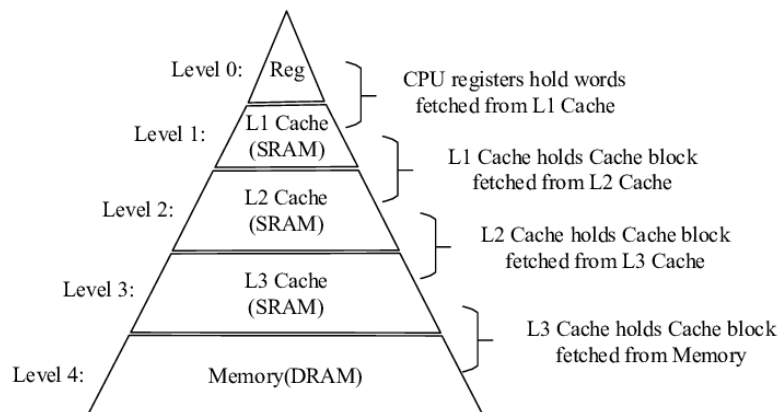
Parallel dazu entwickelten sich Cache-Speicher zu einem zentralen Bestandteil moderner Prozessoren. Beginnend mit einfachen First-Level-Caches wurde die

---

<sup>1</sup>Instruction-Level Parallelism (ILP) bezeichnet die Fähigkeit einer Prozessorarchitektur mehrere Maschinenbefehle gleichzeitig oder überlappend auszuführen, anstatt diese strikt nacheinander abzuarbeiten. Bekannte ILP-Techniken sind z.B. *Pipelining*, *Superskalarität*, *Out-Of-Order Execution* oder *Branch-Prediction* [101].



Speicherhierarchie schrittweise um weitere Ebenen (L1, L2, L3) erweitert, um die zunehmende Lücke zwischen Prozessor- und Hauptspeichergeschwindigkeit zu überbrücken [99, S. 2].



**Abbildung 3.5** – Klassische Drei-Level Cache Hierarchie  
[102]

#### VON SINGLE-CORE ZUM MULTI-CORE

(2000er): Mit der Jahrtausendwende stießen Single-Core-Architekturen an physikalische Grenzen: Höhere Taktfrequenzen führten zu überproportionalem Energieverbrauch und Wärmeentwicklung<sup>2</sup>. Dies markierte das Ende der „freien“ Leistungssteigerungen durch höhere Frequenzen. Die Antwort der Industrie war die Orientierung zu Parallelismus: Mehrkernprozessoren, Simultaneous Multithreading (SMT) und spezialisierte Hardwareeinheiten ermöglichten weiterhin Leistungszuwächse, allerdings unter deutlich komplexeren Bedingungen für die Softwareentwicklung [104, S. 3f, 105, S. 67f].

Parallel dazu nahm die Bedeutung mobiler Endgeräte wie Smartphones und Tablets zu. Mikroprozessoren bildeten hier die Basis, während Fortschritte in der Halbleiterfertigung die hohe Transistordichte und Energieeffizienz dieser Geräte ermöglichten [99, S. 2].

#### RECHENZENTREN, CLOUD UND NEUE SOFTWARE-PARADIGMEN

(2010er): Die 2010er Jahre waren geprägt von der Ausbreitung großskaliger Rechenzentren und *Warehouse-Scale Computers*. Diese Systeme setzen nicht mehr auf einzelne Hochleistungsprozessoren, sondern auf die Verwaltung tausender stan-

<sup>2</sup>Basierend auf dem *Moore's Law* (Verdopplung der Transistoranzahl auf gleicher Fläche etwa alle zwei Jahre) beschreibt *Dennard Scaling*, dass mit der Verkleinerung von Transistoren sowohl die Taktfrequenz als auch die Transistoranzahl gesteigert werden können, während die Leistung konstant bleibt. Mit weiter fortschreitender Miniaturisierung konnte die Versorgungsspannung jedoch nicht mehr proportional reduziert werden, wodurch Leckströme zunahmen und das Gesetz schließlich zusammenbrach [103].

dardisierter Mikroprozessoren in Clustern ausgelegt [99, S. 6, 106, S. 158, 107, S. 29].

Gleichzeitig veränderte sich die Softwarelandschaft: Produktivität rückte stärker in den Vordergrund, wodurch Sprachen wie Java oder Python populärer wurden, auch wenn dies auf Kosten der maximalen Performance ging [99, S. 2]. Mit dem Aufkommen von *Software as a Service (SaaS)* verschoben sich zentrale Rechenprozesse in die Cloud, was neue Anforderungen an Architektur und Skalierbarkeit stellte [106, S. 158, 107, S. 29].

#### AKTUELLE ENTWICKLUNGEN: RISC, GPUS, KI

(2020er): In den letzten Jahren zeigt sich zunehmend, dass das Potenzial der ILP weitgehend ausgeschöpft ist. Der Schwerpunkt in der Forschung verschiebt sich daher auf neue Formen der Parallelisierung [108, S. 10]. So wird Data-Level Parallelism (DLP) vor allem durch Vektorprozessoren und Single Instruction Multiple Data (SIMD)-Instruktionen realisiert [109, S. 1], während Thread-Level Parallelism (TLP) weiterhin durch Multi-Core- und Many-Core-Architekturen eine zentrale Rolle spielt [108, S. 10]. Darüber hinaus gewinnen Domain-Specific Architectures (DSA) wie GPUs oder Tensor Processing Units (TPUs) an Bedeutung, da sie auf spezifische Anwendungsfelder zugeschnitten sind – insbesondere auf das Training und die Inferenz neuronaler Netze [108, S. 10].

Durch die weltweite Verbreitung von ARM-basierten Systemen in Smartphones, Tablets und IoT-Geräten sowie durch den Einstieg von Apple mit den ARM-basierten „Silicon“-Chips (M1 bis M4) erlebt das RISC-Paradigma eine erneute Relevanz. ARM, als eine führende RISC-Architektur, etabliert sich zunehmend nicht nur im mobilen Bereich, sondern auch in Rechenzentren, da energieeffiziente Designs immer stärker an Bedeutung gewinnen [110, S. 817, 111, S. 1].

Zudem zeigt eine systematische Untersuchung von SoC-Implementierungen, dass ARM- und RISC-V-Designs hinsichtlich Leistungsfähigkeit und Energieeffizienz vergleichbar sind und ARM in vielen Szenarien führend ist [112, S. 12771]. Wang et al. [113] verdeutlichen, dass für Aufgaben im IoT-Bereich hybride Plattformen mit RISC-V und ARM konkurrenzfähig sind und Vorteile beim Energieverbrauch sowie bei der Anpassungsfähigkeit bieten.

GPUs, ursprünglich für grafikbezogene Berechnungen konzipiert, haben sich zu hocheffizienten Plattformen für parallele Datenverarbeitung entwickelt und bilden heute das Fundament des *Deep Learning*. Ergänzend treiben spezialisierte KI-Beschleuniger<sup>3</sup>, etwa von Google, NVIDIA oder Apple, die Weiterentwicklung entscheidend voran [115]. Parallel dazu experimentiert die Forschung mit neuro-

<sup>3</sup>„Ein Beschleuniger für künstliche Intelligenz, auch bekannt als KI-Chip, Deep-Learning-Prozessor oder Neural Processing Unit (NPU), ist ein Hardware-Beschleuniger, der KI-basierte neuronale Netzwerke, Deep Learning und maschinelles Lernen beschleunigt.“ vgl. [114].

---

morphen Architekturen [116, S. 22] sowie mit Quantencomputern [117, S. 2f], die langfristig völlig neue Rechenparadigmen eröffnen könnten.

---

## **Kapitel 4**

# **Ergebnisse der Literatur- und Simula- torrecherche**

---

## 4.1 Ergebnisse aus der Literaturrecherche

### ALLGEMEINE INFORMATIONEN

Insgesamt umfasst die Analyse 151 Veröffentlichungen, die in Tabelle A.1 aufgeführt sind. Abbildung 4.1 zeigt die jährliche Verteilung der Publikationen. Von den insgesamt 151 Arbeiten wurden 58 im Zeitraum von 2020 bis 2025 veröffentlicht, was einem Anteil von ca. 38 % entspricht, während weitere 55 % der Publikationen in den Jahren 2000 bis 2020 erschienen.

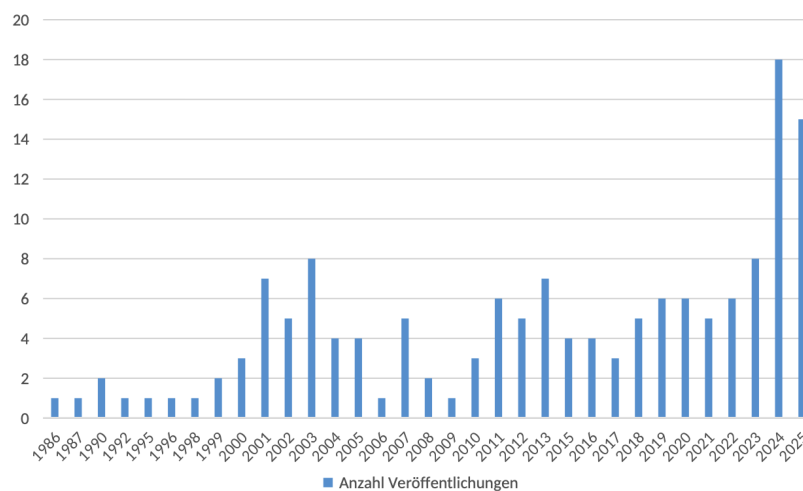


Abbildung 4.1 – Übersicht der Veröffentlichungen pro Jahr (Literatur)

Aus Abbildung 4.2a ist ersichtlich, dass insgesamt 98 % der Veröffentlichungen auf Journalartikel (ca. 36 %) und Konferenzbeiträge (ca. 62 %) entfallen. Während Journalartikel in Fachzeitschriften mit ausführlicherem Begutachtungsprozess erscheinen, werden Konferenzbeiträge überwiegend in Tagungsbänden veröffentlicht und dienen der schnellen Verbreitung aktueller Forschungsergebnisse [118]. Beide Publikationstypen sind daher für eine Trendanalyse sowie zur Ableitung von Best Practices geeignet.

Tabelle 4.2b bietet eine Übersicht über Zeitschriften und Konferenzen, in denen die meisten der untersuchten Publikationen veröffentlicht wurden. Die drei genannten Zeitschriften vereinen 44 % aller Journalartikel, während die drei aufgeführten Konferenzen rund 22 % der Konferenzbeiträge ausmachen.

### CHRONOLOGISCHE ENTWICKLUNGEN

Abbildung 4.3 verdeutlicht, dass die häufigsten Themen der untersuchten Publikationen „Prozessoren und Architekturen“ (49 %), „Speicher und Performance“ (11 %) sowie „Hardware und Logistik“ (10 %) sind. Diese drei Themen umfassen zusammen

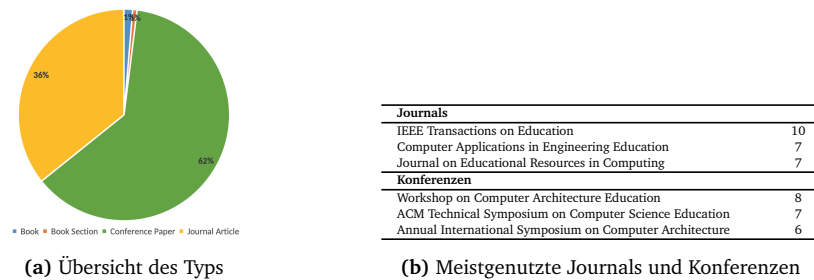


Abbildung 4.2 – Typ der Publikationen (Literatur)

rund 70 % aller Publikationen. Dicht darauf folgen die Themen „Grundlagen und Theorien“ sowie „Programmierung“ mit jeweils 9 % der Arbeiten.

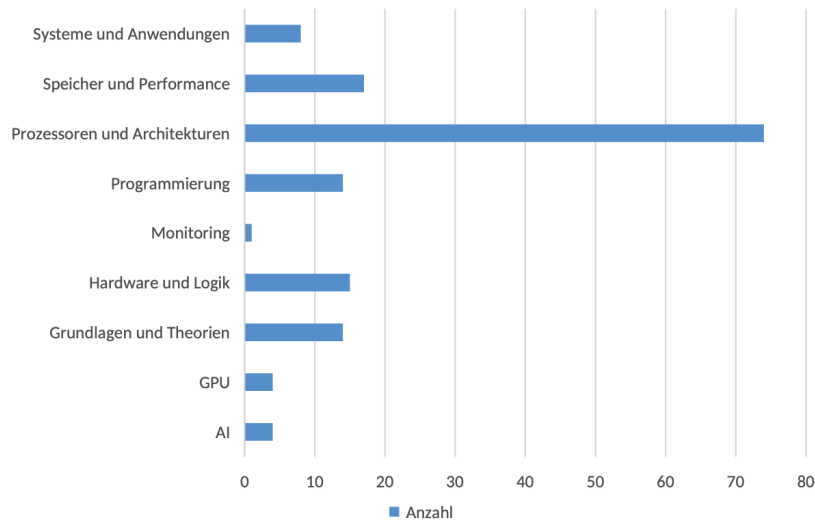


Abbildung 4.3 – Anzahl der Veröffentlichungen pro Thema (Literatur)

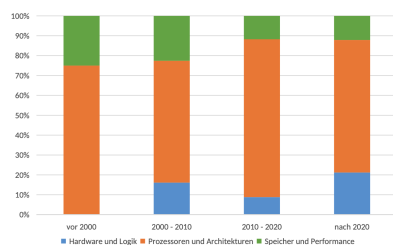
Eine detaillierte Untersuchung der drei am häufigsten vertretenen Themen ist in Abbildung 4.4a dargestellt. Diese Grafik zeigt die Verteilung dieser Themen über verschiedene Zeitspannen. Die zugrunde liegenden Werte sind in der Tabelle 4.4b aufgeführt.

Im Themenbereich „Prozessoren und Architekturen“ sind die Subthemen *CPU*, *MIPS*, *Mikroprozessor*, *Prozessor* und *RISC* in annähernd gleicher Häufigkeit vertreten. Auch wenn diese Einordnung zunächst klassische Architekturkonzepte widerspiegelt, zeigt sich insbesondere beim Subthema *RISC* eine aktuelle Relevanz in der Rechnerarchitektur.

Wie in Kapitel 3.3 beschrieben, erfährt das RISC-Paradigma durch die weite Verbreitung von ARM-basierten Systemen sowie durch die zunehmende Bedeutung von energieeffizienten Architekturen eine neue Aktualität. Damit zeigt sich, dass di-

daktische Simulatoren ein Themenfeld abbilden, das in den aktuellen Entwicklungen der Rechnerarchitektur von besonderer Relevanz ist.

Obwohl die Themenbereiche „AI“ und „GPU“ nur einen geringen Anteil der untersuchten Publikationen ausmachen (etwa 5 %), ist erkennbar, dass entsprechende Simulatoren zu 88 % in Veröffentlichungen nach 2020 thematisiert werden. Diese Beobachtung lässt sich in den Kontext zentraler Entwicklungen der Rechnerarchitektur einordnen: Große Technologieunternehmen investieren verstärkt in die Forschung zu AI, während GPUs im Zuge paralleler Datenverarbeitung zunehmend an Bedeutung gewinnen. Auch in der Entwicklung didaktischer Simulatoren wird in jüngerer Zeit der Einsatz von Artificial Intelligence (AI) als didaktisches Instrument diskutiert (vgl. Kapitel 3.2).



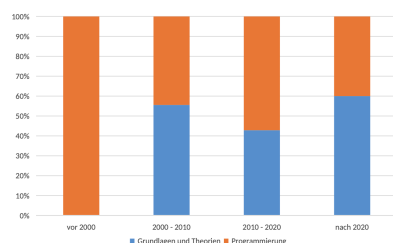
(a) Jährliche Aufteilung Top 3 Themen (grafisch)

Zeitraum	Hardware und Logik	Prozessoren und Architekturen	Speicher und Performance
vor 2000	0	6	2
2000-2010	5	19	7
2010-2020	3	27	4
nach 2020	7	22	4

(b) Jährliche Aufteilung Top 3 Themen (detailliert)

Abbildung 4.4 – Jährliche Aufteilung Top 3 Themen (Literatur)

Die Themenbereiche „Grundlagen und Theorien“, „Programmierung“ sowie „Speicher und Performance“ zeigen in Bezug auf die zeitliche Entwicklung keine besonderen Auffälligkeiten (siehe Abbildung 4.5a mit den entsprechenden Werten in Tabelle 4.5b). Über die Zeiträume „vor 2000“, „2000 – 2010“, „2010 – 2020“ und „nach 2020“ sind diese Themen relativ gleichmäßig verteilt. Das Themenfeld „Monitoring“ ist hingegen so gering vertreten, dass hierzu keine konkreten Aussagen getroffen werden können.



(a) Jährliche Aufteilung weiterer Themen (grafisch)

Zeitraum	Grundlagen und Theorien	Programmierung
vor 2000	0	2
2000-2010	5	4
2010-2020	3	4
nach 2020	6	4

(b) Jährliche Aufteilung weiterer Themen (detailliert)

Abbildung 4.5 – Jährliche Aufteilung weiterer Themen (Literatur)

Verbleibend ist die zeitliche Analyse des Themenbereichs „Systeme und Anwendungen“, der einen Anteil von 8 % an den gesamten wissenschaftlichen Publikationen ausmacht. Innerhalb dieses Clusters wird im Wesentlichen VR behandelt. Immersive Technologien finden zunehmend auch in modernen didaktischen Simulatoren Anwendung und sind seit den 2010er-Jahren als Lern- und Lehrmethode erkennbar (vgl. Kapitel 3.2). Die im Rahmen der Literaturrecherche identifizierten Publikationen zu VR-Simulatoren stammen überwiegend aus dem Zeitraum 2020 bis 2025.

#### GAMIFICATION

Hinsichtlich der Frage, ob die untersuchten Simulatoren spielerische Elemente enthalten, bietet die Tabelle 4.1 einen Überblick.

Gamification	Anzahl	%
Keine Elemente	145	96 %
Elemente vorhanden	6	4 %
<b>Summe</b>	<b>151</b>	<b>100 %</b>

**Tabelle 4.1** – Verteilung der Publikationen in Bezug auf Gamification (Literatur)

Wie in Kapitel 3.2 erläutert, stellt Gamification ein zentrales Konzept didaktischer Lehr- und Lernsysteme dar. Aus Tabelle 4.1 geht hervor, dass lediglich 4 % der untersuchten Publikationen didaktische Simulatoren mit spielerischen Elementen berücksichtigen.

Das Konzept wird in den Themenbereichen „Grundlagen und Theorien“, „Prozessoren und Architekturen“ sowie „Systeme und Anwendungen“ aufgegriffen und in Publikationen zwischen 2007 und 2024 behandelt. Die zeitliche Verortung dieser Arbeiten entspricht der bereits dargestellten allgemeinen Veröffentlichungstendenz aus Abbildung 4.1 und liefert daher keine zusätzlichen Erkenntnisse.

#### ABSTRAKTIONSLEVEL

Von den 151 Simulatoren der untersuchten wissenschaftlichen Publikationen wurden 15 % als realitätsnah und 85 % als didaktisch reduziert eingestuft. Die Verteilung, bezogen auf die einzelnen Themenbereiche, ist in Abbildung 4.6a dargestellt, wohingegen die Abbildung 4.6b die zeitliche Entwicklung des Abstraktionslevels verdeutlicht.

Für den Einsatz von Simulatoren als Lehr- und Lernmethode ist das Abstraktionsniveau beziehungsweise der Grad der didaktischen Reduktion von zentraler Bedeutung. Mit Hinblick auf die CTML nach Mayer, die auf den drei Kernprinzipien *Dual-Channel Processing*, *Limited Capacity* und *Active Processing* basiert, lässt sich ableiten, dass realitätsnahe Simulatoren tendenziell zu einer Überlastung der verfügbaren kognitiven Ressourcen führen können. Die Vielzahl simultaner Reize und irrelevanter Details in hochrealistischen Umgebungen erschwert die Selektion



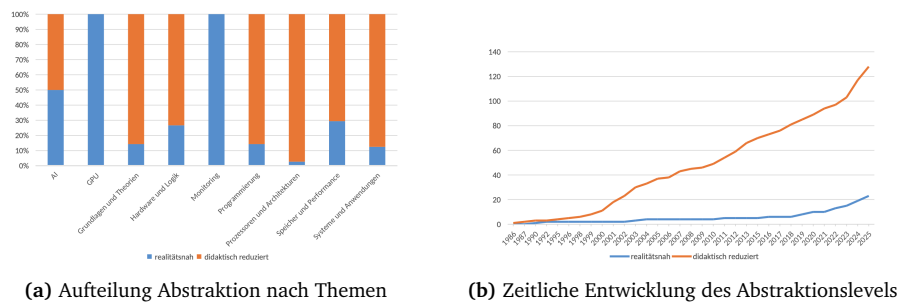


Abbildung 4.6 – Analysen zum Abstraktionslevel (Literatur)

und Organisation relevanter Informationen und reduziert dadurch die Effektivität des Lernprozesses. Demgegenüber unterstützen didaktisch reduzierte Simulationen die Einhaltung zentraler CTML-Prinzipien und erweisen sich insbesondere in den Bildungskontexten „Schule“ und „Hochschule“ als lernförderlicher [119, S. 169, 120, S. 955, 121, S. 360]<sup>4</sup>.

Eine detailliertere Betrachtung der vorgestellten didaktischen Simulatoren zeigt, dass 99 % der Hochschulbildung zugeordnet werden können. Damit wird ersichtlich, dass in der Hochschullehre die Prinzipien der CTML Anwendung finden und Studierende nicht durch komplexe Aufgabenstellungen oder Simulatoren überfordert werden.

Über nahezu alle Themenbereiche hinweg sind realitätsnahe Simulatoren in weniger als 30 % der Fälle vertreten. Lediglich in den Bereichen „AI“ und „GPU“ treten sie häufiger auf. Der Zeitverlauf in Abbildung 4.6b zeigt keine besonderen Auffälligkeiten. Die kumulierte Entwicklung realitätsnaher und didaktisch reduzierter Simulatoren entspricht dem bereits zuvor beschriebenen zeitlichen Verlauf aus Abbildung 4.1.

#### INSTITUTIONEN

Anhand von Abbildung 4.7a ist zu erkennen, dass 89 % der Publikationen die Hochschulbildung als Zielgruppe adressieren. 9 % der untersuchten Simulatoren sind für Forschung und Beruf bestimmt, während sich die verbleibenden 2 % auf schulische Bildung und Weiterbildungen aufteilen.

Untersucht man die Verteilung der Zielgruppen genauer, so zeigt Abbildung 4.7b die Aufteilung der einzelnen Zielgruppen („Schule“, „Hochschule“, „Forschung, Beruf“, „Weiterbildung“) auf die jeweiligen Themenbereiche. Dabei wird deutlich, dass sich zum Beispiel alle GPU-bezogenen Simulatoren der Forschungs- bzw. Berufsgruppe zuordnen lassen.

<sup>4</sup>Hinweis: Die wissenschaftlichen Quellen, die diese Aussage bestätigen, behandeln didaktische Simulatoren im medizinischen Kontext.

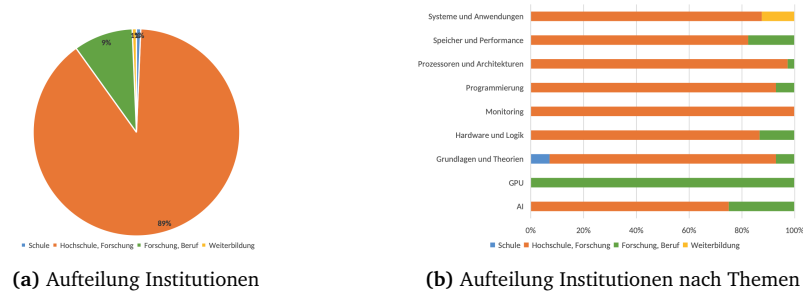


Abbildung 4.7 – Analysen zu Institutionen (Literatur)

## ZUGRIFF

Die Literaturrecherche hat ergeben, dass der überwiegende Teil der vorgestellten Simulatoren offline einsetzbar ist (vgl. Abbildung 4.8a). Lediglich 22 % der untersuchten Publikationen verfolgen einen Online-Ansatz <sup>5</sup>.

Die Abbildung 4.8b zeigt die Verteilung der verschiedenen Zugriffsarten in Bezug auf die einzelnen Themenbereiche.

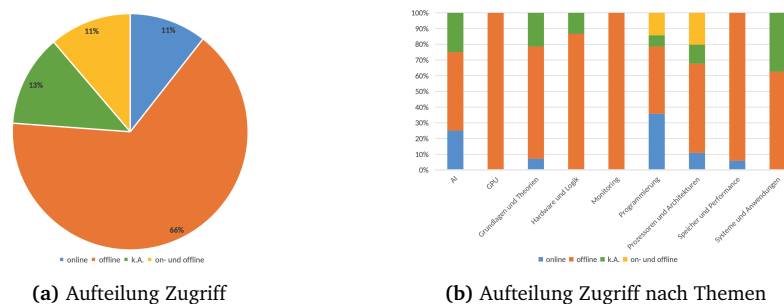


Abbildung 4.8 – Analysen zum Zugriff (Literatur)

Die zeitliche Verteilung der verschiedenen Zugriffsarten ist in Abbildung 4.9a dargestellt, die entsprechenden Werte sind in Tabelle 4.9b aufgeführt.

Abbildung 4.9 verdeutlicht, dass der Anteil der online nutzbaren Simulatoren in den Jahren nach 2010 höher liegt als in den Jahren davor. Dabei ist jedoch zu berücksichtigen, dass 64 % der betrachteten Publikationen ebenfalls aus dem Zeitraum nach 2010 stammen.

Der in Kapitel 3.2 beschriebene Effekt des Mobile Learnings ab den 2000er-Jahren kann daher nicht eindeutig bestätigt werden. Simulatoren, die eine spezifische Hardware wie beispielsweise Field Programmable Gate Arrays (FPGAs) voraussetzen, werden in dieser Untersuchung ebenfalls der Kategorie „offline“ zugeordnet, auch wenn der eigentliche Simulator potenziell online nutzbar wäre.

<sup>5</sup>Zur Berechnung werden die Kategorien „online“ und „on- und offline“ zusammengefasst.

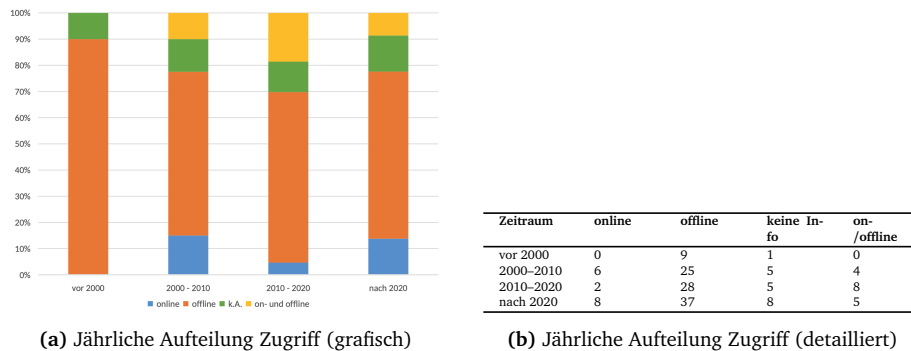


Abbildung 4.9 – Jährliche Aufteilung Zugriffsart (Literatur)

### PREIS

Aufgrund des steigenden finanziellen Drucks auf Studierende [122, S. 1] und auf deutsche Hochschulen [123], die wesentliche Zielgruppe der Simulatoren darstellen, erscheint der Preis aus Sicht von Lehrenden und Lernenden als zentrales Kriterium.

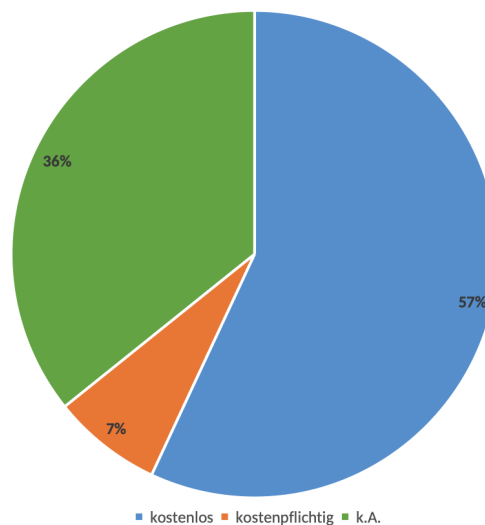


Abbildung 4.10 – Aufteilung Preis (Literatur)

Abbildung 4.10 zeigt die Verteilung zwischen kostenlosen und kostenpflichtigen Simulatoren. 57 % werden als kostenlos und 7 % als kostenpflichtig angegeben. Für den verbleibenden Anteil von 36 % enthalten die untersuchten Publikationen keine Angaben zur Preisgestaltung. Eine nähere Betrachtung der kostenpflichtigen Simulatoren zeigt, dass diese nahezu gleichmäßig auf die Themenbereiche „Hardware und Logik“ sowie „Prozessoren und Architekturen“ entfallen. Insbesondere bei Subthemen wie *FPGA* oder dem *Einsatz echter Hardware* sind die initialen Kosten zu berücksichtigen.

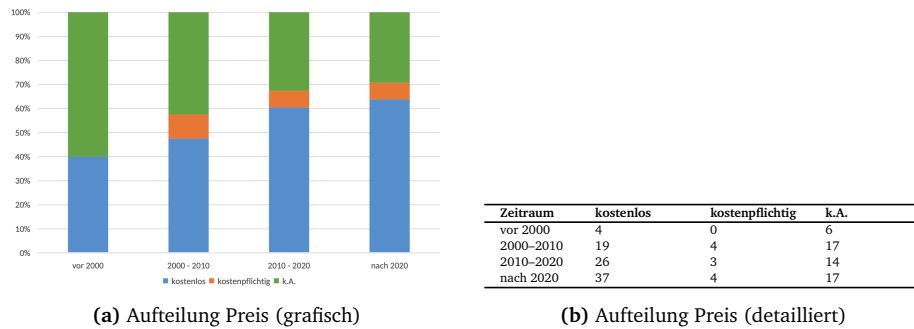


Abbildung 4.11 – Darstellung der Preisgestaltung (Literatur)

Der in Abbildung 4.11a und Tabelle 4.11b dargestellte zeitliche Verlauf entspricht dem bereits in Abbildung 4.1 beschriebenen allgemeinen Veröffentlichungsmuster. Hieraus lassen sich daher keine eigenständigen Trends oder neuen Erkenntnisse ableiten.

#### DOKUMENTATION

In Bezug auf das Kriterium *Dokumentation* gibt Abbildung 4.12 genaue Einblicke über die Verteilung. In 87 % der analysierten Publikationen verfügen die beschriebenen Simulatoren über eine Dokumentation, während 5 % keine Dokumentation erwähnen und in 7 % der Publikationen hierzu keine Angaben vorliegen.

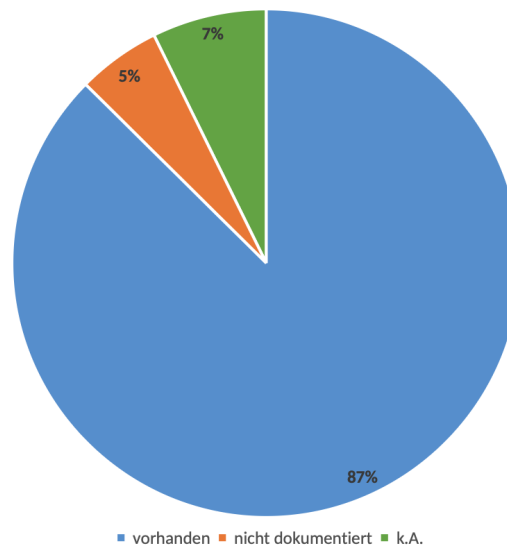


Abbildung 4.12 – Aufteilung Dokumentation (Literatur)

Die Bedeutung einer begleitenden Dokumentation für didaktische Simulatoren lässt sich auf mehrere lernpsychologische Theorien zurückführen, die in Kapitel 3.1.3 ausführlich dargestellt werden:

- *CTML*: Eine Dokumentation unterstützt das Kernprinzip *Active Processing*, da Lernende neue Informationen mit vorhandenem Wissen verknüpfen und erweitern können.
- *Exploratives Lernen*: Eine Dokumentation dient als Leitfaden im selbstgesteuerten Lernprozess.
- *Erfahrungsbasiertes Lernen*: In der Phase der *reflektierenden Beobachtung* ermöglicht eine Dokumentation, gemachte Erfahrungen aufzuarbeiten, einzuordnen und in neue Konzepte zu überführen. Sie wirkt dabei unterstützend wie eine Anleitung.

Abbildung 4.12 zeigt, dass die Mehrheit der untersuchten didaktischen Simulatoren über eine entsprechende Dokumentation verfügt, was aus lernpsychologischer Sicht als förderlich einzustufen ist.

#### ANZAHL ZITATIONEN

Als abschließendes Kriterium wird die Anzahl der Zitationen untersucht. Tabelle 4.2 zeigt die am häufigsten zitierten Publikationen pro Thema, da diese für weiterführende oder aufbauende Untersuchungen in den jeweiligen Bereichen als maßgeblich gelten. Die Auswahl der dargestellten Publikationen erfolgte auf Grundlage des Durchschnitts aller Zitationen, der bei etwa 35 liegt. Publikationen mit mehr als 35 Zitationen werden nachfolgend dargestellt.

**Tabelle 4.2 – Häufig zitierte Publikationen pro Themengebiet**

Zitationen	Titel	Autor:innen	Jahr
<b>AI</b>			
211	Teaching CSS0 with AI: Leveraging Generative Artificial Intelligence in Computer Science Education	R. Liu, C. Zenke, C. Liu, A. Holmes, P. Thornton, D. J. Malan	2024
<b>GPU</b>			
146	MGPUSim: Enabling Multi-GPU Performance Modeling and Optimization	Y. Sun, T. Baruah, S. A. Mojumder, S. Dong, X. Gong, S. Treadway	2019
397	Accel-Sim: An Extensible Simulation Framework for Validated GPU Modeling	M. Khairy, Z. Shen, T. M. Aamodt, T. G. Rogers	2020
<b>Grundlagen und Theorien</b>			
117	Flexible Web-Based Educational System for Teaching Computer Architecture and Organization	J. Djordjevic, B. Nikolic, A. Milenkovic	2005
<b>Hardware und Logik</b>			
46	Harnessing FPGAs for Computer Architecture Education	M. Holland, J. Harris, S. Hauck	2003
<b>Programmierung</b>			
41	Using Simulators for Teaching Computer Organization and Architecture	P. W. C. Prasad, A. Alsadoon, A. Beg, A. Chan	2016
51	MarieSim: The MARIE Computer Simulator	L. Null, J. Lobur	2003
<b>Prozessoren und Architekturen</b>			
162	Control Flow Modeling in Statistical Simulation for Accurate and Efficient Processor Design Studies	L. Eeckhout, R. H. Bell, B. Stougie, K. De Bosschere, L. K. John	2004
172	Applying a Constructivist and Collaborative Methodological Approach in Engineering Education	L. Moreno, C. Gonzalez, I. Castilla, E. Gonzalez, J. Sique	2007

Fortsetzung auf der nächsten Seite

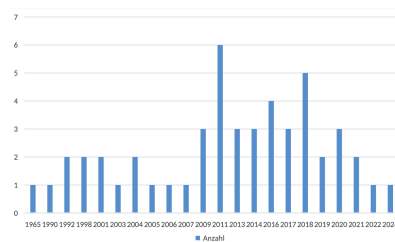
Zitationen	Titel	Autor:innen	Jahr
327	Measuring Experimental Error in Microprocessor Simulation	R. Desikan, D. Burger, S. W. Keckler	2001
Speicher und Performance			
53	Cryogenic Computer Architecture Modeling with Memory-Side Case Studies	L. Gyu-Hyeon, M. Dongmoon, B. Ilkwon, K. Jangwoo	2019
205	A Simulation Based Study of TLB Performance	A. Borg, J. B. Chen, N. P. Jouppi	1992
Systeme und Anwendungen			
139	Virtual Reality in Computer Science Education: A Systematic Review	J. Priker, A. Dengel, M. Holly, S. Safikani	2020

## 4.2 Ergebnisse aus der Simulatorrecherche

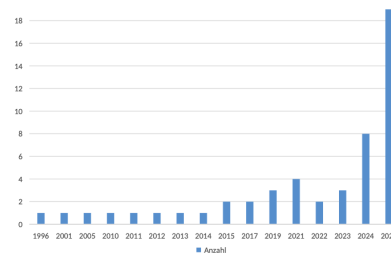
### ALLGEMEINE INFORMATIONEN

Abbildung 4.13a verdeutlicht, dass der Großteil der untersuchten Simulatoren zu Beginn der 2000er-Jahre veröffentlicht wurde. Zwischen 2000 und 2020 lassen sich insgesamt 37 Veröffentlichungen identifizieren, was einem Anteil von 74 % entspricht. Darüber hinaus konnte bei sieben Simulatoren kein Veröffentlichungsdatum ermittelt werden.

Hinsichtlich des Wartungsstands der bereits veröffentlichten Simulatoren zeigt Abbildung 4.13b, dass dieser im Zeitverlauf zunimmt. Etwa 71 % der Simulatoren wurden in den vergangenen fünf Jahren aktualisiert und können somit als regelmäßig gepflegt eingestuft werden.



(a) Jährliche Übersicht der Veröffentlichungen



(b) Jährliche Übersicht des Wartungsstands

**Abbildung 4.13** – Übersicht der Veröffentlichungen und des Wartungsstands pro Jahr (Simulator)

### CHRONOLOGISCHE ENTWICKLUNG

Die thematische Verteilung der Simulatoren ist Abbildung 4.14a zu entnehmen. Etwa 40 % der Simulatoren befassen sich mit dem Themenbereich „Prozessoren und Architekturen“, gefolgt von 18 % hardwarebezogenen und 14 % grundlagenvermittelnden Simulatoren. Die übrigen Anwendungen verteilen sich auf die Themenbereiche „Speicher und Performance“, „Programmierung“, „Systeme und Anwendungen“, „GPU“ sowie „Monitoring“.

Die Zuordnung der Veröffentlichungsjahre zu den Zeiträumen „vor 2000“, „2000 – 2010“, „2010 – 2020“ und „nach 2020“ ist in Abbildung 4.14b dargestellt. Hier wird deutlich, dass die Mehrheit der Simulatoren zum Themenbereich „Prozessoren und Architekturen“ im Zeitraum 2010 bis 2020 veröffentlicht wurde.

Wie bereits in der Literaturrecherche sind auch in der Simulatorrecherche die Themenbereiche „Prozessoren und Architekturen“ sowie „Hardware und Logik“ am stärksten vertreten. Unter den 49 % der untersuchten Simulatoren treten insbeson-

dere die Subthemen „RISC“ und „Digitale Logik“ am häufigsten auf. Damit lassen sich vergleichbare Entwicklungen in beiden Analysen feststellen.

Die verbleibenden Themenbereiche liefern in Bezug auf die zeitliche Entwicklung anhand des Veröffentlichungsjahres keine weiterführenden Erkenntnisse. Auch aus dem Wartungsstand der untersuchten Simulatoren lassen sich keine eindeutigen Trends ableiten. Wie Abbildung 4.13b zeigt, befinden sich die meisten Simulatoren im Wesentlichen auf einem aktuellen Entwicklungsstand. Das gewichtete arithmetische Mittel des Wartungsstands pro Themenbereich liegt nicht vor dem Jahr 2018, was die Aktualität der vorgestellten Simulatoren verdeutlicht.

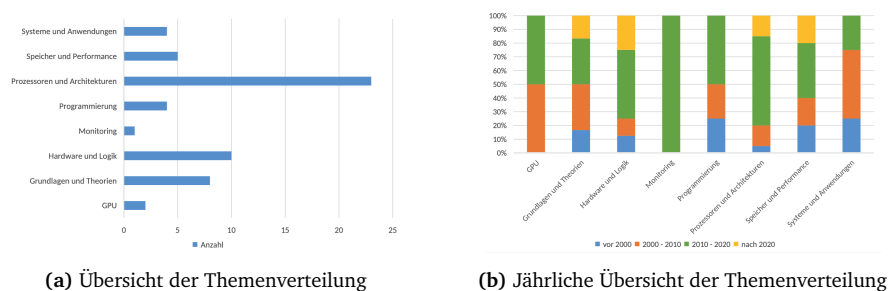


Abbildung 4.14 – Analysen zur Themenverteilung (Simulator)

## GAMIFICATION

Hinsichtlich des Kriteriums Gamification zeigt die Analyse, dass die in Tabelle A.2 aufgeführten Simulatoren keine spielerischen Elemente enthalten. Eine Bewertung dieses Kriteriums ist daher auf Grundlage der vorliegenden Daten nicht möglich.

## ABSTRAKTIONSLEVEL

Im Rahmen der Simulatorrecherche wird auch das Abstraktionsniveau erfasst (vgl. Abbildung 4.15a). Der überwiegende Teil (ca. 72 %) der Simulatoren ist dabei als „didaktisch reduziert“ zu klassifizieren. Diese Simulatoren verteilen sich gemäß Abbildung 4.15b im Wesentlichen auf die Themenbereiche „Prozessoren und Architekturen“ sowie „Hardware und Logik“.

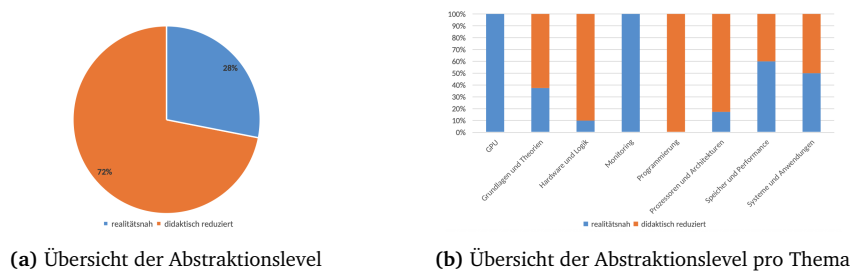


Abbildung 4.15 – Analysen zum Abstraktionslevel (Simulator)



Neben dem Abstraktionsniveau wird auch die Zielgruppe der jeweiligen Simulatoren (Kriterium „Institution“) betrachtet. Dabei erfolgt eine Unterscheidung zwischen den Kategorien „Schule“, „Hochschule“ sowie „Forschung, Beruf“. Da eine Anwendung potenziell für mehrere Zielgruppen relevant sein kann und somit mehreren Kategorien zugeordnet wird, wird auf eine grafische Darstellung verzichtet. Tabelle 4.3 bietet stattdessen eine Übersicht über die Verteilung der Simulatoren auf die jeweiligen Institutionstypen.

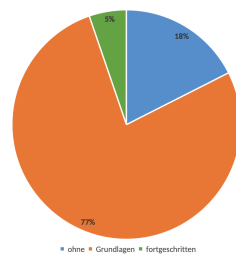
**Tabelle 4.3** – Verteilung der Institutionen (Simulator)

Institution(en)	Anzahl
Schule	7
Schule, Hochschule	2
Hochschule	31
Hochschule, Forschung, Beruf	14
Forschung, Beruf	3
<b>Summe</b>	<b>57</b>

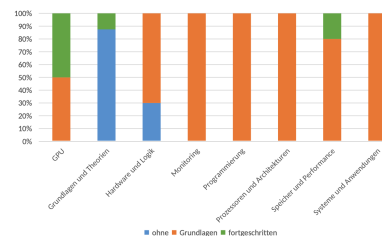
Analog zur Literaturrecherche zeigt auch die Analyse der Simulatoren, dass der überwiegende Teil didaktisch reduziert ist. Eine Ausnahme bilden die Themenbereiche „GPU“ und „Monitoring“, in denen ausschließlich realitätsnahe Simulatoren vorliegen.

Die Annahme, dass Simulatoren für die Hochschulbildung überwiegend didaktisch reduziert sein sollten, wird durch die Grundgesamtheit der veröffentlichten Systeme bestätigt: 72 % der identifizierten Simulatoren sind didaktisch reduziert und richten sich an die Zielgruppen „Schule“ und „Hochschule“.

Vor diesem Hintergrund ist das Kriterium „Vorwissen“ von besonderem Interesse. Etwa 77 % der Simulatoren setzen Grundkenntnisse in den jeweiligen Themengebieten voraus (vgl. Abbildung 4.16a), rund 5 % erfordern fortgeschrittene Kenntnisse, während lediglich 18 % ohne Vorkenntnisse genutzt werden können. Die Verteilung nach Themengebieten in Abhängigkeit vom erforderlichen Vorwissen ist in Abbildung 4.16b dargestellt.



(a) Verteilung Vorwissen



(b) Verteilung Vorwissen auf Themen

**Abbildung 4.16** – Analysen Vorwissen (Simulator)

Die Bedeutung des Kriteriums „Vorwissen“ wird auch durch lernpsychologische Theorien unterstrichen (vgl. Kapitel 3.1.3):

- *CTML*: Als Faktor für das *Active Processing* kann Vorwissen unterstützen, neue Informationen sinnvoll zu verarbeiten und an bestehende mentale Modelle anzuknüpfen.
- *Exploratives Lernen*: Vorwissen ermöglicht Lernenden, Hypothesen zu entwickeln, Simulationen gezielt durchzuführen und daraus tragfähige Schlussfolgerungen zu ziehen.
- *Erfahrungsbasiertes Lernen*: Hier fungiert Vorwissen als Ausgangspunkt, auf dem neue Erfahrungen aufbauen. Es erleichtert die Phase der *reflektierenden Beobachtung*, da neue Eindrücke mit vorhandenen Konzepten verglichen und kritisch eingeordnet werden können.
- *Konnektivismus*: Vorwissen stellt ein Geflecht aus Wissensknoten dar. Dieses Netzwerk ermöglicht es, neue Informationen in bestehende Strukturen einzubetten und durch Verknüpfungen mit externen Ressourcen zu erweitern.

#### ZUGRIFF

Die Zugriffsarten der untersuchten Simulatoren sind in Abbildung 4.17a dargestellt: 53 % sind ausschließlich offline nutzbar, 37 % ausschließlich online und etwa 11 % sowohl online als auch offline verfügbar. Zählt man die hybride Kategorie den Online-Angeboten zu, ergibt sich insgesamt eine annähernd ausgeglichene Verteilung.

Abbildung 4.17b veranschaulicht die Entwicklung im Zeitverlauf. Eindeutige Trends lassen sich daraus jedoch nicht ableiten, sodass der in Kapitel 3.3 beschriebene Effekt des Mobile Learning in dieser Untersuchung nicht bestätigt werden kann.

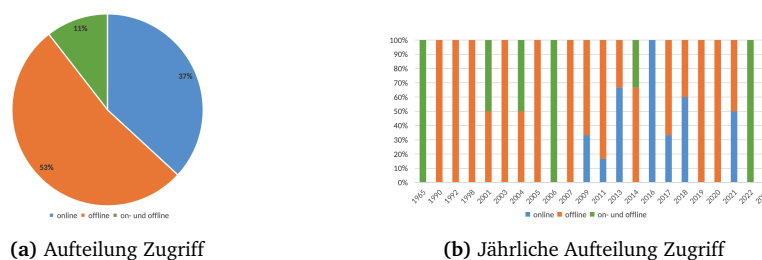


Abbildung 4.17 – Analysen zum Zugriff (Simulator)

Bezogen auf das Kriterium „OS“ wird keine Abbildung dargestellt, da einzelne Simulatoren mehreren Betriebssystemen zugeordnet werden können. Stattdessen zeigt Tabelle 4.4 die Verteilung der Systeme. Auffällig ist der hohe Anteil von Simulatoren in der Kategorie „unabhängig“, die online verfügbar und damit nicht an ein

spezifisches Betriebssystem gebunden sind. Rund 65 % dieser betriebssystemagnostischen Simulatoren wurden zwischen 2010 und 2020 veröffentlicht, während der Trend in den Folgejahren abflachte.

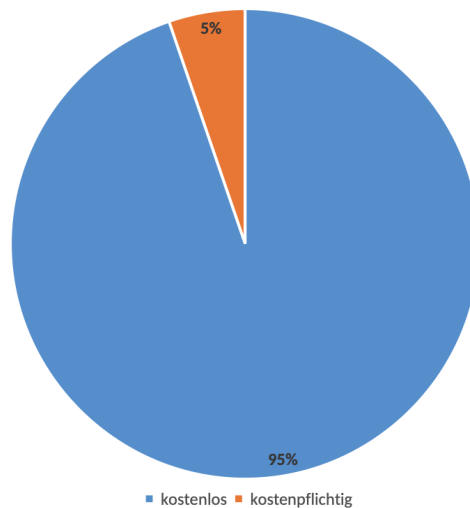
Tabelle 4.4 zeigt darüber hinaus, dass etwa 37 % der offline-nutzbaren Simulatoren die gängigen Betriebssysteme „Linux“, „Windows“ und „macOS“ unterstützen.

**Tabelle 4.4** – Verteilung der unterstützten Betriebssysteme (Simulator)

Betriebssystem(e)	Anzahl
Linux	4
Linux, Windows	1
Linux, Windows, macOS	11
Windows	1
Windows, Virtual Machine (VM)	1
VM	2
unabhängig	37
<b>Summe</b>	<b>57</b>

#### PREIS

Der überwiegende Teil der Simulatoren ist kostenfrei verfügbar; lediglich 5 % sind kostenpflichtig. Eine Übersicht der Verteilung zeigt Abbildung 4.18. Somit wird auch hier der finanzielle Druck auf Lehr- und Lernende reduziert.



**Abbildung 4.18** – Darstellung der Preisgestaltung (Simulator)

#### ZEIT

Die Abbildungen 4.19a und 4.19b geben Aufschluss über die Nutzungsdauer der untersuchten Simulatoren. Der überwiegende Teil weist eine kurze Nutzungszeit

auf, während lediglich 2 % eine längere Bearbeitungsdauer vorsehen. In den Themenbereichen „Prozessoren und Architekturen“ sowie „Hardware und Logik“ finden sich ausschließlich Simulatoren mit kurzer Nutzungszeit.

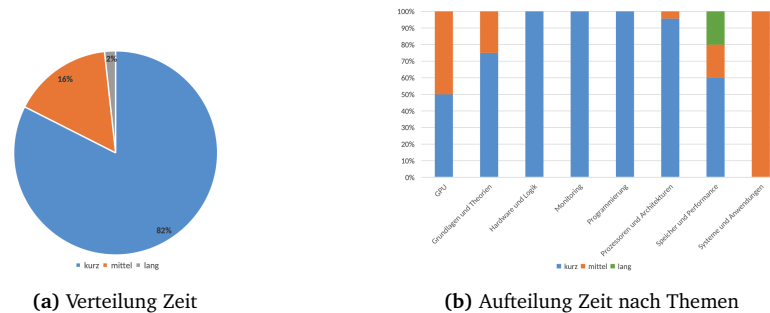


Abbildung 4.19 – Analysen zur Zeit (Simulator)

Die benötigte Bearbeitungszeit eines Simulators lässt sich mit den in Kapitel 3.1.3 dargestellten lernpsychologischen Theorien in Beziehung setzen. Eine Analyse dieses Kriteriums ist daher zentral für die Ableitung zukünftiger Trends und Best Practices.

Die Auswertung des erforderlichen Zeitaufwands (vgl. Abbildung 4.19a) zeigt, dass die meisten Simulatoren bereits nach kurzer Nutzungsdauer zu Ergebnissen führen. Aus lernpsychologischer Perspektive ergeben sich daraus unterschiedliche Implikationen:

- *CTML*: Kurze Bearbeitungszeiten können kognitive Überlastung verringern, bergen jedoch die Gefahr, dass für *Active Processing* zu wenig Zeit verbleibt.
- *Exploratives Lernen*: Eine geringe Nutzungsdauer schränkt die Möglichkeit ein, eigene Hypothesen ausführlich zu erproben.
- *Erfahrungsbasiertes Lernen*: Für die Phase der *reflektierenden Beobachtung* könnte die kurze Dauer unzureichend sein, um Erlebtes nachhaltig zu verarbeiten.
- *Konnektivismus*: Die Integration neuer Informationen in bestehende Wissensnetzwerke erfordert mehr Zeit, als viele Simulatoren vorsehen.

Aus der Analyse der Nutzungsdauer in Bezug auf die Themen (vgl. Abbildung 4.19b) ergeben sich keine zusätzlichen Erkenntnisse. Die höhere Verteilung in den Kategorien „Hardware und Logik“ sowie „Prozessoren und Architekturen“ entspricht der bereits zuvor dargestellten allgemeinen Themenverteilung.

#### DOKUMENTATION

Die Analyse der Dokumentation zeigt (vgl. Abbildung 4.20), dass 88 % der untersuchten Simulatoren über eine ausreichende Begleitdokumentation verfügen. Die

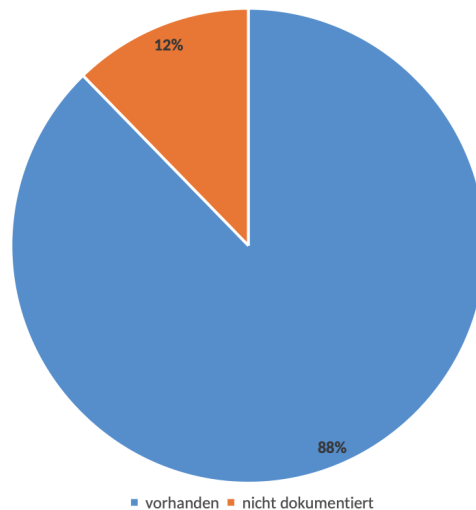
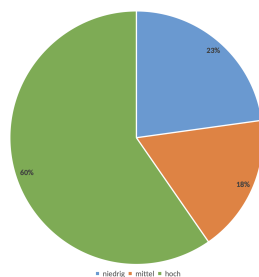


Abbildung 4.20 – Verteilung der Dokumentation (Simulator)

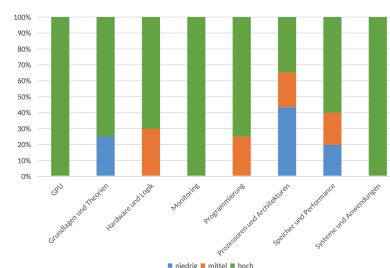
lernpsychologischen Theorien verdeutlichen dabei die Bedeutung solcher Materialien, da sie den Lern- und Lehrprozess auf unterschiedlichen Ebenen unterstützen.

#### BEKANNTHEIT

Als abschließendes Kriterium wird die Bekanntheit der Simulatoren betrachtet. Insgesamt werden 78 % der Simulatoren als mittel oder hoch bekannt eingestuft (vgl. Abbildung 4.21a). Eine Übersicht darüber, welche Themenbereiche vergleichsweise geringere Bekanntheit aufweisen, bietet Abbildung 4.21b.



(a) Aufteilung Bekanntheit



(b) Aufteilung Bekanntheit auf Themen

Abbildung 4.21 – Analysen zur Bekanntheit (Simulator)

Abbildung 4.21b zeigt, dass Simulatoren der Themenbereiche „GPU“, „Monitoring“ sowie „Systeme und Anwendungen“ zwar eine hohe Bekanntheit aufweisen, jedoch im didaktischen Hochschulkontext nur begrenzt eingesetzt werden. Eine mögliche Erklärung hierfür ist der stärker realitätsnahe Charakter dieser Simulatoren. Im

Gegensatz dazu verfügen Simulatoren im Themenfeld „Speicher und Performance“ insgesamt über eine geringere Bekanntheit.

---

## **Kapitel 5**

# **Best Practices, Trends und Diskussion**

---

## 5.1 Best Practices und Trends

Ausgehend von den Erkenntnissen aus Kapitel 4.1 und Kapitel 4.2 widmet sich dieser Abschnitt der Analyse von Best Practices und Trends. Ziel ist es, Kriterien herauszustellen, die ein didaktischer Simulator im Jahr 2025 nach aktuellen lernpsychologischen Theorien und Forschungsständen der Rechnerarchitektur erfüllen sollte.

Da in den genannten Kapiteln sowohl wissenschaftliche Publikationen zu didaktischen Simulatoren als auch veröffentlichte Anwendungen selbst untersucht werden, werden die Ergebnisse hier zusammengeführt, um theoretische und praxisnahe Erkenntnisse zu verbinden.

Die Analysen zeigen, dass die Fachrichtung „Prozessoren und Architekturen“, insbesondere das Thema „RISC“, am häufigsten behandelt wird. Entsprechende Hintergründe werden in Kapitel 4.1 erläutert. Auch die Themen „AI“ und „GPU“ verzeichnen in den letzten Jahren eine zunehmende Relevanz. Dicht darauf folgt das Themenfeld „Speicher und Performance“. Simulatoren, die immersive Technologien thematisieren oder einsetzen, sind zwar selten, wurden jedoch insbesondere in den vergangenen fünf Jahren verstärkt aufgegriffen.

Der Faktor „Gamification“ wird in der Theorie häufig diskutiert, wobei Studien positive Effekte auf Lernende nahelegen. In den analysierten Publikationen und Simulatoren wird er jedoch nur in geringem Umfang berücksichtigt.

Für die schulische und hochschulische Bildung zeigt sich, dass Simulatoren überwiegend didaktisch reduziert gestaltet sind, um den Kernprinzipien der CTML zu entsprechen.

Bezüglich der Zugriffsformen (online/offline) ergibt sich kein eindeutiges Ergebnis. Auffällig ist jedoch, dass das Online-Angebot in den vergangenen Jahren deutlich zugenommen hat. Die Wahl der Zugriffsform ist letztlich themenabhängig. Wird ein Simulator offline angeboten, sollte er für alle gängigen Betriebssysteme verfügbar sein. Hinsichtlich der Kosten verdeutlichen die Analysen und die Bedürfnisse von Lehrenden und Lernenden, dass eine kostenfreie Bereitstellung zu bevorzugen ist.

Beim Design eines didaktischen Simulators sind sowohl die Komplexität als auch die Bearbeitungsdauer relevant. Aus lernpsychologischer Sicht führen kleine, klar strukturierte Lerneinheiten zu höheren Lernerfolgen. Simulatoren sollten daher Inhalte in überschaubaren Abschnitten präsentieren und kurze Bearbeitungszeiten ermöglichen.

Darüber hinaus sollten Simulatoren mit begleitender Dokumentation ausgestattet sein, um Lernende und Lehrende auf unterschiedlichen Ebenen zu unterstützen.

Eine Zusammenfassung der Ergebnisse bietet Tabelle 5.1.



**Tabelle 5.1** – Best Practices und Empfehlungen für didaktische Simulatoren der Rechnerarchitektur

Kriterium	Empfehlung/ Best Practice
Thema	Fokus auf „Prozessoren und Architekturen“, insbesondere „RISC“, da dieses Themenfeld am häufigsten adressiert wird. Trends in den Bereichen „AI“, „GPU“ sowie „immersive Technologien“ sollten berücksichtigt werden.
Gamification	Gamification-Elemente sollten verstärkt implementiert werden, da lernpsychologische Studien positive Effekte zeigen, obwohl diese bisher selten berücksichtigt werden.
Abstraktion	Simulatoren sollten nach den Prinzipien der CTML didaktisch reduziert gestaltet sein, um Überlastung zu vermeiden und Lernziele klar zu fokussieren.
Zugriff	Online-Angebote nehmen an Bedeutung zu; die Wahl zwischen Offline-, Online- oder Hybrid-Varianten ist jedoch von der Thematik abhängig.
OS	Offline-Simulatoren sollten für alle gängigen Betriebssysteme verfügbar gemacht werden.
Preis	Kostenfreie Simulatoren sind zu bevorzugen, da sie die Bedürfnisse von Lernenden und Lehrenden bestmöglich unterstützen.
Zeit	Inhalte sollten in kleinen Einheiten vermittelt werden; die Bearbeitungszeit ist entsprechend gering zu halten, um den Lernerfolg zu maximieren.
Dokumentation	Simulatoren sollten mit klaren Anleitungen und begleitender Dokumentation bereitgestellt werden, um Lernende und Lehrende auf unterschiedlichen Ebenen zu unterstützen.

## 5.2 Diskussion der Ergebnisse

Die Analyse der erhobenen Simulatoren zeigt, dass die Mehrheit didaktisch reduziert ist, überwiegend für die Hochschullehre entwickelt wurde und dass Gamification-Ansätze bisher kaum implementiert sind.

Gleichzeitig treten RISC-, GPU-, KI- und immersive Technologien zunehmend als Themenfelder in der Rechnerarchitektur hervor. Diese Ergebnisse lassen sich in Bezug auf aktuelle Forschungsarbeiten aus den Jahren 2024 und 2025 wie folgt einordnen.

Xu et al. [124] argumentieren in ihrer bibliometrischen Analyse, dass virtuelle Simulatoren nicht lediglich als ergänzende Lehrmittel, sondern als transformative Elemente des Bildungswesens zu verstehen sind. Sie verorten Simulatoren als strategische Ressource, die über die reine Visualisierung von Inhalten hinausgeht und neue didaktische Praktiken sowie strukturelle Veränderungen im Lehr- und Lernprozess ermöglicht. Diese Einschätzung korrespondiert mit den in der vorliegenden Arbeit identifizierten Dynamiken in aufkommenden Themenfeldern wie Künstliche Intelligenz und immersiven Technologien (VR/ AR). Die zuvor genannten Autor:innen heben primär den gesellschaftlichen und bildungspolitischen Stellenwert hervor, der in der vorliegenden Arbeit bewusst nachrangig behandelt wird. Ein Aspekt, der von den Autor:innen nicht adressiert wird, in der zukünftigen Arbeit jedoch relevant erscheint, betrifft die bildungspolitischen Kostenfragen und die Bedeutung von OER für die Hochschullehre.

Hingegen zeigen Kefalis et al. [125] in ihrem systematischen Review, dass Simulatoren in unterschiedlichen Bildungsstufen und Lehrformaten flexibel einsetzbar sind. Demgegenüber sind die in dieser Arbeit erfassten Simulatoren stark auf die Hochschulbildung fokussiert und weniger auf die Institutionen Schule und Weiterbildung. In der allgemeinen STEM Forschung ist der Einsatz von Simulatoren breiter angelegt. Daher kann weitergehende Forschung die Schulbildung intensiver einschließen und analysieren.

Nyström [20] wiederum hebt hervor, dass simulatorgestütztes Lernen nicht nur Wissen vermittelt, sondern auch neue pädagogische Praktiken und Rollen erfordert. Diese Perspektive ergänzt die Ergebnisse insofern, als dass Simulatoren nicht nur technische Hilfsmittel sind, sondern auch die Arbeitsweise von Lehrenden verändern. In der vorliegenden Analyse werden diese Aspekte bislang nicht adressiert – ein Hinweis darauf, dass künftige Forschung stärker auch organisationale und didaktische Rahmenbedingungen berücksichtigen sollte.

Costabile et al. [126] belegen empirisch, dass Simulatoren aktives Lernen fördern und insbesondere leistungsschwächere Studierende stark profitieren. Damit liefern sie einen wichtigen Beleg für die didaktische Wirksamkeit von Simulatoren, den die vorliegende systematische Bestandsaufnahme inhaltlich stützt, aber selbst nicht

empirisch überprüft. Für die Lehre der Rechnerarchitektur ergibt sich daraus die Implikation, dass insbesondere heterogene Lerngruppen von didaktisch reduzierten Simulatoren profitieren könnten. Künftige Studien könnten dies durch begleitende Evaluationen in Lehrveranstaltungen empirisch prüfen.

Abschließend berichten Cortinovis et al. [9] von Ergebnissen mit CPUVSIM, die positive Effekte, aber auch Herausforderungen sichtbar machen. Ihr Plan, qualitative mit quantitativen Methoden zu kombinieren, unterstreicht die Notwendigkeit robuster Wirksamkeitsstudien. Die vorliegende Arbeit zeigt zwar Trends und Best Practices, weist aber ebenfalls auf die Lücke systematischer Evaluationsstudien hin.

Eine Reflexion der im Kapitel 2.2 gewählten Kriterien führt zu folgenden Erkenntnissen: Das Kriterium „Bekanntheit“ der veröffentlichten Simulatoren erweist sich aufgrund seiner Subjektivität als nur eingeschränkt aussagekräftig. Für künftige Arbeiten wäre es daher sinnvoll, eine zusätzliche objektive Quelle – analog zu Google Scholar – heranzuziehen, um die Relevanz von Simulatoren belastbarer zu erfassen.

Zudem erscheint das Kriterium „Gamification“ erweiterungsbedürftig. Sollte dieser Aspekt künftig stärker an Bedeutung gewinnen, wäre eine Differenzierung in Kategorien wie „Gamified Learning“ und „Game-Based Learning“ sinnvoll. In diesem Zusammenhang rückt auch die Dimension „Zeit“ stärker in den Vordergrund: Bei spielerisch geprägten Lernsimulatoren gewinnt insbesondere die Nutzungsdauer als Indikator für Motivation und Lernintensität an Relevanz.

---

## Kapitel 6

### Fazit

---

Ziel dieser Arbeit war es, den Stand didaktischer Simulatoren für die Lehre der Rechnerarchitektur systematisch zu erfassen, vergleichbar zu machen und daraus Best Practices sowie Entwicklungsperspektiven abzuleiten. Durch die Analyse von 151 Publikationen und 57 veröffentlichten Simulatoren konnten zentrale thematische und didaktische Muster identifiziert werden.

Die Ergebnisse verdeutlichen klare Schwerpunkte: Prozessoren und Architekturen, insbesondere RISC, bilden nach wie vor den Kernbereich der didaktischen Simulatoren. Zugleich gewinnen GPU-, KI-bezogene und immersive Ansätze zunehmend an Bedeutung und spiegeln die aktuellen technologischen Entwicklungen der Rechnerarchitektur wider. Damit lassen sich sowohl eine starke Kontinuität klassischer Inhalte als auch erste Verschiebungen hin zu neuen Themenfeldern beobachten.

Didaktisch wirksam sind vor allem reduzierte Darstellungen im Sinne der Cognitive Theory of Multimedia Learning, da sie komplexe Sachverhalte auf wesentliche Kernelemente verdichten. Gamification wird bislang nur vereinzelt integriert, obwohl die Literatur deutliche Potenziale zur Steigerung der Lernmotivation belegt. Häufig genannte Erfolgsfaktoren sind darüber hinaus eine ortsunabhängige Nutzung (online oder hybrid), die Kostenfreiheit, plattformübergreifende Verfügbarkeit sowie eine umfassende und verlässliche Dokumentation. Zusammengefasst führen diese Befunde zu Empfehlungen für die zukünftige Gestaltung, Bereitstellung und didaktische Nutzung von Simulatoren.

Aus der Diskussion ergeben sich zwei zentrale Schlussfolgerungen: Erstens sollten Simulatoren gezielt für kleine, klar strukturierte Lerneinheiten konzipiert werden, die den Lernprozess schrittweise begleiten und bei Bedarf durch spielerische Elemente ergänzt werden können. Zweitens besteht eine deutliche Forschungslücke in Bezug auf belastbare empirische Studien, die den Einsatz dieser Werkzeuge in realen Lehrkontexten untersuchen. Zukünftige Arbeiten sollten daher (1) genauere und

weniger subjektive Maße zur Einschätzung der Relevanz nutzen, (2) die Nutzungsdauer und Interaktionsmuster als Indikatoren für Qualität und Motivation erfassen und (3) den schulischen Bildungsbereich stärker berücksichtigen, da Simulatoren bislang vorwiegend in der Hochschullehre verankert sind.

Darauf aufbauend ergibt sich eine Forschungsagenda, die von methodisch fundierten Feldstudien bis hin zur Entwicklung klarer Kategorien reicht, mit denen sich die Unterschiede zwischen „Gamified Learning“ und „Game-Based Learning“ systematisch erfassen lassen. Für die Praxis bedeutet dies, dass Lehrende bereits heute auf eine Reihe Gestaltungsprinzipien zurückgreifen können, während die Forschung in den kommenden Jahren verstärkt Evidenz für Wirksamkeit und Transferfähigkeit liefern sollte. Auf diese Weise trägt die Arbeit sowohl zur theoretischen Fundierung als auch zur praktischen Weiterentwicklung didaktischer Simulatoren im Bereich der Rechnerarchitektur bei.

# Abbildungsverzeichnis

2.1 Erhebung „Anzahl Zitationen“ . . . . .	6
3.1 ComputermodeLL von Bower & Hildgard . . . . .	14
3.2 The Experimental Learning Cycle . . . . .	16
3.3 Aufschwung des World Wide Webs . . . . .	21
3.4 Absatz von Smartphones weltweit 2009 - 2024 . . . . .	22
3.5 Klassische Drei-Level Cache Hierarchie . . . . .	26
4.1 Übersicht der Veröffentlichungen pro Jahr (Literatur) . . . . .	30
4.2 Typ der Publikationen (Literatur) . . . . .	31
4.3 Anzahl der Veröffentlichungen pro Thema (Literatur) . . . . .	31
4.4 Jährliche Aufteilung Top 3 Themen (Literatur) . . . . .	32
4.5 Jährliche Aufteilung weiterer Themen (Literatur) . . . . .	32
4.6 Analysen zum Abstraktionslevel (Literatur) . . . . .	34
4.7 Analysen zu Institutionen (Literatur) . . . . .	35
4.8 Analysen zum Zugriff (Literatur) . . . . .	35
4.9 Jährliche Aufteilung Zugriffsart (Literatur) . . . . .	36
4.10 Aufteilung Preis (Literatur) . . . . .	36
4.11 Darstellung der Preisgestaltung (Literatur) . . . . .	37
4.12 Aufteilung Dokumentation (Literatur) . . . . .	37
4.13 Übersicht der Veröffentlichungen und des Wartungsstands pro Jahr (Simulator) . . . . .	40
4.14 Analysen zur Themenverteilung (Simulator) . . . . .	41
4.15 Analysen zum Abstraktionslevel (Simulator) . . . . .	41
4.16 Analysen Vorwissen (Simulator) . . . . .	42
4.17 Analysen zum Zugriff (Simulator) . . . . .	43
4.18 Darstellung der Preisgestaltung (Simulator) . . . . .	44
4.19 Analysen zur Zeit (Simulator) . . . . .	45
4.20 Verteilung der Dokumentation (Simulator) . . . . .	46
4.21 Analysen zur Bekanntheit (Simulator) . . . . .	46

# Tabellenverzeichnis

2.1 Themenbereiche und zugehörige Cluster . . . . .	5
2.2 Codierungen der Kriterien . . . . .	5
3.1 Zusammenfassung der lernpsychologischen Theorien . . . . .	18
4.1 Verteilung der Publikationen in Bezug auf Gamification (Literatur) . .	33
4.2 Häufig zitierte Publikationen pro Themengebiet . . . . .	38
4.3 Verteilung der Institutionen (Simulator) . . . . .	42
4.4 Verteilung der unterstützten Betriebssysteme (Simulator) . . . . .	44
5.1 Best Practices und Empfehlungen für didaktische Simulatoren der Rechnerarchitektur . . . . .	50
A.1 Ergebnisse Literaturrecherche . . . . .	58
A.2 Ergebnisse Simulatorrecherche . . . . .	73

---

## **Anhang A**

## **Relevante Tabellen**

---



Tabelle A.1 – Ergebnisse Literaturrecherche

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
1	P. W. C. Prasad, A. Alsa- doon, A. Beg, A. Chan	Using Simulators for Tea- ching Computer Organiza- tion And Architecture	2016	Journal Article	Computer Applications in Engineering Education	Assembler	Programmierung	0	1	1	3	0	0	41
2	Z. Radivojevic, Z. Stani- savljevic, M. Punt	Configurable Simulator For Computer Architecture And Organization	2018	Journal Article	Computer Applications in Engineering Education	Prozessor	Prozessoren und Architekturen	0	1	1	2	2	2	9
3	D. Camarmas-Alonso, F. Garcia-Carballeira, A. Calderon-Mateos, E. del-Pozo-Punal	CREATOR: An Educational Integrated Development En- vironment for RISC-V Pro- gramming	2024	Journal Article	IEEE Access	RISC	Prozessoren und Architekturen	0	1	1	0	0	0	4
4	M. Dogan, K. Ötzoprak, M. Resit Tolun	Teaching Computer Archi- tecture by Designing and Simulating Processors from their Bits and Bytes	2024	Journal Article	PeerJ Computer Science	MIPS	Prozessoren und Architekturen	0	1	1	1	0	0	2
5	P. Fuentes, C. Camarero, D. Herreros, V. Mateev, F. Vallejo, C. Martinez	Addressing Student Fatigue in Computer Architecture Courses	2022	Journal Article	IEEE Transactions on Learning Technologies	Einsatz echter Hardware	Hardware und Logik	0	0	1	1	2	0	5
6	L. Moreno, C. Gonzalez, I. Castilla, E. Gonzalez, J. Sigue	Applying a Constructivist and Collaborative Methodo- logical Approach in Enginee- ring Education	2007	Journal Article	Computers and Education	Superskalarität	Prozessoren und Architekturen	0	1	1	3	0	0	172
7	B. Garcia Fernandez, X. Del Toro, M. J. Santofimia, J. Dorado, F. J. Villanueva, D. Villa	Robotics vs. Game-Console- Based Platforms to Learn Computer Architecture	2020	Journal Article	IEEE Access	Einsatz echter Hardware	Hardware und Logik	0	0	1	2	1	2	9
8	D. Patti, A. Spadaccini, M. Palesi, F. Fazzino, V. Catania	Supporting Undergraduate Computer Architecture Stu- dents Using a Visual MIPS64 CPU Simulator	2012	Journal Article	IEEE Transactions on Education	MIPS	Prozessoren und Architekturen	0	1	1	3	0	0	39
9	J. Michelic, T Dobravec	SicSim: A Simulator of the Educational SIC/XE Compu- ter for a System Software Course	2015	Journal Article	Computer Applications in Engineering Education	Prozessor	Prozessoren und Architekturen	0	1	1	0	0	0	17
10	J. H. Lee, S. S. Lee, H. Chang Yu, T. Su	Pipelined CPU Design With FPGA in Teaching Computer Architecture	2012	Journal Article	IEEE Transactions on Education	Pipelining	Prozessoren und Architekturen	0	1	1	0	1	0	56
11	S. Z. Sweidan, K. A. Darabkh	A new Efficient Assembly Language Teaching Aid for Intel Processors	2015	Journal Article	Computer Applications in Engineering Education	Assembler	Programmierung	0	1	1	2	2	1	18

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
12	L. Ribas-Xirgo	Yet Another Simple Processor (YASP) for Introductory Courses on Computer Architecture	2010	Journal Article	IEEE Transactions on Industrial Electronics	Prozessor	Prozessoren und Architekturen	0	1	1	3	0	0	11
13	J. Djordjevic, B. Nikolic, A. Milenkovic	Flexible Web-Based Educational System form Teaching Computer Architecture and Organization	2005	Journal Article	IEEE Transactions on Education	Rechnerarchitektur	Grundlagen und Theorien	0	1	1	0	0	0	117
14	S. N. Soares, F. R. Wagner	T\&D-Bench-Innovative Combined Support for Education and Research in Computer Architecture and Embedded Systems	2011	Journal Article	IEEE Transactions on Education	ADL	Grundlagen und Theorien	0	1	1	2	2	2	15
15	C. Gomez, M. E. Gomez, J. Sahuquillo	Bringing Real Processors to Labs	2015	Journal Article	Computer Applications in Engineering Education	Prozessor	Prozessoren und Architekturen	0	1	1	1	0	0	4
16	L. Moreno, E. J. Gonzales, B. Popescu, J. Toledo, J. Torres, C. Gonzales	MNEME: A Memory Hierarchy Simulator for an Engineering Computer Architecture Course	2011	Journal Article	Computer Applications in Engineering Education	Speicherhierarchie	Speicher und Performance	0	1	1	1	0	0	10
17	L. Jingmei, W. Yanxia, Z. Guoyin, M. Chaoguang, L. Xiang, S. Changting	Application of WINDLX Simulator in Teaching Practice to Solve the Structural and Control Related in the Pipeline	2018	Book Section	E-Learning, e-Education and Online Training	Pipelining	Prozessoren und Architekturen	0	1	1	1	2	0	0
18	L. Moreno, C. Gonzalez, I. Castilla, E. Gonzalez, J. Sique	Use of Constructivism and Collaborative Teaching in an ILP Processors Course	2007	Journal Article	IEEE Transactions on Education	Superskalarität	Prozessoren und Architekturen	0	1	1	3	0	0	56
19	N. Gbanovic, J. Djordjevic, B. Nikolic	Software Package for an Educational Computer System	2003	Journal Article	International Journal of Electrical Engineering an Education	Prozessor	Prozessoren und Architekturen	0	1	1	2	2	2	3
20	C. Yehezkel, W. Yurcik, M. Pearson, D. Armstrong	Three Simulator Tools for Teaching Computer Architecture: EasyCPU, Little Man Computer, and RTLsim	2001	Journal Article	Journal on Educational Resources in Computing	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	95
21	L. Null, J. Lobur	MarieSim: The MARIE Computer Simulator	2003	Journal Article	Journal on Educational Resources in Computing	Assembler	Programmierung	0	1	1	1	0	0	51

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
22	D. Skrien	CPU Sim 3.1: A Tool for Simulating Computer Architectures for Computer Organization Classes	2001	Journal Article	Journal on Educational Resources in Computing	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	72
23	B. J. Shelburne	A PDP-8 Emulator Program	2002	Journal Article	Journal on Educational Resources in Computing	Assembler	Programmierung	0	1	1	0	0	0	5
24	B. Dugan, J. Zahorjan	The Sloop ISA and the SMOK Toolkit	2002	Journal Article	Journal on Educational Resources in Computing	Prozessor	Prozessoren und Architekturen	0	1	1	2	2	0	3
25	F. Menczer	OAMulator: A Teaching Resource to Introduce Computer Architecture Concepts	2001	Journal Article	Journal on Educational Resources in Computing	Assembler	Programmierung	0	1	1	0	0	0	10
26	H. Osborne	The Postroom Computer	2001	Journal Article	Journal on Educational Resources in Computing	CPU	Prozessoren und Architekturen	0	1	1	2	2	2	11
27	P. M. Papazoglou	A Hybrid Simulation Platform for Learning Microprocessors	2018	Journal Article	Computer Applications in Engineering Education	Mikroprozessor	Prozessoren und Architekturen	0	1	1	1	2	0	6
28	M. A. V. Rodriguez, J. M. S. Perez, J. A. G. Pulido	An Educational Tool for Testing Caches on Symmetric Multiprocessors	2001	Journal Article	Microprocessors and Microsystems	Cache	Speicher und Performance	0	1	1	1	0	0	26
29	A. Stojkovic, J. Djordjevic, B. Nikolic	WASP: A Web-Based Simulator for an Educational Pipelined Processor	2007	Journal Article	International Journal of Electrical Engineering and Education	Pipelining	Prozessoren und Architekturen	0	1	1	0	2	0	9
30	P. Paczula, R. Tutajewicz, R. Brzeski, H. Zghidi, A. Momot, E. Pluciennik, A. Duszenki, S. Kozielski, D. Mrozek	Cloud as a Platform for W-Machine Didactic Computer Simulator	2022	Conference Paper	ICCS 2022 Lecture Notes in Computer Science	Mikroprozessor	Prozessoren und Architekturen	0	1	1	0	2	0	0
31	M. Brox, A. Gernoviez, M. A. Montijano, E. Herruzo, C. D. Moreno	SICOME 2.0: A teaching Simulator for Computer Architecture	2018	Conference Paper	Technologies Applied to Electronics Teaching Conference	CPU	Prozessoren und Architekturen	0	1	1	1	2	1	3
32	B. Liang, T. Wang, X. Bai, H. Zhao	Sparrow: A Teaching CPU Simulator Based on Windows with Graphical User Interface	2023	Conference Paper	International Symposium on Computer Science and Intelligent Control	Prozessor	Prozessoren und Architekturen	0	1	1	1	2	0	0
33	B. Nova, J. C. Ferreira, A. Araujo	Tool to Support Computer Architecture Teaching and Learning	2013	Conference Paper	International Conference of the Portuguese Society for Engineering Education	MIPS	Prozessoren und Architekturen	0	1	1	3	0	0	32

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
34	M. B. Petersen	Ripes: A Visual Computer Architecture Simulator	2021	Conference Paper	Workshop on Computer Architecture Education	RISC	Prozessoren und Architekturen	0	1	1	3	0	0	2
35	B. Atanasovski, S. Ristov, M. Gusev, N. Anchev	EDUCache Simulator for Teaching Computer Architecture and Organization	2013	Conference Paper	Global Engineering Education Conference	Cache	Speicher und Performance	0	1	1	1	0	0	17
36	H. Grunbacher	Teaching Computer Architecture/Organisation Using Simulators	1998	Conference Paper	Annual Frontiers in Education Conference	Pipelining	Prozessoren und Architekturen	0	1	1	1	0	0	44
37	H. Oztekin, F. Termurtas, A. Gulbag	BZK.SAU: Implementing a hardware and software-based Computer Architecture Simulator for Educational Purpose	2010	Conference Paper	International Conference On Computer Design and Applications	Mikroprozessor	Prozessoren und Architekturen	0	1	1	1	2	0	26
38	H. Osborne, W. Yurcik	The Educational Range of Vital Simulations of the Little Man Computer Architecture Paradigm	2002	Conference Paper	Global Engineering Education Conference	Von-Neumann-Architektur	Grundlagen und Theorien	0	1	1	2	0	0	11
39	M. A. Lusco, C. E. Stroud	PSIM: A Processor Simulator for Basic Computer Architecture and Operation Education	2010	Conference Paper	IEEE SoutheastCon	Prozessor	Prozessoren und Architekturen	0	1	1	1	2	0	7
40	J. D. Carpinelli	The Very Simple CPU Simulator	2002	Conference Paper	Annual Frontiers in Education	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	20
41	N. U. Sadad, A. Afrin, Md. N. Islam Mondal	SP-1: Design and Simulation of 4-bit Simple CPU on Logisim for Computer Architecture Education	2022	Conference Paper	International Conference on Electrical, Computer and Telecommunication Engineering	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	2
42	A. Mosallaei, K. E. Isaacs, Y. Sun	Looking into the Black Box: Monitoring Computer Architecture Simulations in Real-Time with AkitaRTM	2024	Conference Paper	International Symposium on Microarchitecture	Monitoring	Monitoring	0	0	1	1	0	0	1
43	L. Gyu-Hyeon, M. Dongmoon, B. Ilkwon, K. Jangwoo	Cryogenic Computer Architecture Modeling with Memory-Side Case Studies	2019	Conference Paper	Annual International Symposium on Computer Architecture	Temperatur	Speicher und Performance	0	0	1	1	0	0	53
44	S. L. Harris, D. Chaver, L. Pinuel, J. I. Gomez-Perez, M. H. Liaqat, Z. L. Kakakhel	Rvfpga: Using a RISC-V Core Targeted to an FPGA in Computer Architecture Education	2021	Conference Paper	International Conference on Field-Programmable Logic and Applications	RISC	Prozessoren und Architekturen	0	1	1	1	0	0	30
45	H. Sarjoughian, Y. Chen, K. Burger	A Component-Based Visual Simulator for MIPS32 Processors	2008	Conference Paper	Annual Frontiers in Education Conference	MIPS	Prozessoren und Architekturen	0	1	1	1	2	0	18

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
46	Y. Ruey-Fong, K. Yongmin	Development and Implementation of an Educational Simulator Software Package for a Specific Microprogramming Architecture	1986	Journal Article	IEEE Transactions on Education	Mikroprogrammierung	Prozessoren und Architekturen	0	1	1	1	2	0	21
47	M. Cutler, R. R. Eckert	A Microprogrammed Computer Simulator	1987	Journal Article	IEEE Transactions on Education	Mikroprogrammierung	Prozessoren und Architekturen	0	1	1	2	2	0	25
48	L. Xuejun	Computer Architecture Simulators for Different Instruction Formats	2019	Conference Paper	International Conference on Computational Science and Computational Intelligence	Assembler	Programmierung	0	1	1	1	2	0	4
49	L. Xuejun	More on Computer Architecture Simulators for Different Instruction Formats	2020	Conference Paper	International Conference on Computational Science and Computational Intelligence	Assembler	Programmierung	0	1	1	1	0	1	2
50	Y. Xiaohang, S. Aboughalyoun, D. Williamson, A. Nixon	Cache Memory Simulators: A Comparative Study	2004	Conference Paper	IEEE SoutheastCon	Cache	Speicher und Performance	0	1	1	1	2	0	3
51	M. Besim	Modern Computer Architecture Teaching and Learning Support: An Experience in Evaluation	2011	Journal Article	IEEE Xplore	CPU	Prozessoren und Architekturen	0	1	1	3	0	0	12
52	M. Asri, A. Pedram, L. K. John, A. Gerstlauer	Simulator Calibration for Accelerator Rich Architecture Studies	2016	Conference Paper	International Conference on Embedded Computer Systems: Architectures, Modeling and Simulation	CPU	Prozessoren und Architekturen	0	0	1	1	0	0	11
53	L. Wen-jie, S. Li, Z. Wang	A lightweight instruction-set simulator for teaching of dynamic instruction scheduling	2016	Conference Paper	International Conference on Computer Science and Education	Pipelining	Prozessoren und Architekturen	0	1	1	2	2	2	2
54	R. Desikan, D. Burger, S. W. Keckler	Measuring Experimental Error in Microprocessor simulation	2001	Conference Paper	Annual International Symposium on Computer Architecture	Mikroprozessor	Prozessoren und Architekturen	0	1	2	1	2	0	327
55	F. Garcia-Caballeira, A. Calderon-Mateos, S. Alonso-Monsalve, J. Prieto-Cepeda	WepSIM: An Online Interactive Educational Simulator Integrating Microdesign, Microprogramming, and A	2020	Journal Article	IEEE Transactions on Learning Technologies	Mikroprozessor	Prozessoren und Architekturen	0	1	1	3	0	0	13

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
56	B. Hatfield, M. Rieker, Lan Jin	Incorporating Simulation and Implementation into Teaching Computer Organization and Architecture	2005	Conference Paper	Frontiers in Education	FPGA	Hardware und Logik	0	1	1	1	1	1	16
57	M. Cutler, R. R. Eckert	Microprogrammed Computer Simulator Tools	1990	Journal Article	IEEE Transactions on Education	Assembler	Programmierung	0	0	2	1	0	0	7
58	J. Klein, I. Boybat, Y. M. Qureshi, M. Dazzi, A. Levisse, G. Ansaloni	ALPINE: Analog In-Memory Acceleration With Tight Processor Integration for Deep Learning	2003	Journal Article	IEEE Transactions on Computers	AIMC	Grundlagen und Theorien	0	0	2	1	0	0	20
59	A. Florea, A. F. Klein, V. Badea, M. Stefanescu, A. Gellert	Using FOCAP Tool for Teaching Microarchitecture Simulation and Optimization	2013	Conference Paper	International Conference on System Theory	Superskalarität	Prozessoren und Architekturen	0	1	1	3	0	0	1
60	L. Eeckhout, R. H. Bell, B. Stougie, K. De Bosschere, L. K. John	Control Flow Modeling in Statistical Simulation for Accurate and Efficient Processor Design Studies	2004	Conference Paper	Annual International Symposium on Computer Architecture	Mikroprozessor	Prozessoren und Architekturen	0	0	2	1	2	0	162
61	J. D. Carpinelli, F. Jaramillo	Simulation Tools for Digital Design and Computer Organization and Architecture	2001	Conference Paper	Annual Frontiers in Education Conference	Mikroprozessor	Prozessoren und Architekturen	0	1	1	3	0	0	21
62	E. Larraza-Mendiluze, O. A. Gallego, O. A. Uriarte, J. I. M. Aramburu, J. F. L. Mugika	Basic Concepts of Computer Architecture Through Games and Game Development	2024	Journal Article	IEEE Revista Iberoamericana De Tecnologias Del Aprendizaje	Grundkenntnisse	Grundlagen und Theorien	1	1	1	2	2	0	1
63	G. P. Silva, J. A. dos S. Borges	A Didactic Processor and Simulator for IoT	2018	Conference Paper	International Conference of the Portuguese Society for Engineering Education	IoT	Systeme und Anwendungen	0	1	1	1	2	0	3
64	A. Borg, J. B. Chen, N. P. Jouppi	A Simulation Based Study of TLB Performance	1992	Conference Paper	Annual International Symposium on Computer Architecture	TLB	Speicher und Performance	0	0	2	1	2	0	205
65	D. Castellis-Rufas, D. Novo, X. Martorell	An Educational Tool to Analyze the Hardware/Software Integration in RISC-V Systems	2024	Conference Paper	Conference on Design of Circuits and Integrated Systems	HDL	Hardware und Logik	0	1	1	1	0	0	1
66	M. Khairy, Z. Shen, T. M. Aamodt, T. G. Rogers	Accel-Sim: An Extensible Simulation Framework for Validated GPU Modeling	2020	Conference Paper	Annual International Symposium on Computer Architecture	GPU	GPU	0	0	2	1	0	0	397
67	P. M. Papazoglou, A. Moschos	OpenHardSim: An Open Source Hardware Based Simulator For Learning Microprocessors	2017	Conference Paper	IEEE Global Engineering Education Conference	Mikroprozessor	Prozessoren und Architekturen	0	1	1	2	0	1	4

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
68	O. Ozturk	Multicore Education Through Simulation	2011	Journal Article	IEEE Transactions on Education	Prozessor	Prozessoren und Architekturen	0	1	1	1	1	0	17
69	C. Curtsinger, Jerod Weinman	PIPS: An Instruction Set Architecture for Teaching Computer Organization	2021	Conference Paper	IEEE Workshop on Computer Architecture Education	RISC	Prozessoren und Architekturen	0	1	1	1	1	0	4
70	J. Mendes, Rajesh C. Panicker	RISCALAR: A Cycle-Approximate, Parametrizable RISC-V Microarchitecture Explorer & Simulator	2024	Conference Paper	IEEE International Symposium on Circuits and Systems	RISC	Prozessoren und Architekturen	0	1	1	1	0	0	1
71	O. A. Siddiqui, S. Mahmood, R. Hasan, A. R. Khan	Simulators as a Teaching Aid for Computer Architecture and Organization	2012	Conference Paper	International Conference on Intelligent Human-Machine Systems and Cybernetics	Digitale Logik	Hardware und Logik	0	1	1	1	0	0	15
72	H. Grünbacher, M. Khosravipour	WinDLX and MIPSim Pipeline Simulators for Teaching Computer Architecture	1996	Journal Article	IEEE Symposium and Workshop on Engineering of Computer-Based Systems	Pipelining	Prozessoren und Architekturen	0	1	1	1	2	0	26
73	L. M. N. Coutinho, J. L. D. Mendes, C. A. P. S. Martins	MSCSim - Multilevel and Split Cache Simulator	2006	Conference Paper	Frontiers in Education	Cache	Speicher und Performance	0	1	1	1	2	0	29
74	I. Almasri, G. Abandon, A. Shhadeh, A. Shahrour	Universal ISA Simulator with soft Processor FPGA Implementation	2011	Conference Paper	IEEE Jordan Conference on Applied Electrical Engineering and Computing Technologies	FPGA	Hardware und Logik	0	0	2	1	1	0	7
75	D. Camarmas-Alonso, F. Garcia-Carballeira, A. Calderon-Mateos	A New Generic Simulator for the Teaching of Assembly Programming	2021	Conference Paper	Latin American Computing Conference	Assembler	Programmierung	0	1	1	0	0	0	3
76	E. S. Cordeiro, I. G. A. Stefani, T. C. A. P. Soares, C. A. P. S. Martins	DCMSIM: Didactic Cache Memory Simulator	2003	Conference Paper	Annual Frontiers in Education	Cache	Speicher und Performance	0	1	1	1	2	0	18
77	M. H. H. Ichsan, W. Kurniawan	Design and Implementation 8 bit CPU Architecture on Logisim for Undergraduate Learning Support	2017	Conference Paper	International Conference on Sustainable Information Engineering and Technology	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	14
78	J. Tian Chia, Smitha K. G.	Educational Simulator for Analyzing Pipelined LEGv8 (subset of ARMv8) Architecture	2023	Conference Paper	IEEE Region 10 Conference	Assembler	Programmierung	0	1	1	0	0	0	1

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
79	Md T. Kabir, M. Tahmid Bari, A. L. Haque	ViSiMIPS: Visual simulator of MIPS32 pipelined processor	2011	Conference Paper	International Conference on Computer Science and Education	MIPS	Prozessoren und Architekturen	0	1	1	1	0	0	25
80	D. Xiang Lim, K. G. Smitha	Pipelined MIPS Simulation: A plug-in to MARS simulator for supporting pipeline simulation and branch prediction	2019	Conference Paper	IEEE International Conference on Engineering	MIPS	Prozessoren und Architekturen	0	1	1	1	0	0	6
81	D. Neebel, C. Augeri, G. MacMillan, L. Baird, A. de-Freitas	Work in Progress - A Visual Cache Memory Simulator	2005	Conference Paper	Frontiers in Education	Cache	Speicher und Performance	0	1	1	1	2	0	3
82	R. Poss, M. Lankamp, Q. Yang, J. Fu, I. Uddin, C. R. Jesshope	MGSim - A Simulation Environment for Multi-Core Research and Education	2013	Journal Article	International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation	Grundkenntnisse	Grundlagen und Theorien	0	1	1	1	0	0	19
83	A. Clements	Practical Computer Architecture with Python and ARM: An introductory guide for enthusiasts and students to learn how computers work and program their own	2023	Book	Packt Publishing	Grundkenntnisse	Grundlagen und Theorien	0	1	1	1	0	0	0
84	M. Yang	To What Extent Virtual Simulation Technology Can Aid Education?	2021	Conference Paper	International Workshop on Artificial Intelligence and Education	VR	Systeme und Anwendungen	0	1	1	2	2	0	2
85	Y. Sun, T. Baruah, S. A. Mojmumber, S. Dong, X. Gong, S. Treadway	MGPUSim: Enabling Multi-GPU Performance Modeling and Optimization	2019	Conference Paper	Annual International Symposium on Computer Architecture	GPU	GPU	0	0	2	1	0	0	146
86	J. Whangbo, C. L. Zhang, K. Anderson, A. Gonzalez, R. Gupta	FireAxe: Partitioned FPGA-Accelerated Simulation of Large-Scale RTL Designs	2024	Conference Paper	International Symposium on Computer Architecture	FPGA	Hardware und Logik	0	0	2	1	0	0	1
87	J. Viera, N. Roma, G. Falcao, P. Tomas	gem5-ndp: Near-Data Processing Architecture Simulation From Low Level Caches to DRAM	2022	Conference Paper	International Symposium on Computer Architecture and High Performance Computing	Cache	Speicher und Performance	0	0	2	1	0	0	8
88	N. Krim, J. Porquet-Lupine	VRV: A Versatile RISC-V Simulator for Education	2025	Conference Paper	ACM Technical Symposium on Computer Science Education	RISC	Prozessoren und Architekturen	0	1	1	1	0	0	0

Fortsetzung nächste Seite



ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
89	N. Manjikain	Enhancements and applications of the SimpleScalar simulator for undergraduate and graduate computer architecture education	2000	Conference Paper	Computer Architecture Education	Cache	Speicher und Performance	0	1	1	1	2	0	8
90	B. P. Railing	CADSS: Computer Architecture Design Simulator for Students	2024	Conference Paper	Workshop on Computer Architecture Education	Grundkenntnisse	Grundlagen und Theorien	0	1	1	1	0	0	1
91	E. Miller, J. Squire	esim: A Structural Design Language and Simulator for Computer Architecture Education	2000	Conference Paper	Workshop on Computer Architecture Education	VHDL	Hardware und Logik	0	1	1	1	0	0	8
92	Z. Ahmed	Roro8: A Fantasy Computer for Computer Architecture and Organization Education	2024	Conference Paper	ACM Technical Symposium on Computer Science Education	Mikroprozessor	Prozessoren und Architekturen	0	1	1	2	2	0	0
93	R. Koitz-Hritov, E. Mandl, E. Wotawa	VisOpt - Visualization of Compiler Optimizations for Computer Science Education	2025	Conference Paper	ACM Technical Symposium on Computer Science Education	Compiler	Programmierung	0	0	1	1	0	0	1
94	P. K. Wintz, Y. Sonmez, P. Griffioen, M. Xu, S. Oh, H. Litz, R. H. Sanfelice, M. Arcak	SharC: Simulator for Hardware Architecture and Real-time Control	2025	Conference Paper	ACM International Conference on Hybrid Systems: Computation and Control	Mikroprozessor	Prozessoren und Architekturen	0	1	1	1	0	0	0
95	D. K. Houngrinou	FLIP: A RISC-V Visual Computer Architecture Simulator for K-12	2023	Conference Paper	ACM Technical Symposium on Computer Science Education	RISC	Prozessoren und Architekturen	0	1	1	1	1	0	0
96	B. Siever, M. J. Hall, J. Feher, R. D. Chamberlain	Teaching Digital Logic and Computer Architecture Using Open Source Tools	2025	Conference Paper	ACM International Conference on Computing Frontiers	FPGA	Hardware und Logik	0	1	1	2	0	0	0
97	C. Qian, S. Chen, A. Goodney	Bridging Simulation and Hardware: A Holistic Platform for Teaching in Computer Architecture and Operating Systems	2025	Conference Paper	ACM Technical Symposium on Computer Science Education	CPU	Prozessoren und Architekturen	0	1	1	3	2	0	0
98	J. Jaros, M. Majer, J. Horky, J. Vavra	Web-Based Simulator of Superscalar RISC-V Processor	2025	Conference Paper	Workshops of the International Conference on High Performance Computing	RISC	Prozessoren und Architekturen	0	1	1	3	1	0	1

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
99	X. Hu	SWSS-FS: An Enhanced Sunway Full-System Architecture Simulator	2024	Conference Paper	International Conference on Computational Modeling	Mikroprozessor	Prozessoren und Architekturen	0	1	1	0	0	0	0
100	A. C. Harris, H. Jack	An Approach for a Project-Based Digital Logic Design Course Using an Innovative Simulator	2024	Conference Paper	Workshop on Computer Architecture Education	Digitale Logik	Hardware und Logik	0	1	1	1	2	0	2
101	R. Agrawal, S. Bandara, A. Ehret, M. Isakov, M. Mark, M. A. Kinsy	The BRISC-V Platform: A Practical Teaching Approach for Computer Architecture	2019	Conference Paper	Workshop on Computer Architecture Education	RISC	Prozessoren und Architekturen	0	1	1	3	0	0	36
102	A. Underwood, J. E. Stine	An Emphasis on Memory and Processor Interactions in Undergraduate Computer Architecture Education	2019	Conference Paper	Workshop on Computer Architecture Education	FPGA	Hardware und Logik	0	1	1	1	2	0	0
103	S. Engels, M. Badr, T. Whatley	Enhancing MIPS Assembly Language Education with Saturn	2025	Conference Paper	ACM Conference on Innovation and Technology in Computer Science Education	MIPS	Prozessoren und Architekturen	0	1	1	3	0	0	0
104	C. Bao Ly, C. Norris	LY86-64: A Web-based Simulator for the Y86-64 PIPE Architecture	2022	Conference Paper	ACM Southeast Conference	Pipelining	Prozessoren und Architekturen	0	1	1	0	0	0	1
105	R. Liu, C. Zenke, C. Liu, A. Holmes, B. Thornton, D. J. Malan	Teaching CS50 with AI: Leveraging Generative Artificial Intelligence in Computer Science Education	2024	Conference Paper	ACM Technical Symposium on Computer Science Education	AI	AI	0	1	1	0	0	0	211
106	Mahdu Zahedi, Muah Abu Lebdeh, Christopher Bengel, Dirk Wouters, Stephan Mentaal, Manuel Le Gallo, Abu Sebastian, Stephan Wong, Said Hamdioui	MNEMOSENE: Tile Architecture and Simulator for Memristor-based Computation-in-memory	2022	Journal Article	ACM Journal on Emerging Technologies in Computing Systems	Cache	Speicher und Performance	0	0	1	1	0	0	24
107	J. Zhang, C. Zhang, L. Ma, J. Zhang	Construction and Research of IT Education Platform Based on Virtual Simulation Technology	2025	Conference Paper	Guangdong-Hong Kong-Macao Greater Bay Area Education Digitalization and Computer Science International Conference	VR	Systeme und Anwendungen	0	1	1	2	2	2	0
108	L. O. L. Caminha, A. B. Marques	D-LEARN: A digital game for Software Architecture education	2024	Conference Paper	Brazilian Symposium on Information Systems	VR	Systeme und Anwendungen	1	1	1	1	0	0	1

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
109	L. Höper, C. Schulte	New Perspectives on the Future of Computing Education: Teaching and Learning Explanatory Models	2024	Conference Paper	Koli Calling International Conference on Computing Education Research	AI	AI	0	1	1	2	2	2	1
110	T. Y. Yeh, M. Sterner, C. Bell, A. Chalize Cowe	Visualization with Experiential Learning to Encourage Participation and Research in Computer Architecture	2024	Conference Paper	Workshop on Computer Architecture Education	Grundkenntnisse	Grundlagen und Theorien	0	1	1	1	0	0	0
111	J. Guo, D. Wu, C. Ma, H. Yu, G. Su, L. Luo, Y. Xu, N. Zhang	Poster: A Hybrid Virtual-Real Emulation Platform for Computer Network Education	2024	Conference Paper	ACM SIGCOMM 2024 Conference: Posters and Demos	VR	Systeme und Anwendungen	0	1	1	2	2	2	0
112	S. Xu, H. Wen, H. Pan, D. Dominguez, D. Hu, X. Zhang	Classroom Simulacra: Building Contextual Student Generative Agents in Online Education for Learning Behavioral Simulation	2024	Conference Paper	CHI Conference on Human Factors in Computing Systems	AI	AI	0	0	1	1	2	0	5
113	L. Wang, X. Du	Design and Implementation of a Higher Vocational Education Resource Sharing Platform Based on Cloud Computing	2025	Conference Paper	International Conference on Big Data and Informatization Education	Cloud Computing	Systeme und Anwendungen	0	0	3	1	2	0	0
114	Y. Li, Y. Bao, G. Wang, X. Mei, P. Vaid, A. Ghosh, A. Jog, D. Bunander, A. Joshi, Y. Sun	TrioSim: A Lightweight Simulator for Large-Scale DNN Workloads on Multi-GPU Systems	2025	Conference Paper	Annual International Symposium on Computer Architecture	AI	AI	0	0	2	1	2	0	0
115	K. L. Porkony	Creating a Computer Simulator as a CS1 Student Project	2015	Conference Paper	ACM Technical Symposium on Computer Science Education	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	4
116	M. Saed, Y. H. Chou, L. Liu, T. Nowicki, T. M. Aamodt	Vulkan-Sim: A GPU Architecture Simulator for Ray Tracing	2023	Conference Paper	Annual IEEE/ACM International Symposium on Microarchitectur	GPU	GPU	0	0	2	1	0	0	27
117	V. Giannou, B. Mamalis	An Indicative Demanding Teaching Scenario for Primary Education with the Support of a Multi-layer Fog Computing Architecture	2023	Conference Paper	Pan-Hellenic Conference on Informatics	Allgemein	Grundlagen und Theorien	0	0	0	1	0	0	0
118	L. Steiner, T. Psota, M. Mór, D. Christ, M. Jung, N. Wehn	DRAMPower 5: An Open-Source Power Simulator for Current Generation DRAM Standards	2025	Conference Paper	Rapid Simulation and Performance Evaluation for Design	Cache	Speicher und Performance	0	0	2	1	0	0	0

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
119	F. G. Sue, M. Caesar	Towards Immersive Cloud-Based IoT Education	2025	Journal Article	ACM SIGCOMM Computer Communication Review	VR	Systeme und Anwendungen	0	1	1	1	0	0	0
120	Z. Cheng, X. Xiang, C. Hu	Teaching Research and Practice for Computer Composition and Structure Based on Network-on-Chip	2025	Conference Paper	International Conference on Big Data and Informatization Education	NoC	Prozessoren und Architekturen	0	1	1	1	0	0	0
121	M. Lütke Dreimann, B. Friesel, O. Spinczyk	HetSim: A Simulator for Task-based Scheduling on Heterogeneous Hardware	2024	Conference Paper	International Conference on Performance Engineering	GPU	GPU	0	0	2	1	0	0	7
122	J. Priker, A. Dengel, M. Holly, S. Safikani	Virtual Reality in Computer Science Education: A Systematic Review	2020	Conference Paper	ACM Symposium on Virtual Reality Software and Technology	VR	Systeme und Anwendungen	0	1	1	1	0	0	139
123	M. Hesson	Computer Simulator: An Educational Tool for Computer Architecture	2023	Journal Article	American Journal of Applied Sciences	Cache	Speicher und Performance	0	1	1	1	2	2	10
124	F. Tangorra	A Multi-Level Computer Architecture Simulator	1999	Journal Article	Systems Communications	Mikroprogrammierung	Prozessoren und Architekturen	0	1	1	1	2	0	0
125	M. Gusev	Simulators for courses in advance computer architecture	2005	Journal Article	Electronics and Energetics	Mikroprogrammierung	Prozessoren und Architekturen	0	1	1	3	0	0	1
126	I. Branovic, R. Giorgi, E. Martinelli	WebMIPS: A New Web-Based MIPS Simulation Environment for Computer Architecture Education	2004	Conference Paper	Workshop on Computer Architecture Education	MIPS	Prozessoren und Architekturen	0	1	1	1	2	0	76
127	M. Isabel Garcia, S. Rodriguer, A. Perez, A. Garcia	p88110: A Graphical Simulator for Computer Architecture and Organization Course	2009	Journal Article	IEEE Transactions on Education	RISC	Prozessoren und Architekturen	0	1	1	1	2	0	35
128	F. Tangorra	The role of the computer architecture simulator in the laboratory	1990	Journal Article	SSIGCSE Bulletin	Assembler	Programmierung	0	1	1	1	2	1	14
129	W. Kurniawan, M. H. H. Ichsan	Teaching and learning support for computer architecture and organization courses design on computer engineering and computer science for undergraduate: A review	2017	Conference Paper	International Conference on Electrical Engineering, Computer Science and Informatics	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	17

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
130	T. Stanley, V. Chetty, M. Styles, S. Jung, F. Duarte, T. J. Lee, M. Gunter, L. Fife	Teaching Computer Architecture Through Simulation (A Brief Evaluation of CPU Simulators)	2012	Journal Article	Journal of Computing Sciences in Colleges	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	17
131	Y. Imai, I. Masatoshi, Y. Moritoh	Evaluation of Visual Computer Simulator for Computer Architecture	2013	Journal Article	International Association for Development of the Information Society	Assembler	Programmierung	0	1	1	3	0	0	2
132	M. Besim	YASS: A System Simulator for Operating System and Computer Architecture Teaching and Learning	2013	Journal Article	European Journal of Science and Mathematics Education	Grundkenntnisse	Grundlagen und Theorien	0	1	1	1	2	0	16
133	T. Kurihara, J. F. Maxnuck Soares, L. T. M. Rainheite	The Use of MARIE CPU Simulator in the Computer Architecture (CA) Course: An Exploratory Analysis to Assess the Students' Perception of Learning	2016	Journal Article	Journal of Literature and Art Studies	CPU	Prozessoren und Architekturen	0	1	1	1	0	0	1
134	R. N. Ibbett	Computer architecture visualisation techniques	1999	Journal Article	Microprocessors and Microsystems	Prozessor	Prozessoren und Architekturen	0	1	1	1	0	0	13
135	M. Holland, J. Harris, S. Hauck	Harnessing FPGAs for computer architecture education	2003	Conference Paper	IEEE International Conference on Microelectronic Systems Education	FPGA	Hardware und Logik	0	1	1	1	1	0	46
136	R. Hasan, S. Mahmood	Survey and Evaluation of Simulators Suitable for Teaching for Computer Architecture and Organization	2012	Conference Paper	UKACC International Conference on Control	MIPS	Prozessoren und Architekturen	0	1	1	1	0	0	25
137	S. Rigo, M. Juliato, R. Azevedo, G. Araujo, P. Centoducatto	Teaching computer architecture using an architecture description language	2004	Conference Paper	Computer architecture education	HDL	Hardware und Logik	0	1	1	1	1	0	16
138	W. Yurcik, J. Vila, L. Brumbaugh	An Interactive Web-Based Simulation of a General Computer Architecture	2000	Conference Paper	IEEE International Conference on Engineering and Computer Education	Assembler	Programmierung	0	1	1	0	2	0	26
139	L. Ang, K. P. Kah	Simulator Building as a Problem-Based Learning Approach for Teaching Students in a Computer Architecture Course	2008	Journal Article	Journal of Educational Technology	Grundkenntnisse	Grundlagen und Theorien	0	1	1	1	0	1	1

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
140	S. Ristov, M. Gusev, B. Atanasovski, N. Anchev	Using EDUCache simulator for the computer architecture and organization course	2013	Journal Article	International Journal of Engineering Pedagogy	Cache	Speicher und Performance	0	1	1	1	2	0	9
141	A. M. DeNardo, A. S. Pyzdrowski	A study of the effectiveness of computer-based simulations in teaching computer architecture	2020	Book	Multimedia and Megachange	Grundkenntnisse	Grundlagen und Theorien	1	1	1	1	2	1	5
142	P. Bose	Use of architectural simulation tools in education	1995	Conference Paper	Computer Architecture Education	Cache	Speicher und Performance	0	1	1	1	0	0	1
143	M. D. Theys, P. A. Troy	Lessons learned from teaching computer architecture to computer science students	2003	Conference Paper	Annual Frontiers in Education	MIPS	Prozessoren und Architekturen	1	1	1	2	2	2	11
144	E. Z. Bem. L. Petelczyc	MiniMIPS: A simulation project for the computer architecture laboratory	2003	Journal Article	ACM SIGCSE Bulletin	MIPS	Prozessoren und Architekturen	1	1	1	1	0	0	30
145	R. N. Ibbet, F. Mallat	Computer architecture simulation applets for use in teaching	2003	Conference Paper	Annual Frontiers in Education Conference	Speicherhierarchie	Speicher und Performance	0	1	1	0	0	0	8
146	Y. Imai, K. Kaneko, M. Nakagawa	A Web-based Visual Simulator with Communication Support and its Application to Computer Architecture Education	2007	Conference Paper	IEEE International Conference on Advanced Learning Technologies	Grundkenntnisse	Grundlagen und Theorien	1	1	1	1	0	0	6
147	K. M. Al-Aubidy	Teaching Computer Organization and Architecture Using Simulation and FPGA Applications	2007	Journal Article	Journal of Computer Science	FPGA	Hardware und Logik	0	1	1	1	1	0	13
148	M. Brorsson	MipsIt - A Simulation and Development Environment Using Animation for Computer Architecture Education	2002	Conference Paper	Computer architecture education	MIPS	Prozessoren und Architekturen	0	1	1	1	2	0	56
149	R. Giorgi	FREESS: An Educational Simulator of a RISC-V-Inspired Superscalar Processor Based on Tomasulo's Algorithm	2025	Conference Paper	WCAE	RISC	Prozessoren und Architekturen	0	1	1	1	0	0	0
150	R. Giorgi, G. Mariotti	WebRISC-V: A 64-bit RISC-V Pipeline Simulator for Computer Architecture Classes	2025	Conference Paper	RISC-V Summit Europe	RISC	Prozessoren und Architekturen	0	1	1	0	0	0	0

Fortsetzung nächste Seite

ID	Autor:innen	Titel	Jahr	Typ	Zeitschrift	Thema	Cluster	Gamification	Abstraktion	Institution	Zugriff	Preis	Dokumentation	Zitationen
151	A. Mokhtari, D. Rawls, T. Huynh, J. Green, M. A. Salehi	E2C: A Visual Simulator to Reinforce Education of Heterogeneous Computing Systems	2023	Conference Paper	IEEE International Parallel and Distributed Processing Symposium Workshops	FPGA	Hardware und Logik	0	1	1	1	2	0	3

Ende der Tabelle

Tabelle A.2 – Ergebnisse Simulatorrecherche

ID	Name	Entwickler	Zugriff	OS	Abstraktion	Institution	Preis	Gamification	Cluster	Vorwissen	Zeit	Dokumentation	Bekanntheit	Veröffentlichung	Wartungsstand	Quelle
1	Cache-Simulator	H. Morgenstern	1	4	1	1	0	0	Speicher und Performance	1	2	0	0	2001	2001	<a href="https://www.morgenstern.net/Cache/">https://www.morgenstern.net/Cache/</a>
2	MMIX	D. Knuth	1	0,1,2	1	1,2	0	0	Prozessoren und Architekturen	1	0	0	2	2011	2011	<a href="https://mmix.cs.hm.edu/index.html">https://mmix.cs.hm.edu/index.html</a>
3	MikroSim	H. P. Gumm, M. Perner	1	1	1	1	1	0	Prozessoren und Architekturen	1	0	0	2	1992	2012	<a href="http://www.mikrocodesimulator.de/">http://www.mikrocodesimulator.de/</a>
4	Bonsai Computer	K. Merkert, J. Merkert	3	4	1	0	0	0	Grundlagen und Theorien	0	1	0	2	2004	2017	<a href="https://bonsai.inf-schule.de/">https://bonsai.inf-schule.de/</a>
5	MurmelRechner	F. Selter	0	4	1	0	0	0	Grundlagen und Theorien	0	0	0	2	2021	2022	<a href="https://inf-schule.de/rechner/bonsai/murmelrechner">https://inf-schule.de/rechner/bonsai/murmelrechner</a>
6	Johnny	P. Dauscher	3	4	1	0	0	0	Grundlagen und Theorien	0	0	0	2	2014	2021	<a href="https://dev.inf-schule.de/content/12_rechner/4_johnny/johnny3/">https://dev.inf-schule.de/content/12_rechner/4_johnny/johnny3/</a>
7	MOPS	M. Haase	1	0,1,2	1	0	0	0	Grundlagen und Theorien	0	0	0	2	2009	2024	<a href="http://www.viktorianer.de/info/mops.html">http://www.viktorianer.de/info/mops.html</a>
8	LogiSim	Github (ursprünglich C. Burch)	3	4	1	1,2	0	0	Hardware und Logik	1	0	0	2	2001	2025	<a href="https://cburch.com/logisim/de/index.html">https://cburch.com/logisim/de/index.html</a>
9	CPULator	H. Wong	0	4	1	1	0	0	Programmierung	1	0	0	1	2016	2024	<a href="https://cpulator.01xz.net/">https://cpulator.01xz.net/</a>
10	RARS	Github	1	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	2	2017	2023	<a href="https://github.com/TheThirdOne/rars">https://github.com/TheThirdOne/rars</a>
11	MARS	P. Sanderson, K. Vollmar	1	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	2	2014	2014	<a href="https://dpetersander.github.io/">https://dpetersander.github.io/</a>
12	gem5	Github	1	0,1,2	1	1,2	0	0	Prozessoren und Architekturen	1	1	0	2	2011	2025	<a href="https://www.gem5.org/">https://www.gem5.org/</a>
13	QEMU	Gitlab	1	0,1,2	0	2	0	0	Systeme und Anwendungen	1	1	0	2	2003	2025	<a href="https://www.qemu.org/">https://www.qemu.org/</a>
14	QtSpim	J. Larus	1	0,1,2	1	1	0	0	Programmierung	1	0	0	2	1990	2023	<a href="https://spimsimulator.sourceforge.net/">https://spimsimulator.sourceforge.net/</a>
15	ARMSim#	Horspool, Lyons, Serra	1	0,1,2	1	1	0	0	Programmierung	1	0	0	2	2009	2015	<a href="https://webhome.cs.uvic.ca/~nigelh/ARMSim~V2.1/index.html">https://webhome.cs.uvic.ca/~nigelh/ARMSim~V2.1/index.html</a>
16	HDLBits	H. Wong	0	4	1	1	0	0	Hardware und Logik	1	0	0	2	2016	2024	<a href="https://hdlbits.01xz.net/wiki/Main_Page">https://hdlbits.01xz.net/wiki/Main_Page</a>
17	ASMBits	H. Wong	0	4	1	1	0	0	Programmierung	1	0	0	2	2016	2024	<a href="https://asmbits.01xz.net/wiki/Main_Page">https://asmbits.01xz.net/wiki/Main_Page</a>
18	Iverilog Simulator	H. Wong	0	4	1	1	0	0	Hardware und Logik	1	0	0	2	2016	2024	<a href="https://hdlbits.01xz.net/wiki/Iverilog">https://hdlbits.01xz.net/wiki/Iverilog</a>

Fortsetzung nächste Seite



ID	Name	Entwickler	Zugriff	OS	Abstraktion	Institution	Preis	Gamification	Cluster	Vorwissen	Zeit	Dokumentation	Bekanntheit	Veröffentlichung	Wartungsstand	Quelle
19	Ripes	Github	0	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	2	2018	2025	<a href="https://ripes.me/">https://ripes.me/</a>
20	DineroIV	J. Edler, M. D. Hill	1	0	1	1	0	0	Speicher und Performance	1	0	0	2	1998	2023	<a href="https://pages.cs.wisc.edu/~markhill/DineroIV/">https://pages.cs.wisc.edu/~markhill/DineroIV/</a>
21	Pintos	B. Pfaff	1	3	1	1	0	0	Systeme und Anwendungen	1	1	0	2	2004	2025	<a href="https://pkuflyingpig.gitbook.io/pintos">https://pkuflyingpig.gitbook.io/pintos</a>
22	Bochs	Bochs	1	0,1,2	0	1,2	0	0	Systeme und Anwendungen	1	1	0	2	2011	2025	<a href="https://bochs.sourceforge.io/">https://bochs.sourceforge.io/</a>
23	NachOS	T. Anderson, W. A. Christopher, S. J. Procter	1	3	1	1	0	0	Systeme und Anwendungen	1	1	0	2	1992	1996	<a href="https://homes.cs.washington.edu/~tom/nachos/">https://homes.cs.washington.edu/~tom/nachos/</a>
24	Multi2Sim	Universität Valencia, Northeastern University	1	0,1,2	0	1,2	0	0	GPU	2	0	0	2	2011	2013	<a href="http://www.multi2sim.org/">http://www.multi2sim.org/</a>
25	Sniper	Github	1	1,3	0	1,2	0	0	Speicher und Performance	2	1	0	1	2011	2024	<a href="https://snipersim.org/">https://snipersim.org/</a>
26	Little Man Computer (diverse Anbieter)	Stuart Madnick	3	4	1	0,1	0	0	Grundlagen und Theorien	0	0	0	2	1965	2025	Nur ein Bsp.: <a href="https://peterhigginson.co.uk/lmc/">https://peterhigginson.co.uk/lmc/</a>
27	Tinkercad Circuits	Autodesk	0	4	1	0	0	0	Hardware und Logik	0	0	0	2	2011	2025	<a href="https://www.tinkercad.com/circuits">https://www.tinkercad.com/circuits</a>
28	CircuitVerse	Github	0	4	1	0,1	0	0	Hardware und Logik	1	0	0	2	k.A.	2025	<a href="https://circuitverse.org/">https://circuitverse.org/</a>
29	Visual6502	B. Silverman, G. James, E. Spittles	0	4	0	2	0	0	Prozessoren und Architekturen	1	0	0	0	2009	2010	<a href="http://www.visual6502.org/">http://www.visual6502.org/</a>
30	Sim8085	Github	0	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	1	2018	2025	<a href="https://www.sim8085.com/">https://www.sim8085.com/</a>
31	DLX Simulator	Universität Salzburg	0	4	1	1	0	0	Prozessoren und Architekturen	1	0	1	0	k.A.	k.A.	<a href="https://lv.cosy.sbg.ac.at/digitale/dlxsim/">https://lv.cosy.sbg.ac.at/digitale/dlxsim/</a>
32	EduMIPS64	Github	3	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	1	2006	2025	<a href="https://edumips.org/">https://edumips.org/</a>
33	Venus	K. Vakil	0	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	1	2017	2017	<a href="https://github.com/kvakil/venus">https://github.com/kvakil/venus</a>
34	Verilator	Github	1	0,1	0	2	0	0	Hardware und Logik	1	0	0	2	1998	2025	<a href="https://www.veripool.org/verilator/">https://www.veripool.org/verilator/</a>
35	RISC-V Web Simulator	W. J. Song	0	4	1	1	0	0	Prozessoren und Architekturen	1	0	1	0	k.A.	k.A.	<a href="https://riscv.vercel.app/">https://riscv.vercel.app/</a>

Fortsetzung nächste Seite

ID	Name	Entwickler	Zugriff	OS	Abstraktion	Institution	Preis	Gamification	Cluster	Vorwissen	Zeit	Dokumentation	Bekanntheit	Veröffentlichung	Wartungsstand	Quelle
36	Spike	Github	1	4	0	1,2	0	0	Prozessoren und Architekturen	1	0	1	2	2019	2025	<a href="https://github.com/riscv-software-src/riscv-isa-sim">https://github.com/riscv-software-src/riscv-isa-sim</a>
37	BRISC-V	ASCSlab	0	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	1	2018	2021	<a href="https://ascslab.org/research/briscv/simulator/simulator.html">https://ascslab.org/research/briscv/simulator/simulator.html</a>
38	QtRVSim	Github	3	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	1	2022	2024	<a href="https://github.com/cvut/qtrvsim">https://github.com/cvut/qtrvsim</a>
39	CISC-simulator	Github	1	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	0	2018	2019	<a href="https://github.com/praveen1496/CISC-simulator">https://github.com/praveen1496/CISC-simulator</a>
40	CISC 6461	N. Capurso, A. Smith, J. Klein, A. Remily, E. Reynoso	1	4	1	1	0	0	Prozessoren und Architekturen	1	0	0	0	2014	2015	<a href="https://github.com/nickcapurso/CISC-Simulator-Group-Project-CSCI-6461">https://github.com/nickcapurso/CISC-Simulator-Group-Project-CSCI-6461</a>
41	Pipeline Simulator	Universität Michigan	0	4	1	1	0	0	Prozessoren und Architekturen	1	0	1	0	k.A.	k.A.	<a href="https://vhsts.eecs.umich.edu/370simulators/pipeline/simulator.html">https://vhsts.eecs.umich.edu/370simulators/pipeline/simulator.html</a>
42	simpipe	Github	1	4	1	1	0	0	Prozessoren und Architekturen	1	0	1	0	2020	2021	<a href="https://github.com/leondavi/simpipe">https://github.com/leondavi/simpipe</a>
43	Superscalar Processor Simulator	Github	1	4	1	1	0	0	Prozessoren und Architekturen	1	0	1	0	2019	2019	<a href="https://github.com/SutherlandDeeBristol/superscalar-processor-simulator/commits/master/?after=d69ab924e35355ac3583e646674409e48aef9f0+34">https://github.com/SutherlandDeeBristol/superscalar-processor-simulator/commits/master/?after=d69ab924e35355ac3583e646674409e48aef9f0+34</a>
44	RISC-V Simulator	J. Jaros, M. Majer, J. Horky, J. Vavra	0	4	0	1,2	0	0	Prozessoren und Architekturen	1	0	0	0	2024	2024	<a href="https://sc-nas.fit.vutbr.cz:11443/">https://sc-nas.fit.vutbr.cz:11443/</a>
45	Superscalar-CPU-Simulator	Github	1	4	1	1	0	0	Prozessoren und Architekturen	1	0	1	0	2018	2019	<a href="https://github.com/Charana123/Superscalar-CPU-Simulator/commits/master/">https://github.com/Charana123/Superscalar-CPU-Simulator/commits/master/</a>
46	SESC	IACOMA-Gruppe	1	0	0	1,2	0	0	Prozessoren und Architekturen	1	0	0	2	2005	2005	<a href="https://sesc.sourceforge.net/">https://sesc.sourceforge.net/</a>
47	Logigator	Logigator GmbH	0	4	1	0	1	0	Hardware und Logik	0	0	0	2	k.A.	k.A.	<a href="https://logigator.com/de">https://logigator.com/de</a>
48	Digital Logic Sim	S. Lague	1	0,1,2	1	0	0	0	Hardware und Logik	0	0	0	1	2020	2025	<a href="https://digital-logic-sim.de.softonic.com/#google_vignette">https://digital-logic-sim.de.softonic.com/#google_vignette</a>

Fortsetzung nächste Seite

ID	Name	Entwickler	Zugriff	OS	Abstraktion	Institution	Preis	Gamification	Cluster	Vorwissen	Zeit	Dokumentation	Bekanntheit	Veröffentlichung	Wartungsstand	Quelle
49	Digital	H. Neemann	1	0,1,2	1	1	0	0	Hardware und Logik	1	0	0	1	2020	2025	<a href="https://github.com/hneemann/Digital">https://github.com/hneemann/Digital</a>
50	EDA Playground	Duolos	0	4	1	1	0	0	Hardware und Logik	1	0	0	1	2013	2025	<a href="https://www.edaplayground.com/">https://www.edaplayground.com/</a>
51	IEEE-754 Floating Point Converter	T. H. Schmidt	0	4	0	1	0	0	Grundlagen und Theorien	0	0	0	0	k.A.	k.A.	<a href="https://www.h-schmidt.net/FloatConverter/IEEE754.html">https://www.h-schmidt.net/FloatConverter/IEEE754.html</a>
52	BinaryConvert	k.A.en	0	4	0	1	0	0	Grundlagen und Theorien	0	0	0	0	k.A.	k.A.	<a href="https://www.binaryconvert.com/">https://www.binaryconvert.com/</a>
53	GPGPU-Sim	T. Aamodt	1	0	0	1,2	0	0	GPU	1	1	0	2	2007	2025	<a href="https://github.com/gpgpu-sim/gpgpu-sim_distribution">https://github.com/gpgpu-sim/gpgpu-sim_distribution</a>
54	ESESC	K. Ardestani, R. Renau	1	0	0	1,2	0	0	Grundlagen und Theorien	2	1	0	2	2013	2021	<a href="http://masc.soe.ucsc.edu/esesc/">http://masc.soe.ucsc.edu/esesc/</a>
55	CACTI	The Cacti Group	1	0,1,2	0	1,2	0	0	Monitoring	1	0	0	2	2017	2025	<a href="https://www.cacti.net">https://www.cacti.net</a>
56	HotSpot	University of Virginia	1	4	0	1,2	0	0	Speicher und Performance	1	0	0	2	2021	2022	<a href="https://github.com/uva/hotspot/HotSpot">https://github.com/uva/hotspot/HotSpot</a>
57	SimScale	SimScale GmH	0	4	0	1,2	1	0	Speicher und Performance	1	0	0	2	2013	2025	<a href="https://www.simscale.com/">https://www.simscale.com/</a>

Ende der Tabelle

---

## Quellenverzeichnis

---

- [1] D. Burdinski, „Lehrvideos und virtuelle Lernumgebungen in der Studieneingangsphase: Anforderungen und Wirkungen im Grenzbereich Schule, Hochschule und Gesellschaft,“ in *Digitale Kulturen der Lehre entwickeln*, Perspektiven der Hochschuldidaktik, 2024, S. 369–392 (siehe S. 1).
- [2] Joachim Herz Stiftung, *MINT Nachwuchsbarometer 2024*, 2024. Adresse: <https://www.acatech.de/publikation/mint-nachwuchsbarometer-2024/> (besucht am 09. 09. 2025) (siehe S. 1).
- [3] N. Grober u. a., „The Championship Simulator: Architectural Simulation for Education and Competition,“ S. 1–10, 2022 (siehe S. 1).
- [4] O. Zeichner, „Using Simulations to Improve Achievements and Motivation in ICT Studies,“ *School Educational Technology*, Jg. 16, S. 11–24, 2020 (siehe S. 1).
- [5] P. W. C. Prasad, A. Alsadoon, A. Beg und A. Chan, „Using Simulators for Teaching Computer Organization and Architecture,“ *Computer Applications in Engineering Education*, Jg. 24, Nr. 2, S. 215–224, 2015 (siehe S. 1).
- [6] M. Besim und P. Alston, „Understanding Computer Architecture with Visual Simulations: What Educational Value?“ In *Advances in Intelligent and Soft Computing*, Ser. International Workshop on Evidence-Based Technology Enhanced Learning, Bd. 152, 2012, S. 1–9 (siehe S. 1).
- [7] R. Schlag und M. Sailer, „Gamifizierung Synchroner Lernaktivitäten in Der Hochschullehre - Ein Systematischer Literaturüberblick,“ 38, S. 451–468, 2021. Adresse: 10.3278/HSL2138W (besucht am 06. 05. 2025) (siehe S. 1, 23).
- [8] J. F. Maxnuck Soares, L. T. M. Raunheite und T. Kurihara, „The use of MARIE CPU Simulator in Computer Architecture Course: A Case Study of student’s perception of learning and performance,“ *Systemics, Cybernetics, Informatics*, Jg. 14, Nr. 7, S. 6–13, 2016 (siehe S. 1).

- [9] R. Cortinovic, M. A. Tamer, D. Goyal und F. C. Luiz, „Further Evaluations of a Didactic CPU Visual Simulator (CPUVSIM),“ *35th Annual Workshop - Psychology of Programming Interest Group*, S. 69–76, Sep. 2024 (siehe S. 1, 52).
- [10] L. Kornelsen, U. Lucke und D. Tavangarian, „Expedition in das Datenreich: Exploratives Erlernen von Internetdiensten,“ 2005 (siehe S. 2, 17).
- [11] M. Sailer und L. Homner, „The Gamification of Learning: a Meta-analysis,“ *Educational Psychology Review*, Jg. 32, S. 77–112, 2020 (siehe S. 5).
- [12] C. Baah, I. Govender und R. Subramaniam, „Enhancing Learning Engagement: A Study on Gamification’s Influence on Motivation and Cognitive Load,“ *Education Sciences*, Jg. 14, Nr. 1115, S. 1–18, 2024 (siehe S. 5).
- [13] R. Ferguson, L.-A. Perryman und S. J. Ball, „The Importance of Offline Options for Online Learners,“ *Interactive Media in Education*, Jg. 16, S. 1–13, 2024 (siehe S. 6).
- [14] S. Sharma, A. K. Sood, P. S. Darius, E. Gundabttini, S. Darius Gnanaraj und A. Joseph Jeyapaul, „A Study on the Online-Offline and Blended Learning Methods,“ *Institution of Engineers*, Jg. 103, S. 1373–1382, 2022 (siehe S. 6).
- [15] K. P. White und R. G. Ingalls, „Introduction to Simulation,“ *Proceedings of the 2009 Winter Simulation Conference*, S. 12–23, 2009 (siehe S. 10).
- [16] C. M. Banks, „What Is Modeling and Simulation?“ In *Principles of Modeling and Simulation: A Multidisciplinary Approach*, 2008, S. 3–24 (siehe S. 10).
- [17] J. M. Duran, „What is a Simulation Model?“ *Minds & Machines*, Jg. 30, S. 301–323, 2020 (siehe S. 10).
- [18] I. McGregor, „The Relationship between Simulation and Emulation,“ *Proceedings of the 2002 Winter Simulation Conference*, S. 1683–1688, 2002 (siehe S. 10).
- [19] D. Müller, „Entwicklung rechnergestützter Simulatoren aus der Perspektive eines erfahrungsbezogenen Lernkonzepts,“ in *IT-gestützte Facharbeit - Gestaltungsorientierte Berufsbildung*, 2020 (siehe S. 10).
- [20] S. Nyström, „Teaching with simulators in vocational education and training – From a storing place to a new colleague,“ *Teaching and Teacher Education*, Jg. 138, S. 1–7, 2024 (siehe S. 10, 51).
- [21] M. Kerres, *Mediendidaktik: Konzeption und Entwicklung digitaler Lernangebote*. 2018 (siehe S. 11).
- [22] P. E. Sanderson, „E-Learning: Strategies for delivering knowledge in the digital age,“ *Internet and Higher Education*, Jg. 5, S. 185–188, 2002 (siehe S. 11).

- [23] J. Magenheimer und S. Schubert, „Blended Learning im Informatikstudium,“ *DBLP*, S. 75–79, Jan. 2003 (siehe S. 11).
- [24] R. D. Balaji, F. Al-Mahri und R. Malathi, „A perspective study on content management in e-learning and m-learning,“ S. 1–7, 2016 (siehe S. 11).
- [25] S. Basak Kumar, M. Wotto und P. Belanger, „E-learning, M-learning and D-learning: Conceptual definition and comparative analysis,“ *E-learning and Digital Media*, Jg. 15, S. 191–216, 2018 (siehe S. 11).
- [26] J. Traxler, „Defining Mobile Learning,“ *ADIS International Conference Mobile Learning 2005*, S. 261–266, 2005 (siehe S. 11).
- [27] J. Pfeiffer, „Simulationsumgebungen als didaktische Instrumente,“ Deutsch, Masterarbeit, TU Wien, Nov. 2008. (besucht am 06. 10. 2025) (siehe S. 11, 13, 15).
- [28] S. Seufert, *Schulleitertagung: Social Media und Web 2.0 als Instrumente des Blended Learning*, 2014. Adresse: [https://www.scil.ch/schulleitertagung-social-media-und-web-2-0-als-instrumente-des-blended-learning/?utm\\_source=chatgpt.com](https://www.scil.ch/schulleitertagung-social-media-und-web-2-0-als-instrumente-des-blended-learning/?utm_source=chatgpt.com) (besucht am 14. 09. 2025) (siehe S. 11, 23).
- [29] News Aktuell GmbH, *E-Learning 2025: Drei entscheidende Trends für die Weiterbildung in Unternehmen*, 2025. Adresse: <https://app.handelsblatt.com/adv/presseportal/thinkmedia-gmbh-e-learning-2025-drei-entscheidende-trends-fuer-die-weiterbildung-in-unternehmen/30313616.html> (besucht am 14. 09. 2025) (siehe S. 11, 23).
- [30] L. Yuan und S. Powell, „MOOCs and Open Education: Implications for Higher Education,“ *JISC CETIS*, 2013 (siehe S. 11, 22).
- [31] T. R. Liyanagunawardena, A. A. Adamas und S. A. Williams, „MOOCs: A systematic study of the published literature 2008-2012,“ *The International Review of Research in Open and Distributed Learning*, Jg. 14, S. 202–227, 2013 (siehe S. 11).
- [32] D. Wiley und J. Hilton, „Defining OER-Enabled Pedagogy,“ *International Review of Research in Open and Distributed Learning*, Jg. 19, Nr. 4, S. 134–147, 2018 (siehe S. 11).
- [33] F. Celik und M. H. Baturay, „Technology and innovation in shaping the future of education,“ *Smart Learning Environment*, Jg. 11, Nr. 54, S. 1–6, 2024 (siehe S. 12).
- [34] A. J. A. Alnagrat, R. C. Ismail, S. Z. S. Idrus und R. M. A. Alfaqi, „A Review of Extended Reality (XR) Technologies in the Future of Human Education: Current Trend and Future Opportunity,“ *Journal of Human Centered Technology*, Jg. 1, S. 81–96, 2022 (siehe S. 12).

- [35] A. N. K. Chen, „Information systems research of immersive technologies – virtual reality, augmented reality, and mixed reality,“ *Journal of Information Technology Case and Application Research*, Jg. 26, S. 256–263, 2024 (siehe S. 12).
- [36] Z. Izouaouen, N. Kharmoum und S. Ziti, „Education Enhanced: Impact of Immersive Technologies on Teaching and Learning Outcomes,“ *2025 International Conference on Circuit, Systems and Communication (ICCSC)*, S. 1–6, 2025 (siehe S. 12).
- [37] J. Xiao, X. Li und L. Wang, „Applying Learning Analytics to Assess Learning Effect by Using Mobile Learning Support System in U-Learning Environment,“ *2019 10th International Conference on Information Technology in Medicine and Education (ITME)*, S. 294–298, 2019 (siehe S. 12).
- [38] K. Achuthan u. a., „The VALUE @ Amrita Virtual Labs Project: Using Web Technology to Provide Virtual Laboratory Access to Students,“ *2011 IEEE Global Humanitarian Technology Conference*, S. 117–121, 2011 (siehe S. 12).
- [39] M. Savin-Baden, „Understanding how to use problem-based learning effectively in remote and virtual labs,“ *2012 9th International Conference on Remote Engineering and Virtual Instrumentation (REV)*, S. 1–5, 2012 (siehe S. 12).
- [40] S. A. Triantafyllou, C. Georgiadis und T. Sapounidis, „Gamification in education and training: A literature review,“ *International Review of Education*, Jg. 71, 485–517fi, 2025 (siehe S. 13).
- [41] S. Deterding, R. Khaled, L. Nacke und D. Dixon, „Gamification: Toward a Definition,“ *CHI 2011 Gamification Workshop Proceedings*, S. 1–4, 2011 (siehe S. 13).
- [42] H. M. Niegemann, *Kompendium Multimediales Lernen*. Berlin: Springer, 2008 (siehe S. 13, 20, 21, 23).
- [43] J. Hamari, J. Koivisto und H. Sarsa, „Does Gamification Work? - A Literature Review of Empirical Studies on Gamification,“ *2014 47th Hawaii International Conference on System Sciences (HICSS)*, 2014. Adresse: <https://www.computer.org/csdl/proceedings-article/hicss/2014/2504d025/120mNzE54xe> (besucht am 22. 09. 2025) (siehe S. 13).
- [44] S.-Y. Chong, F.-F. Chua und T.-Y. Lim, „MVR-CLS: An Automated Approach for Effective Classification of Microlearning Video Resources,“ *2022 International Conference on Advanced Learning Technologie*, S. 74–76, 2022 (siehe S. 13).

- [45] L. Zhao und H. Wang, „Research on Adaptive Learning System Based on Three Core Modules,“ *10th International Conference on Information Technology in Medicine and Education (ITME)*, S. 447–452, 2019 (siehe S. 13).
- [46] J. F. Pane, E. D. Steiner, M. D. Baird, L. S. Hamilton und J. D. Pane, „Informing Progress,“ 2017 (siehe S. 13).
- [47] M. Gunawardena, P. Bishop und K. Aviruppola, „Personalized learning: The simple, the complicated, the complex and the chaotic,“ *Teaching and Teacher Education*, Jg. 139, S. 1–11, 2024 (siehe S. 13).
- [48] C. Walkington und M. L. Bernacki, „Appraising research on personalized learning: Definitions, theoretical alignment, advancements, and future directions,“ *Journal of Research on Technology in Education*, Jg. 52, Nr. 3, S. 235–252, 2020 (siehe S. 13).
- [49] M. Laal und S. M. Ghodsi, „Benefits of collaborative learning,“ *Procedia - Social and Behavioral Sciences*, Jg. 31, S. 486–490, 2021 (siehe S. 13).
- [50] B. Fürstenau, *Lehr-Lern-Theorien : Behaviorismus, Kognitivismus, Konstruktivismus: Lernen und Expertise verstehen und fördern*. W. Bertelsmann Verlag, 2019 (siehe S. 13–15, 17, 18).
- [51] G. H. Bower und E. R. Hilgard, *Theorie des Lernens*. 1984 (siehe S. 14).
- [52] R. E. Mayer, „Multimedia Learning,“ *The Psychology of Learning and Motivation*, Jg. 41, S. 85–139, 2001 (siehe S. 15).
- [53] A. Paivia und J. M. Clark, „Dual coding theory and education,“ *Pathways to literacy achievement for high poverty children*, Jg. 1, S. 149–210, 2006 (siehe S. 15).
- [54] R. E. Mayer, *Mayer’s 12 Principles of Multimedia Learning*. Adresse: <https://www.digitallearninginstitute.com/blog/mayers-principles-multimedia-learning/> (besucht am 23.09.2025) (siehe S. 15).
- [55] H. Bergsteiner, G. C. Avery und R. Neumann, „Kolb’s experiential learning model: critique from a modelling perspective,“ *Studies in Continuing Education*, Jg. 32, Nr. 1, S. 29–46, 2010 (siehe S. 15).
- [56] M. McCarthy, „Experiential Learning Theory: From Theory To Practice,“ *Journal of Business & Economics Research (JBER)*, Jg. 8, Nr. 5, 2010 (siehe S. 16).
- [57] S. McLeod, *Kolb’s Learning Styles and Experiential Learning Cycle*, 2025. Adresse: <https://www.simplypsychology.org/learning-kolb.html> (besucht am 23.09.2025) (siehe S. 16).



- [58] R. L. Reyes, K. P. Isleta, J. D. Regala und D. M. R. Bialba, „Enhancing experiential science learning with virtual labs: A narrative account of merits, challenges, and implementation strategies,“ *Journal of Computer Assisted Learning*, Jg. 40, Nr. 6, S. 2399–3504, 2024 (siehe S. 16).
- [59] H. Bazie, B. Lemma, A. Workneh und A. Estifanos, „The Effect of Virtual Laboratories on the Academic Achievement of Undergraduate Chemistry Students: Quasi-Experimental Study,“ *JMIR Formative Research*, Jg. 8, Nr. 1, 2024 (siehe S. 16).
- [60] R. S. Grabinger und J. C. Dunlap, „Rich environments for active learning: a definition,“ *Research in Learning Technology*, Jg. 3, Nr. 2, S. 5–34, 2016 (siehe S. 16).
- [61] U. Lucke, K. Nölting und D. Tavangarian, „Strukturierte Lehr- und Lernmodelle für die Ausbildung im Fachgebiet Technische Informatik,“ 3, S. 140–147, 2005 (siehe S. 17).
- [62] C. Engelhardt-Nowitzki, *Einsatz von Simulationswerkzeugen in der Lehre am Beispiel von ARIS*. Springer, 2006 (siehe S. 17).
- [63] G. Siemens, „Connectivism: A learning theory for the digital age,“ *International Journal of Instructional Technology and Distance Learning*, Jg. 2, Nr. 1, S. 3–10, 2005 (siehe S. 17).
- [64] S. Downes, „An introduction to connective knowledge,“ *Media, Knowledge & Education: Exploring new Spaces, Relations and Dynamics in Digital Media Ecologies*, S. 77–102, 2008 (siehe S. 17).
- [65] F. Abbas, „The theory of connectivism: can it explain and guide learning in the digital age?“, *Journal of higher education theory and practice*, Jg. 15, Nr. 5, S. 11–26, 2015 (siehe S. 17).
- [66] A. G. Picciano, „Theories and frameworks for online education,“ *A guide to administering distance learning*, Jg. 21, Nr. 3, S. 166–190, 2021 (siehe S. 18).
- [67] M. Liu, G. Zhao, Z. Zhong, J. Ma und W. Wang, „Theoretical Foundations for Blended Learning,“ in *Handbook of Educational Reform Through Blended Learning*, 2024, S. 1–44 (siehe S. 18).
- [68] I. Cayetano, *Die Geschichte des E-Learnings - Ramellis Bücherrad*, Mai 2022. Adresse: <https://www.fes.de/digitales-lernen/die-geschichte-des-e-learnings-ramellis-buecherrad> (besucht am 09.11.2025) (siehe S. 20).
- [69] L. T. Benjamin, „A History of Teaching Machines,“ *American Psychologist*, Jg. 43, Nr. 9, S. 703–712, Sep. 1988 (siehe S. 20).

- [70] B. F. Skinner, „Teaching Machines,“ *Science*, Jg. 128, Nr. 3330, S. 969–977, Okt. 1958 (siehe S. 20).
- [71] E. Bruillard, „Teaching Machiens,“ in *Encyclopedia of Education and Information Technologies*, Springer, 2020, S. 1669–1672 (siehe S. 20).
- [72] N. A. Crowder, „On the Differences between Linear and Intrinsic Programing,“ *The Phi Delta Kappan*, 252. Ser., Jg. 44, Nr. 6, S. 250–254, 1963 (siehe S. 20).
- [73] K. Schönfeld, *Computerbasiertes Lernen - eine Broschüre zum Projekt „Blended Learning in KMU“*, 2006 (siehe S. 20).
- [74] T. O’Shea und J. Self, *Lernen und Lehren mit Computern: Künstliche Intelligenz im Unterricht*. 1986 (siehe S. 20).
- [75] Internet Systems Consortium, *Internet Domain Survey*, 2005. Adresse: <http://www.isc.org/index.pl?ops/ds/host-count-history.php> (besucht am 12. 09. 2025) (siehe S. 21).
- [76] Statista, *Anteil der Internetnutzer in Deutschland in den Jahren 1997 bis 2024*, Sep. 2024. Adresse: <https://de.statista.com/statistik/daten/studie/36009/umfrage/anteil-der-internetnutzer-in-deutschland-seit-1997/> (besucht am 12. 09. 2025) (siehe S. 21).
- [77] Schulen ans Netz e.V., *Schulen ans Netz e.V. - Kompetenz in Medien und Bildung*. Adresse: <http://www.schulen-ans-netz.de/> (besucht am 12. 09. 2025) (siehe S. 21).
- [78] M. Köpcke, *Internet für alle: Gründung der Initiative „Schulen ans Netz“*, Apr. 2016. Adresse: <https://www.deutschlandfunk.de/internet-fuer-alle-gruendung-der-initiative-schulen-ans-netz-100.html> (besucht am 12. 09. 2024) (siehe S. 21).
- [79] P. S. Gallagher, „Assessing SCORM 2004 for its affordances in facilitating a simulation as a pedagogical model,“ Dissertation, George Mason University, Fairfax, VA, Okt. 2007 (siehe S. 22).
- [80] UNESCO, *Guidelines for open educational resources (OER) in higher education*. 2011 (siehe S. 22).
- [81] R. Flühler, „Open Educational Resources in einer Open Pedagogy,“ *Bildung, Praxistransfer und Kooperation*, S. 193–208, 2024 (siehe S. 22).
- [82] L. Pappano, *The Year of the MOOC*, 2012. Adresse: <https://www.nytimes.com/2012/11/04/education/edlife/massive-open-online-courses-are-multiplying-at-a-rapid-pace.html> (besucht am 13. 09. 2025) (siehe S. 22).

- [83] H. Khalil und M. Ebner, „MOOCs Completion Rates and Possible Methods to Improve Retention - A Literature Review,“ *World Conference on Educational Multimedia, Hypermedia and Telecommunications*, S. 1236–1244, 2014 (siehe S. 22).
- [84] M. Sharples, J. Taylor und G. N. Vavoula, „A Theory of Learning for the Mobile Age,“ in *Medienbildung in neuen Kulturräumen*, 2010, S. 87–99 (siehe S. 22).
- [85] Statista, *Absatz von Smartphones weltweit in den Jahren 2009 bis 2024*, Feb. 2025. Adresse: <https://de.statista.com/statistik/daten/studie/173049/umfrage/weltweiter-absatz-von-smartphones-seit-2009/> (besucht am 13.09.2025) (siehe S. 22).
- [86] T. Hug und N. Friesen, „Outline of a Microlearning Agenda,“ in *Didactics of microlearning*, 2007, S. 15–31 (siehe S. 23).
- [87] I. Buchem und H. Hamelmann, „Microlearning: a strategy for ongoing professional development,“ *eLearning Papers*, Jg. 21, Nr. 7, 2010 (siehe S. 23).
- [88] I. Katsaris und N. Vidakis, „Adaptive e-learning systems through learning styles: A review of the literature,“ *Advances in Mobile Learning Educational Research*, 2021 (siehe S. 23).
- [89] A. Harry, „Role of AI in Education,“ *Injuruty: Interdisciplinary Journal and Humanity*, Jg. 2, Nr. 3, S. 260–268, 2023 (siehe S. 23).
- [90] X. Zhai u. a., „A Review of Artificial Intelligence (AI) in Education from 2010 to 2020,“ *Complexity*, S. 1–18, 2021 (siehe S. 23).
- [91] D. Rocha Bicalho, M. Nunes Piedade und J. Filipe de Lacerda Matos, „The Use of Immersive Virtual Reality in Educational Practices in Higher Education: A Systematic Review,“ *International Symposium on Computers in Education (SIIE)*, S. 1–5, 2023 (siehe S. 23).
- [92] V. Anatol'evna Kastornova, O. Aleksandrovich Kozlov, I. Shamilevich Mukhametzianov, V. Pavlovich Poliakov, I. Veniaminovna Robert und T. Shikhgasanovna Shikh nabieva, „International Experience of Digital Technologies Applying in Secondary Education Organizations Activities,“ *International Conference on Technology Enhanced Learning in Higher Education (TELE)*, 2022 (siehe S. 23).
- [93] J. Radianti, T. A. Majchrzak, J. Fromm und I. Wohlgenannt, „A systematic review of immersive virtual reality applications for higher education: Design elements, lessons learned, and research agenda,“ *Computers & Education*, Jg. 147, S. 1–29, 2020 (siehe S. 23).
- [94] C. Hodges, S. Moore, B. Lockee, T. Trust und A. Bond, „Torrey and Aaron Bond,“ *Educause review*, Jg. 20, Nr. 1, Mai 2020 (siehe S. 24).

- [95] X. Zhai, „ChatGPT for next generation science learning,“ *XRDS: Crossroads, The ACM Magazine for Students*, Jg. 29, S. 42–46, 2023 (siehe S. 24).
- [96] A. Cockrill, „From Learning Management Systems to Learning Experience Platforms: Do they keep what they promise? Reflections on a rapidly changing learning environment,“ *Cardiff Metropolitan University*, Jg. 10, 2021 (siehe S. 24).
- [97] D. Ifenthaler und J. Yin-Kim Yau, „Utilising learning analytics to support study success in higher education: a systematic review,“ *Education Tech Research Dev*, Jg. 68, S. 1961–1990, 2020 (siehe S. 24).
- [98] J. J. Gish-Lieberman, A. Tawfik und J. Gatewood, „Micro-Credentials and Badges in Education: a Historical Overview,“ *TechTrends*, Jg. 65, Nr. 1, S. 5–7, 2021 (siehe S. 24).
- [99] J. L. Hennessy und D. A. Patterson, *Computer architecture: A Quantitative Approach*. 2011 (siehe S. 25–27).
- [100] J. D. Dumas II, *Computer Architecture*, 1. Aufl. 2006 (siehe S. 25).
- [101] B. R. Rau und J. A. Fischer, „Instruction-Level Parallel Processing: History, Overview and Perspective,“ *Instruction-Level Parallelism: A Special Issue of The Journal of Supercomputing*, S. 9–50, 2011 (siehe S. 25).
- [102] X. Gao, L. Huang, J. Jiang und F. Qi, „CSPM: A Coordinated Software Prefetching Mechanism For Multi-Level Caches,“ *The 7th International Conference on Computer and Communication Systems*, S. 86–91, 2022 (siehe S. 26).
- [103] J. L. Hennessy und D. A. Patterson, *A New Golden Age for Computer Architecture*, Jan. 2019. Adresse: <https://cacm.acm.org/research/a-new-golden-age-for-computer-architecture/> (besucht am 29.09.2025) (siehe S. 26).
- [104] J. Shalf, „The new landscape of parallel computer architecture,“ *Journal of Physics*, Jg. 78, S. 1–16, 2007 (siehe S. 26).
- [105] J. Parkhurst, J. Darringer und B. Grundmann, „From Single Core to Multi-Core: Preparing for a new exponential,“ *IEEE/ACM international conference on Computer-aided design*, S. 67–72, 2006 (siehe S. 26).
- [106] S. Kanev, J. P. Darago und K. Hazelwood, „Profiling a warehouse-scale computer,“ *Proceedings of the 42nd annual international symposium on computer architecture*, S. 158–169, 2015 (siehe S. 27).
- [107] J. Mars, L. Tang und R. Hundt, „Heterogeneity in “Homogeneous” Warehouse-Scale Computers: A Performance Opportunity,“ *IEEE COMPUTER ARCHITECTURE LETTERS*, Jg. 10, Nr. 2, S. 29–32, 2011 (siehe S. 27).

- [108] J. L. Hennessy und D. A. Patterson, *Computer Architecture: A Quantitative Approach*. 2019 (siehe S. 27).
- [109] G. J. Israel und M. A. Basari M., „High Performance Instruction-Data Level Parallelism based Instruction Set Architecture in RISC-V,“ *International Conference on Information and Communication Technology (CICT)*, S. 1–6, 2024 (siehe S. 27).
- [110] T. N. Rahman, N. Khan und I. Zaman, „Redefining Computing: Rise of ARM from consumer to Cloud for energy efficiency,“ *World Journal of Advanced Research and Reviews*, Jg. 21, Nr. 1, S. 817–835, 2024 (siehe S. 27).
- [111] P. Hübner, A. Hu, I. Peng und S. Markidis, „Apple vs. Oranges: Evaluating the Apple Silicon M-Series SoCs for HPC Performance and Efficiency,“ *IEEE International Parallel and Distributed Processing Symposium Workshops*, S. 1–15, 2025 (siehe S. 27).
- [112] D. Suarez, F. Almeida und V. Blanco, „Comprehensive analysis of energy efficiency and performance of ARM and RISC-V SoCs,“ *The Journal of Supercomputing*, Jg. 80, S. 12 771–12 789, 2024 (siehe S. 27).
- [113] X. Wang, M. Magno, L. Cavigelli und L. Benini, „FANN-on-MCU: An Open-Source Toolkit for Energy-Efficient Neural Network Inference at the Edge of the Internet of Things,“ *IEEE Internet of Things Journal*, Jg. 7, Nr. 6, S. 4403–4417, 2020 (siehe S. 27).
- [114] IBM, *Was ist ein KI-Beschleuniger?* Dez. 2024. Adresse: <https://www.ibm.com/de-de/think/topics/ai-accelerator> (besucht am 24. 09. 2025) (siehe S. 27).
- [115] K. Richsrdson und D. Partida, *Die 10 führenden KI-Hardware- und Chiphersteller im Jahr 2025*, März 2025. Adresse: <https://www.computerweekly.com/de/tipp/Top-8-Unternehmen-fuer-KI-Hardware> (besucht am 24. 09. 2025) (siehe S. 27).
- [116] C. D. Schuman u. a., „A survey of neuromorphic computing and neural networks in hardware,“ S. 1–88, 2017 (siehe S. 28).
- [117] J. Preskill, „Quantum Computing in the NISQ era and beyond,“ *Quantum*, Jg. 2, 2018 (siehe S. 28).
- [118] J. Abbadia, *Conference Paper vs. Journal Paper: Learn the difference*, Nov. 2022. Adresse: <https://mindthegraph.com/blog/conference-paper/> (besucht am 25. 09. 2025) (siehe S. 30).
- [119] M.-L. Tremblay, J.-J. Rethans und D. Diana, „Task Complexity and Cognitive Load in Simulation- based Education,“ *Medical Education*, Jg. 57, Nr. 2, S. 161–169, 2023 (siehe S. 34).

- [120] F. A. Haji, J. J. H. Cheung, N. Woods, G. Regehr, S. de Ribaupierre und A. Dubrowski, „Thrive or overload? The effect of task complexity on novices’ simulation-based learning,“ *Medical Education*, Jg. 50, Nr. 9, S. 955–968, 2016 (siehe S. 34).
- [121] G. Reedy, „Using Cognitive Load Theory to Inform Simulation Design and Practice,“ *Clinical Simulation in Nursing*, Jg. 11, Nr. 8, S. 355–360, 2015 (siehe S. 34).
- [122] D. Meier, S. L. Thomsen und M. Kroher, „Die Bedeutung der Inflation für die wirtschaftliche Situation von Studierenden in Deutschland im Zeitraum 2021 bis 2024: Eine Abschätzung,“ *DZHW*, 2023 (siehe S. 36).
- [123] T. von Stuckrad, *Hochschulfinanzierung*. Adresse: <https://www.hrk.de/themen/hochschulsystem/hochschulfinanzierung/> (besucht am 29.09.2025) (siehe S. 36).
- [124] Y. Xu, J. Sun und J. Peng, „Present and Future Trends of Virtual Simulation in Education: A Bibliometric Analysis,“ *Education for Information*, S. 1–25, 2025 (siehe S. 51).
- [125] C. Kefalis, C. Skordoulis und A. Drigas, „Digital Simulations in STEM Education: Insights from Recent Empirical Studies, a Systematic Review,“ *Encyclopedia*, Jg. 5, Nr. 10, S. 1–18, 2025 (siehe S. 51).
- [126] M. Costabile, D. Birbeck und C. Aitchison, „Using simulations to meld didactic and constructivist teaching methods in complex second year STEM courses,“ *International Journal of Science Education*, Jg. 47, Nr. 2, S. 173–190, 2025 (siehe S. 51).