

## K THU T VI X LÝ

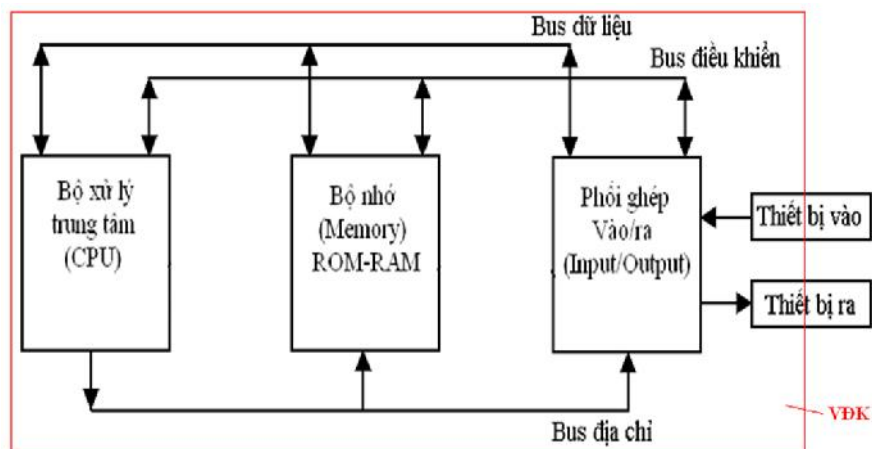
### Chương 6. VI I U KHI N 8051

1. C u trúc t ng quát c a m t vi i u khi n.
2. Vi i u khi n 8051
3. B m/ nh th i trong 8051
4. C ng n i ti p (UART) trong 8051
5. Ho t ng ng t trong 8051

1

### 6.1 C u trúc t ng quát c a m t vi i u khi n.

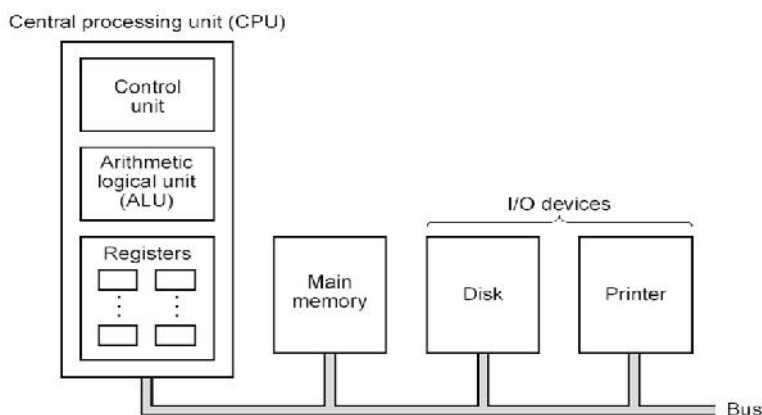
❖ C u trúc bên trong c a vi i u khi n



2

## 6.1 Cấu trúc tổng quát của máy tính hiện đại.

### ❖ Kiến trúc von-Neumann



3

## 6.1 Cấu trúc tổng quát của máy tính hiện đại.

### ❖ Kiến trúc von-Neumann

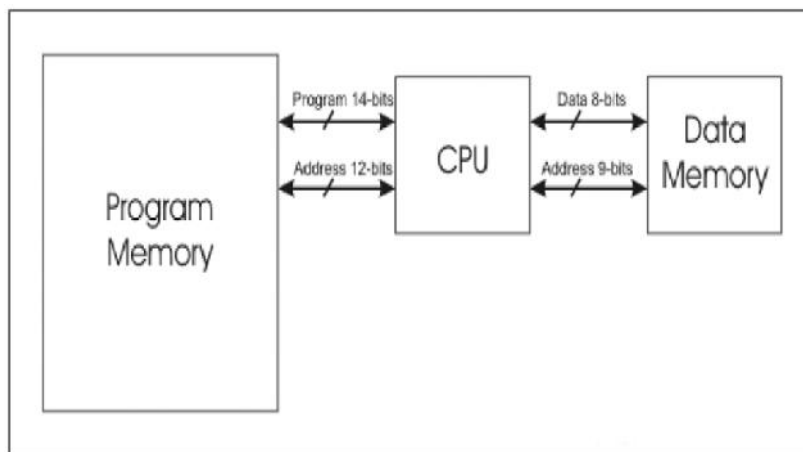
- ✓ Lưu và dữ liệu chỉ lưu trữ trong bộ nhớ chia sẻ;
- ✓ Bộ nhớ được ánh xạ theo vùng, không phụ thuộc vào nội dung nó lưu trữ;
- ✓ Các lệnh và dữ liệu chung trình thực thi hiện tại.

### ❖ Kiến trúc von-Neumann thường được sử dụng trong các hệ vi xử lý hiện đại (như máy tính PC)

4

## 6.1 Cấu trúc tổng quát của máy vi tính hiện.

### ❖ Kiến trúc Harvard



5

## 6.1 Cấu trúc tổng quát của máy vi tính hiện.

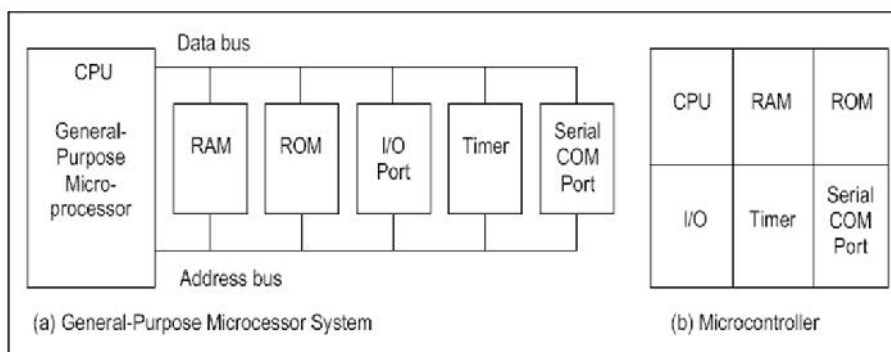
### ❖ Kiến trúc Harvard

- Bộ nhớ được chia thành 2 phần:
    - ✓ Bộ nhớ lưu mã chương trình
    - ✓ Bộ nhớ lưu dữ liệu
  - CPU sử dụng 2 hệ thống bus giao tiếp với bộ nhớ:
    - ✓ Bus A, D và C cho bộ nhớ chương trình
    - ✓ Bus A, D và C cho bộ nhớ dữ liệu
  - Kiến trúc Harvard nhanh hơn kiến trúc von-Neumann do bộ thông tin của bus lớn hơn
- ❖ Các vi tính hiện tại thường sử dụng Kiến trúc Harvard.

6

## 6.1 Cấu trúc tổng quát của máy vi tính khi cần.

- ❖ Sự khác nhau giữa hai hệ thống vi xử lý công dụng chung và máy vi tính



7

## 6.1 Cấu trúc tổng quát của máy vi tính khi cần.

- ❖ Một số sản phẩm của hai hệ thống những sản phẩm và ứng dụng

| Thiết bị nội thất gia đình | Văn phòng            | ô tô                       |
|----------------------------|----------------------|----------------------------|
| Đồ điện trong nhà          | Điện thoại           | Máy tính hành trình        |
| Máy đàm thoại              | Máy tính             | Điều khiển động cơ         |
| Máy điện thoại             | Các hệ thống an toàn | Túi đệm khí                |
| Các hệ thống an toàn       | Máy Fax              | Thiết bị ABS               |
| Các bộ mở cửa ga-ra xe     | Lò vi sóng           | Đo lường                   |
| Máy trả lời                | Máy sao chụp         | Hệ thống bảo mật           |
| Máy Fax                    | Máy in laser         | Điều khiển truyền tin      |
| Máy tính gia đình          | Máy in màu           | Giải trí                   |
| Tivi                       | Máy nhắn tin         | Điều hoà nhiệt độ          |
| Truyền hình cáp            |                      | Điện thoại tổ ong          |
| VCR                        |                      | Mở cửa không cần chìa khoá |
| Máy quay camera            |                      |                            |
| Điều khiển từ xa           |                      |                            |
| Trò chơi điện tử           |                      |                            |
| Điện thoại tổ ong          |                      |                            |

8

## 6.2 Vi i u khi n 8051

- ❖ Gi i thi u chung
- ❖ Các chân tín hi u c a V K 8051
- ❖ T ch c b nh c a V K 8051
- ❖ Các ch a ch c a vi i u khi n 8051
- ❖ T p l nh c a vi i u khi n 8051
- ❖ Khung ch ng trình h p ng cho 8051.

9

## 6.2 Vi i u khi n 8051

- ❖ Gi i thi u chung
  - H V K 8051 hay MCS-51 c Intel công b vào n m 1980 v i chip 8051.
  - MCS-51 là h vi i u khi n n chip 8bit ph d ng, c nhi u công ty bán đ n hàng u th gi i ch t o: AMD, Siemens, TI, Philips, Dallas, Atmel, OKI,...
  - Có kho ng vài tr m bi n th phát tri n t 8051, v i nhi u bi n th m nh h n nhi u so v i 8051. Ví d : chip MSC1211Y5 c a TI c óng v 64 chân, 4 c ng vào/ra 8bit, 8 kênh ADC 24bit, 4 b DAC 16bit, 2 c ng UART, 32KB Flash,...

10

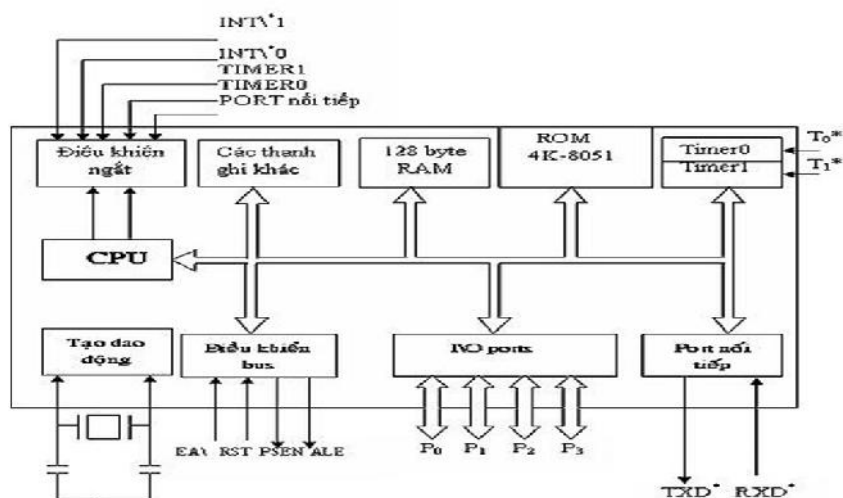
## 6.2 Ví dụ khi n 8051

- Các c tr ng c b n c a chip 8051:
  - ✓ 4 KB ROM / 128 Byte RAM trong
  - ✓ 32 ng vào/ra hai h ng, t o thành 4 c ng 8bit là P0, P1, P2, P3.
  - ✓ Hai b m/ nh th i 16 bit
  - ✓ B truy n thông n i t i p không ng b ki u song công(UART)
  - ✓ Không gian b nh ch ng trình ngoài có th m r ng lên n 64KB
  - ✓ Không gian b nh d li u ngoài có th m r ng lên n 64KB
  - ✓ CPU 8bit r t thích h p dùng trong các h i u khi n
  - ✓ 210 v trí nh c nh a ch , m i v trí m t bit
  - ✓ Có 5 ngu n ng t v i 2 m c u tiên
  - ✓ Có l nh nh n, chia 8bit th c hi n trong 4 $\mu$ s

11

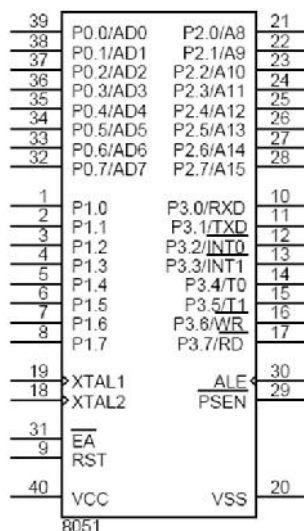
## 6.2 Ví dụ khi n 8051

- Các c tr ng c b n c a chip 8051:



## 6.2 Vi i u khi n 8051

### ❖ Các chân tín hi u c a V K 8051 :

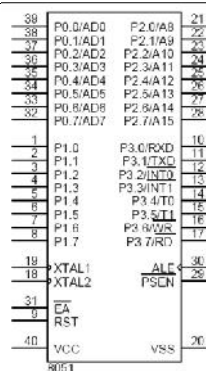


13

## 6.2 Vi i u khi n 8051

### ❖ Các chân tín hi u c a V K 8051 :

- C ng P0 (39..32):
  - C ng xu t/nh p hai h ng
  - D n kênh Bus a ch (8bit th p) và Bus d li u
- C ng P1 (1..8):
  - C ng xu t/nh p hai h ng
- C ng P2 (21..28):
  - C ng xu t/nh p hai h ng
  - Byte a ch cao c a bus a ch 16 bit
- C ng P3 (10..17):
  - C ng xu t/nh p hai h ng
  - Dùng cho truy n thông n i ti p, ng t ngoài, b m nh th i và các tín hi u i u khi n truy xu t b nh d li u ngoài



14

## 6.2 Ví dụ khi n 8051

❖ Các chân tín hiệu của V K 8051 :

➤ Ví dụ 1: Gửi ra cổng P0 các giá trị 55H và AAH

```

MOV A, #55H
BACK: MOV P0, A
      ACALL DELAY
      CPL A
      SJMP BACK

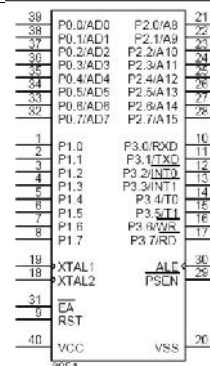
```

➤ Ví dụ 2: Tạo xung vuông chân P2.1

```

AGAIN: SETB P2.1
       ACALL DELAY
       CLR P2.1
       ACALL DELAY
       SJMP AGAIN

```



15

## 6.2 Ví dụ khi n 8051

| Bit  | Tên   | Địa chỉ bit | Chức năng                             |
|------|-------|-------------|---------------------------------------|
| P3.0 | RxD   | B0H         | Chân nhận dữ liệu của port n i t i p. |
| P3.1 | TxD   | B1H         | Chân phát dữ liệu của port n i t i p. |
| P3.2 | /INT0 | B2H         | Ngõ vào ngắt ngoài 0.                 |
| P3.3 | /INT1 | B3H         | Ngõ vào ngắt ngoài 1.                 |
| P3.4 | T0    | B4H         | Ngõ vào cá b nh th i/ m 0.            |
| P3.5 | T1    | B5H         | Ngõ vào cá b nh th i/ m 1.            |
| P3.6 | /WR   | B6H         | đ i u khi n ghi b nh đ l i u ngoà i.  |
| P3.7 | /RD   | B7H         | đ i u khi n c b nh ngoà i đ l i u.    |



## 6.2 Vi i u khi n 8051

### ❖ Các chân tín hi u c a V K 8051 :

- /PSEN (29): chân i u khi n cho phép c các byte l nh t b nh ch ng trìn h ngoài (n i t i OE c a ROM ngoài) .
- ALE (30): tín hi u ch t a ch
- /EA: cho phép ch n b nh ch ng trìn h trong hay ngoài
  - /EA n i v i 5V: ch ng trìn h trong ROM n i c th c thi
  - /EA n i v i GND: ch ng trìn h trong ROM ngoài c th c thi
  - Chân /EA còn c s d ng làm chân nh n i n áp c p i n (Vpp) cho vi c l p trìn h EPROM, EEPROM, flash ROM n i
- RST (9): ngõ vào Reset c a vi i u khi n. V K s c Reset khi t RST m c logic l t i thi u 2 chu k máy.
- XTAL1 và XTAL2: dùng ghép v i th ch anh bên ngoài c p ngu n xung nh p cho V K.

17

## 6.2 Vi i u khi n 8051

### ❖ T ch c b nh c a V K 8051:

- T ch c b nh theo ki n trúc Harvard: tách bi t gi a b nh ch ng trìn h và b nh d li u.
- B nh ch ng trìn h
- B nh d li u
- Các thanh ghi ch c n ng c bi t

18

## 6.2 Vi i u khi n 8051

### □ B nh ch ng trnh

- B nh ch ng trnh có th là ROM trong ho c ROM ngoài.
- Vi c ch n b nh ch ng trnh là ROM trong hay ROM ngoài ph thu c vào tín hi u /EA.
  - /EA n i v i +5V: B nh trong
  - /EA n i v i +0V: B nh ngoài
- Ph n a ch th p nh t c a b nh ch ng trnh ch a b ng vector ng t. ây chính là a ch b t u c a các ch ng trnh con ph c v ng t.
- a ch b nh ch ng trnh luôn là 16bit

|   |        |
|---|--------|
| Thân chương trình (chương trình chính, chương trình con, chương trình xử lý ngắt, bảng các hằng số ...) | 0x0FFF |
| Vector ngắt thứ n   | 0x0030 |
| ...   |        |
| Vector ngắt thứ 1   | 0x0003 |
| địa chỉ reset   | 0x0000 |

## 6.2 Vi i u khi n 8051

### □ B nh d li u

- B nh d li u bao g m 2 ph n là RAM n i ( bên trong chip) và RAM ngoài.
- Vùng stack th ng trú trong RAM trên chip
- B nh d li u n i c chia thành:
  - ✓ Vùng các dãy thanh ghi (00H ÷ 1FH)
  - ✓ Vùng RAM nh a ch bit (20 ÷ 2FH)
  - ✓ Vùng RAM a m c ích (30H ÷ 7FH)
  - ✓ Các thanh ghi ch c n ng c bi t (80H ÷ FFH)

## 6.2 Vi i u khi n 8051

### □ B nh d li u

| Địa chỉ byte                     | Địa chỉ bit | Địa chỉ byte | Địa chỉ bit                | Ký hiệu (tên) |  |  |      |
|----------------------------------|-------------|--------------|----------------------------|---------------|--|--|------|
| 7F                               |             | FF           |                            |               |  |  |      |
|                                  |             | F0           | F7 F6 F5 F4 F3 F2 F1 F0    | B             |  |  |      |
|                                  |             | E0           | E7 E6 E5 E4 E3 E2 E1 E0    | ACC           |  |  |      |
|                                  |             | D0           | D7 D6 D5 D4 D3 D2 D1 D0    | PSW           |  |  |      |
|                                  |             | B0           | - - - BC BB BA B0          | IP            |  |  |      |
|                                  |             | B0           | B7 B6 B5 B4 B3 B2 B1 B0    | P3            |  |  |      |
|                                  |             | A0           | AF - - AC AB AA A0         | IE            |  |  |      |
|                                  |             | A0           | A7 A6 A5 A4 A3 A2 A1 A0    | P2            |  |  |      |
|                                  |             | 90           | Không được địa chỉ hóa bit |               |  |  | SBUF |
|                                  |             | 90           | 9F 9E 9D 9C 9B 9A 99 98    | SCON          |  |  |      |
|                                  |             | 90           | 97 96 95 94 93 92 91 90    | P1            |  |  |      |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | TH1  |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | TH0  |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | TL1  |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | TL0  |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | TMOD |
|                                  |             | 80           | 8F 8E 8D 8C 8B 8A 89 88    | TCON          |  |  |      |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | PCON |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | DPH  |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | DPL  |
|                                  |             | 80           | Không được địa chỉ hóa bit |               |  |  | SP   |
|                                  |             | 80           | 87 86 85 84 83 82 81 80    | P0            |  |  |      |
| CÁC THANH KÍ HIỆU NANG DẠY RIÊNG |             |              |                            |               |  |  |      |

21

## 6.2 Vi i u khi n 8051

### □ B nh d li u: Vùng RAM nh a ch

- 8051 ch a 210 v trí c nh a ch bit ch a trong các byte t a ch 20H n 2FH và trong các thanh ghi ch c n ng c bi t.

- Các a ch này c truy xu t theo byte ho c theo bit

Ví d : SETB 67H ; thi t l p bit 67H b ng 1

L nh trên t ng ng v i:

MOV A, 2CH ; c c byte

ORL A, #10000000B ;set bit MSB

MOV 2CH,A

22

## 6.2 Vi i u khi n 8051

❑ B nh d li u: Các d y thanh ghi

➤ 32 v trí th p nh t t 00H n 1FH ch a 4 d y thanh ghi. 8 thanh ghi t R0 n R7 c ghép thành m t d y.

➤ truy c p n thanh ghi có 2 cách:

MOV A, R5 ; c n i dung t i a ch 05H vào A

MOV A, 05H ; c a ch tr c ti p

➤ D y thanh ghi ang c s d ng g i là d y thanh ghi tích c c. D y thanh ghi tích c c có th c thay i b ng các bit ch n d y trong t tr ng thái PSW

23

## 6.2 Vi i u khi n 8051

❑ Các thanh ghi ch c n ng c bi t

➤ Các thanh ghi ch c n ng c bi t c a 8051 c c u hình thành m t ph n c a RAM trên chip.

➤ Vùng RAM n i dành cho các thanh ghi ch c n ng c bi t có a ch t 80H n FFH. Tuy nhiên ch có 21 a ch c s d ng cho 21 thanh ghi ch c n ng c bi t t ng ng c a 8051.

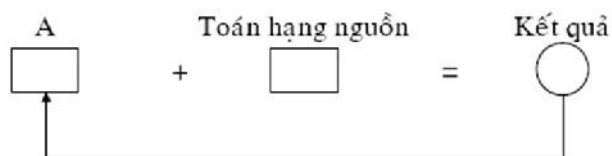
➤ Các thanh ghi ch c n ng c bi t ch có th truy xu t thông qua ch a ch tr c ti p.

➤ M t s thanh ghi c nh a ch bit. a ch các bit trong các thanh ghi này b ng a ch Byte c ng v trí c a bit.

24

## 6.2 Ví dụ khi n 8051

- ❑ Các thanh ghi chức năng các bit: Thanh ghi tích lũy
  - Ký hiệu là ACC (tên gọi viết tắt là E0h), các thanh ghi tích lũy
  - Thanh ghi là toán học tích trong các lệnh số học và logic, kết quả của lệnh chứa trong thanh ghi A



25

## 6.2 Ví dụ khi n 8051

- ❑ Các thanh ghi chức năng các bit
  - Trình trạng thái chế độ chương trình PSW

| Bit                                  | Ký hiệu | Địa chỉ | Mô tả bit                    |
|--------------------------------------|---------|---------|------------------------------|
| PSW.7                                | CY      | D7H     | Cờ nhớ                       |
| PSW.6                                | AC      | D6H     | Cờ nhớ phụ                   |
| PSW.5                                | F0      | D5H     | Cờ 0                         |
| PSW.4                                | RS1     | D4H     | Chọn dãy thanh ghi ( bit 1 ) |
| PSW.3                                | RS0     | D3H     | Chọn dãy thanh ghi ( bit 0 ) |
| 00 = bank 0 : địa chỉ từ 00H đến 07H |         |         |                              |
| 01 = bank 1 : địa chỉ từ 08H đến 0FH |         |         |                              |
| 10 = bank 2 : địa chỉ từ 10H đến 17H |         |         |                              |
| 11 = bank 3 : địa chỉ từ 18H đến 1FH |         |         |                              |
| PSW.2                                | OV      | D2H     | Cờ tràn                      |
| PSW.1                                | -       | D1H     | Dự trữ                       |
| PSW.0                                | P       | D0H     | Cờ kiểm tra chẵn lẻ          |

26

## 6.2 Vi i u khi n 8051

### ❑ Các thanh ghi ch c n ng c bi t

#### ➤ Thanh ghi B

- a ch là F0h, c nh a ch t ng bit
- c dùng kèm v i thanh ghi A trong các phép toán nhân, chia hay dùng nh m t thanh ghi a d ng

#### ➤ Thanh ghi con tr d li u

- Là thanh ghi 16 bit
- c dùng xác nh a ch b nh ngoài

Ví d : ghi 55H vào RAM ngoài có a ch 1000h

```
MOV A,#55H
```

```
MOV DPTR,#1000H
```

```
MOV @DPTR,A ; di chuy n 55h n a ch ch a  
trong DPTR
```

27

## 6.2 Vi i u khi n 8051

### ❑ Các thanh ghi ch c n ng c bi t

#### ➤ Các thanh ghi port

- G m 4 thanh ghi t ng ng v i 4 port

P0 ⇔ Port 0 : ở địa chỉ 80H

P1 ⇔ Port 1 : ở địa chỉ 90H

P2 ⇔ Port 2 : ở địa chỉ A0H

P3 ⇔ Port 3 : ở địa chỉ B0H

- Ví d 1: N i ng c v i bit 7 c a port 1. Ta có th  
thi t l p ho t ng c a ng c b ng l nh:  
SETB P1.7 ho c CLR P1.7

28

## 6.2 Vi i u khi n 8051

- ❑ Các thanh ghi ch c n ng c bi t
- Con tr ng n x p (SP)
  - Stack là ng n nh trên RAM l u thông tin t m th i
  - Th ng l y vùng nh t 30 – 7F là ng n x p.
- Các thanh ghi b nh th i:
  - Timer 0 g m TL0 và TH0
  - Timer 1 g m TL1 và TH1
  - TMOD c dùng thi t l p ch ho t ng c a Timer 0 và Timer 1
  - TCON c dùng i u khi n ho t ng c a Timer 0 và Timer 1.

29

## 6.2 Vi i u khi n 8051

- ❑ Các thanh ghi ch c n ng c bi t
- Thanh ghi c ng n i ti p
  - 8051 ch a m t c ng n i ti p trên chip dành cho vi c trao i thông tin v i thi t b ngo i vi.
  - Thanh ghi SBUF (serial buffer) dùng l u d li u tr c khi truy n ho c nh n d li u.
  - Thanh ghi SCON dùng i u khi n ch truy n c a c ng n i ti p.

30

## 6.2 Vi i u khi n 8051

### ❑ Các thanh ghi ch c n ng c bi t

#### ➤ Thanh ghi ng t

##### ➤ 8051 có 5 ngu n ng t:

| Ngắt                          | Địa chỉ ROM | Chân      |
|-------------------------------|-------------|-----------|
| Bật lại nguồn (RESET)         | 0000        | 9         |
| Ngắt phản cứng ngoài (INT0)   | 0003        | 12 (P3.2) |
| Ngắt bộ Timer0 (TF0)          | 000B        |           |
| Ngắt phản cứng ngoài 1 (INT1) | 0013        | 13 (P3.3) |
| Ngắt bộ Timer1 (TF1)          | 001B        |           |
| Ngắt COM nối tiếp (RI và TI)  | 0023        |           |

#### ➤ Thanh ghi IE quy t nh ng t nào c phép ho t ng.

#### ➤ Vì c xác l p ch u tiên ng t thông qua thanh ghi IP (Interrupt Priority)

31

## 6.2 Vi i u khi n 8051

### ❖ T p l nh c a vi i u khi n 8051:

#### ➤ T p l nh c a 8051 có th chia thành 5 nhóm:

- Nhóm l nh s h c
- Nhóm l nh logic
- Nhóm l nh di chuy n d li u
- Nhóm l nh x lý bit
- Nhóm l nh r nhánh

G c, ích: có th là Rn, ho c direct ho c @Ri

data: h ng s 8 bit

data16: h ng s 16bit

32



## 6.2 Vi i u khi n 8051

### ❑ Nhóm l nh s h c

- **ADD** A, G c
- **ADD** A, #data
- **ADDC** A, G c
- **ADDC** A, #data
- **SUBB** A, G c
- **SUBB** A, #data
- **INC** A
- **INC** G c
- **DEC** A
- **DEC** G c
- **INC** DPTR
- **MUL** AB ; K t qu : A = byte th p, B = byte cao
- **DIV** AB ; A:B, A= th ng, B = d

33

## 6.2 Vi i u khi n 8051

### ❖ Các ch a ch c a vi i u khi n 8051:

➤ B V K 8051 có 8 ki u nh a ch :

- Thanh ghi (register)      **MOV A, R0**
  - **L u ý: MOV R1, R0 : Không h p l**
- Tr c ti p (direct)      **MOV R0, 40H**
- Gián ti p (Indirect)      **MOV A, @R1**
- T c th i (Immediate)      **MOV A, #55H**
- Ch s (Indexed)      **MOVC A, @A+DPTR**

34

## 6.2 Ví dụ khi n 8051

Ví dụ : Viết chương trình g i 55H n c ng P1 và P2 s d ng:

- a. Tên các c ng
- ```
MOV A, #55H
MOV P1, A
MOV P2, A
```
- a. a ch các c ng
- ```
MOV A, #55H
MOV 80H, A
MOV 0A0H, A
```

35

## 6.2 Ví dụ khi n 8051

Ví dụ : Viết chương trình y thanh ghi R5, R6 và A vào ng n x p và sau ó l y các giá tr ng c tr l i thanh ghi R2, R3 và B t ng ng

```
PUSH 05
PUSH 06
PUSH 0E0H

POP 0F0H
POP 02
POP 03
```

36

## 6.2 Ví dụ khi n 8051

Ví dụ : Viết chương trình sao chép giá trị 55H vào ngăn nhớ RAM từ địa chỉ 40H đến 44H sử dụng:

- Chỉ dùng lệnh chuyển dữ liệu
- Chỉ dùng lệnh chuyển gián tiếp thành ghi
- Chỉ dùng vòng lặp

37

## 6.2 Ví dụ khi n 8051

```

MOV A,#55H
MOV R0,#40H
MOV R2,#05H
AGAIN: MOV @R0,A
      INC R0
      DJNZ R2,AGAIN

```

38

## 6.2 Ví dụ khi n 8051

Ví dụ : Viết chương trình xóa 16 vị trí nhớ nh RAM bắt đầu từ địa chỉ 60H.

Ví dụ : Viết chương trình sao chép một khối 10 byte dữ liệu từ vị trí nhớ nh RAM bắt đầu từ 35H vào các vị trí nhớ nh RAM bắt đầu từ 60H

39

## 6.2 Ví dụ khi n 8051

### ☐ Nhóm lệnh shift

- ☐ Ví dụ : Viết chương trình cộng hai số 16 bit. Các số đó là 3CE7H và 3B8DH. Kết quả lưu vào R7 (byte cao) và R6 (byte thấp)

```
CLR PSW
MOV A,#0E7H
ADD A,#8DH
MOV R6,A
MOV A,#3CH
ADDC A,#3BH
MOV R7,A
```

40

## 6.2 Vi i u khi n 8051

### □ Nhóm l nh logic

- **ANL** A, G c ; AND
- **ANL** A, #data
- **ANL** direct, A
- **ANL** direct, #data
- **ORL** A, G c ; OR
- **ORL** A, #data
- **ORL** direct, A
- **ORL** direct, #data
- **XRL** A, G c ; XOR
- **XRL** A, #data
- **XRL** direct, A
- **XRL** direct, #data
- **CLR** A ; Clear
- **CPL** A ; Complement
- **RL** A ; Rotate Accumulator Left
- **RLC** A ; Rotate Accumulator Left through Carry
- **RR** A
- **RRC** A
- **SWAP** A

41

## 6.2 Vi i u khi n 8051

### □ Nhóm l nh thao tác trên bit

- **CLR** C ; Xóa bit c nh CY
- **CLR** bit
- **SETB** C
- **SETB** bit
- **CPL** C
- **CPL** bit
- **ANL** C, bit ; AND c nh CY v i bit
- **ANL** C, /bit ; AND c nh CY v i bit o
- **ORL** C, bit
- **ORL** C, /bit
- **MOV** C, bit
- **MOV** bit, C
- **JC** Nhãn ;( l ch :-128...127)
- **JNC** Nhãn ;( l ch :-128...127)
- **JB** bit, Nhãn ; Nh y n nh n u bit = 1
- **JNB** bit, Nhãn ; Nh y n nh n u bit = 0
- **JBC** bit, Nhãn ; nh y n u bit b ng l r i xoá bit

42

## 6.2 Ví dụ khi n 8051

Ví dụ : Tìm tổng của các giá trị 79H, F5H và E2H. Lưu vào trong các thanh ghi R0 (byte thấp) và R5 (byte cao)

Ví dụ : Các ngăn nhớ từ 40 đến 44 chứa các giá trị sau: 40 = 4DH, 41 = EBH, 42 = C5H, 43 = 5BH, 44 = 30H. Tính tổng của các giá trị trên. Thanh ghi A chứa byte thấp và thanh ghi R7 chứa byte cao

43

## 6.2 Ví dụ khi n 8051

Ví dụ : Tìm tổng của các giá trị 79H, F5H và E2H. Lưu vào trong các thanh ghi R0 (byte thấp) và R5 (byte cao)

```

MOV R5,#0
MOV A,#79H
ADD A,#F5H
JNC next
INC R5
Next: ADD A,E2H
      JNC exit
      INC R5
Exit:  MOV R0,A

```

44

## 6.2 Ví dụ khi n 8051

Ví dụ : Các ng n nh t 40 n 44 ch a các giá tr sau: 40 = 4DH, 41 = EBH, 42 = C5H, 43 = 5BH, 44 = 30H. Tính t ng c a các giá tr trên. Thanh ghi A ch a byte th p và thanh ghi R7 ch a byte cao

```
MOV      R0, #40H
MOV      R2, #5
CLR      A
CLR      R7
AGAIN:   ADD A, @R0
JNC      NEXT
INC      R7
NEXT:    INC      R0
          DJNZ    R2, AGAIN
```

45

## 6.2 Ví dụ khi n 8051

### ❑ Nhóm l nh chuy n d li u

- **MOV** A, G c
- **MOV** A, #data
- **MOV** ích, A
- **MOV** ích, G c
- **MOV** ích, #data
- **MOV** DPTR, #data16
- **MOVC** A, @A+DPTR ; Move code byte to accumulator
- **MOVC** A, @A+PC
- **MOVX** A, @Ri ; Move data from external memory to A
- **MOVX** A, @DPTR
- **MOVX** @Ri, A
- **MOVX** @DPTR, A
- **PUSH** direct
- **POP** direct
- **XCH** A, G c ;trao i các byte
- **XCHD** A, @Ri ;trao i các digit th p

46

## 6.2 Vi i u khi n 8051

### ❑ Nhóm lệnh nhánh

- **ACALL** addr ; Phạm vi 2K
- **LCALL** addr ; Phạm vi 64K
- **RET**
- **RETI**
- **AJMP** Nhãn ; (Phạm vi 2K)
- **LJMP** Nhãn ; (Phạm vi 64 K)
- **SJMP** Nhãn ; (Lịch :-128...127)
- **JMP @A+DPTR**
- **JZ** Nhãn ; (Lịch :-128...127) nếu A = 0
- **JNZ** Nhãn ; (Lịch :-128...127) nếu A ≠ 0
- **CJNE A, direct, Nhãn**; Compare and Jump if not equal
- **CJNE A, #data, Nhãn**;
- **CJNE Rn, #data, Nhãn**
- **CJNE @Ri, #data, Nhãn**
- **DJNZ Rn, Nhãn**
- **DJNZ direct, Nhãn**
- **NOP**

47

## 6.2 Vi i u khi n 8051

### ❖ Khung chương trình hợp ngữ cho 8051

#### ➤ Các lệnh dùng để khởi lập trình:

##### ✓ ORG (set origin)

Dùng để chỉ định ORG như sau:

ORG                      địa chỉ

Chỉ định ORG thay thế địa chỉ ban đầu vị trí thì lập trình sẽ bắt đầu chương trình cho các phát biểu theo sau

##### ✓ END

Dùng để kết thúc chương trình như sau:

END

END là phát biểu cuối cùng của chương trình nguồn. Không có gì theo sau phát biểu END sẽ lý giải trình dịch hợp ngữ

48



## 6.2 Ví dụ khi dùng 8051

### ❖ Khung chương trình lập trình cho 8051

#### ➤ Các chế độ ngừng khi lập trình:

##### ✓ EQU (equate)

Dùng để gán chế độ ngừng EQU như sau:

TÊN EQU Biểu thức

Chế độ ngừng EQU gán giá trị số cho TÊN. Biểu thức là một hằng số hay một biểu thức chứa các hằng số.

VD:

X1 EQU 35H ; X1 có giá trị 35H

Khi biên dịch TÊN sẽ thay thế bằng giá trị đã gán cho nó từ khi nó xuất hiện trong chương trình.

49

## 6.2 Ví dụ khi dùng 8051

### ❖ Khung chương trình lập trình cho 8051

#### ➤ Các chế độ ngừng khi lập trình:

##### ✓ DB

Dùng để gán chế độ ngừng DB như sau:

[Nhãn:] DB Giá trị [,Giá trị , ...]

Chế độ ngừng DB khi định nghĩa vùng nhớ (các ô nhớ trong bộ nhớ chương trình) với các giá trị có độ dài 1 byte. Trên thực tế chế độ ngừng này thường dùng để nhập các hằng số vào bộ nhớ chương trình. Danh sách các giá trị là một chuỗi ký tự hay nhiều giá trị byte cách nhau bởi dấu phẩy.

VD:

Ma7Vach: DB 40H,79H,24H,30H

Chao: DB "HELLO" ; chuỗi ký tự

(DB = 48H, 45H, 4CH, 4CH, 4FH)

50

## 6.2 Vi i u khi n 8051

### ❖ Khung ch ng trình h p ng cho 8051

#### ➤ Các ch d n th ng dùng khi l p trình:

##### ✓ DW

D ng c a ch d n DW nh sau:

[Nhãn:] DW Giá\_tr [,Giá\_tr , ...]

Ch d n DW t ng t nh ch d n DB ngo i tr 2 v trí nh (16bit) c gán cho m i thành ph n d li u.

VD:

MW: DW 12H, 345H, 555H

(DW = 00H, 12H, 03H, 45H, 05H, 55H)

51

## 6.2 Vi i u khi n 8051

### ❖ Khung ch ng trình h p ng khi không s d ng ng t:

; [Tên ch ng trình] - [Mô t ch ng trình]

; Khai báo bi n ( t tên cho các ô nh )

[Tên\_bi n] EQU [ a\_ch ] ; Mô t bi n

; Khai báo h ng

[ Tên\_h ng EQU Giá\_tr ] ; Mô t h ng

; B t u ch ng trình chính

ORG 0000H

MAIN:

; Các l nh c a thân ch ng trình chính

.....

CALL Tên\_etc ; G i ch ng trình con

.....

[SJMP \$; K t thúc ch ng trình chính]

\*\*\*\*\*

; B t u các ch ng trình con

52

## 6.2 Ví dụ khi n 8051

### ❖ Khung chương trình h p ng khi không s d ng ng t:

; B t u các ch ng trình con

Tên\_etc:

;Các l nh c a thân ch ng trình con

.....

RET ; K t thúc ch ng trình con và quay v ch ng trình chính

; Các ch ng trình con khác

.....

;\*\*\*\*\*

; K t thúc toàn b ch ng trình

END

- Ví d : i u khi n m t led 7 o n n i v i c ng P0 hi n th l n l t các s t 0 n 9. M i giá tr hi n th trong 250ms. B i t P0.0....P0.6 l n l t n i v i các led a....g c a led 7 v ch, led 7 v ch là lo i Anot chung.

53

## 6.2 Ví dụ khi n 8051

### ❖ Khung chương trình h p ng khi s d ng ng t:

; [Tên ch ng trình] - [Mô t ch ng trình]

; Khai báo bi n

[Tên\_bi n] EQU [ a\_ch ] ; Mô t bi n

; Khai báo h ng

[ Tên\_h ng EQU Giá\_tr ] ; Mô t h ng

; B t u ch ng trình

ORG 0000H ; i m nh p c a ct chính, th c hi n sau khi RESET

LJMP MAIN

ORG 0003H ; i m nh p c a ng t ngoài 0 (INT0)

LJMP SINT0

ORG 000BH ; i m nh p c a ng t b nh th i 0 (TIM0)

LJMP STIM0

ORG 0013H ; i m nh p c a ng t ngoài 1 (INT1)

LJMP SINT1

ORG 001BH ; i m nh p c a ng t b nh th i 1 (TIM1)

LJMP STIM1

54

## 6.2 Ví dụ khi n 8051

❖ Khung chương trình h p ng khi s d ng ng t :

```

ORG 0023H      ; i m nh p c a ng t c ng n i ti p (Serial Port)
LJMP SSP
; B t u ch ng tr ình chính
ORG 0030H
MAIN:
      ; Các l nh c a thân ch ng tr ình chính
      .....
      [SJMP $; K t thúc ch ng tr ình chính]
;*****
; B t u các ch ng tr ình con th ng
Tên_ctc:
      ;Các l nh c a thân ch ng tr ình con
      .....
RET      ; K t thúc ch ng tr ình con và quay v ch ng tr ình chính
; Các ch ng tr ình con khác
;*****

```

55

## 6.2 Ví dụ khi n 8051

❖ Khung chương trình h p ng khi s d ng ng t :

```

; B t u các ch ng tr ình con ph c v ng t
SINT0:
      ; Các l nh c a ch ng tr ình con ph c v ng t INT0
      .....
      RETI      ; Quay v ch ng tr ình chính t ctc ph c v ng t
;*****
STIM0:
      ; Các l nh c a ch ng tr ình con ph c v ng t TIM0
      .....
      RETI
;*****
SINT1:
      ; Các l nh c a ch ng tr ình con ph c v ng t INT1
      .....
      RETI
;*****

```

56

### 6.3 B m/ nh th i trong 8051

- ❖ Nguyên lý ho t ng c b n c a b nh th i
- ❖ Các thanh ghi dùng cho b m/ nh th i
- ❖ Các ch nh th i
- ❖ Ngu n xung Clock cho b nh th i
- ❖ Kh i ng, d ng và truy xu t các thanh ghi c a b nh th i

57

### 6.3 B m/ nh th i trong 8051

- ❖ Chu k máy
- Khi th c hi n m t l nh, CPU c n m t vài chu k máy th c hi n.
- 8051 s d ng m t b dao ng trong chip t o ra chu k máy.
- i u khi n b dao ng trong chip, 8051 c n m t b t o dao ng b ng th ch anh bên ngoài.
- Chu k dao ng bên trong = 12 x chu k dao ng th ch anh.
- Thông th ng, t n s dao ng th ch anh b ng 11.0592MHz

58

## 6.3 B m/ nh th i trong 8051

### ❖ Chu k máy

V i chu k máy =  $1.085 \mu s$

| Instruct            | Machine cycles | Time to execute                      |
|---------------------|----------------|--------------------------------------|
| (a) MOV R3, #55     | 1              | $1 \times 1.085 \mu s = 1.085 \mu s$ |
| (b) DEC R3          | 1              | $1 \times 1.085 \mu s = 1.085 \mu s$ |
| (c) DJNZ R2, target | 2              | $2 \times 1.085 \mu s = 2.17 \mu s$  |
| (d) LJMP            | 2              | $2 \times 1.085 \mu s = 2.17 \mu s$  |
| (e) SJMP            | 2              | $2 \times 1.085 \mu s = 2.17 \mu s$  |
| (f) NOP             | 1              | $1 \times 1.085 \mu s = 1.085 \mu s$ |
| (g) MUL AB          | 4              | $4 \times 1.085 \mu s = 4.34 \mu s$  |

59

## 6.3 B m/ nh th i trong 8051

### ❖ Chu k máy

Tính th i gian tr c a hàm DELAY:

|                     | Machine Cycle |
|---------------------|---------------|
| DELAY: MOV R3, #250 | 1             |
| HERE: NOP           | 1             |
| NOP                 | 1             |
| NOP                 | 1             |
| NOP                 | 1             |
| DJNZ R3, HERE       | 2             |
| RET                 | 2             |

$$\{ [250 (1+1+1+1+2)] + 3 \} \times 1.085 \mu s$$

$$= (1500+2) \times 1.085 \mu s = 1629.67 \mu s.$$

60

## 6.3 B m/ nh th i trong 8051

### ❖ Chu k máy

Tính th i gian tr c a hàm DELAY:

| DELAY: |               | Machine Cycle |
|--------|---------------|---------------|
|        | MOV R2,#200   | 1             |
| AGAIN: | MOV R3,#250   | 1             |
| HERE:  | NOP           | 1             |
|        | NOP           | 1             |
|        | DJNZ R3,HERE  | 2             |
|        | DJNZ R2,AGAIN | 2             |
|        | RET           | 2             |

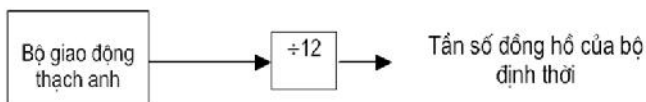
61

## 6.3 B m/ nh th i trong 8051

### ❖ Nguyên lý ho t ng c b n c a b nh th i

- T n s c a b nh th i luôn b ng  $1/12$  t n s c a th ch anh g n v i 8051

- a) 12MHz
- b) 16MHz
- c) 11,0592MHz

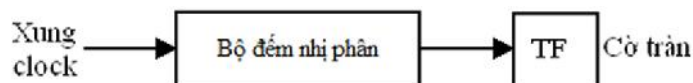


- a)  $\frac{1}{12} \times 12\text{MHz} = 1\text{MHz}$  và  $T = \frac{1}{1/1\text{MHz}} = 1\mu\text{s}$
- b)  $\frac{1}{12} \times 16\text{MHz} = 1,111\text{MHz}$  và  $T = \frac{1}{1,333\text{MHz}} = 0,75\mu\text{s}$
- c)  $\frac{1}{12} \times 11,0592\text{MHz} = 921,6\text{kHz}$  và  $T = \frac{1}{0,9216\text{MHz}} = 1,085\mu\text{s}$

62

### 6.3 B m/ nh th i trong 8051

- ❖ Nguyên lý hoạt động của bộ nh th i
- Bộ nh th i hoạt động dựa trên các bộ đếm xung nh phân
- Khi hoạt động nó sẽ đếm từ 0 hay từ một giá trị bất kỳ nào đó cho đến giá trị lớn nhất (FFFFH với bộ nh th i 16bit) mà nó có khả năng biểu diễn. Nội dung bộ nh th i tăng lên và khi nh n c m t xung u vào.
- Khi tăng giá trị lớn nhất, nếu có thêm m t xung nh p c a t i thì nội dung của bộ nh th i sẽ quay về giá trị 0, đồng thời cờ báo tràn tăng ng c t lên mức tích c c.



63

### 6.3 B m/ nh th i trong 8051

- ❖ Các thanh ghi dùng cho bộ nh th i
- Với K 8051 có hai bộ nh th i 16bit. Các bộ nh th i này được truy xuất và điều khiển thông qua 6 thanh ghi chức năng bit

| Thanh ghi | Mô tả                      | Địa chỉ | Nh /ch bit |
|-----------|----------------------------|---------|------------|
| TCON      | Thanh ghi điều khiển       | 88H     | Có         |
| TMOD      | Thanh ghi chế độ           | 89H     | Không      |
| TL0       | Byte thấp của bộ nh th i 0 | 8AH     | Không      |
| TH0       | Byte cao của bộ nh th i 0  | 8CH     | Không      |
| TL1       | Byte thấp của bộ nh th i 1 | 8BH     | Không      |
| TH1       | Byte cao của bộ nh th i 1  | 8DH     | Không      |

64



## 6.3 B m/ nh th i trong 8051

❖ Các thanh ghi dùng cho b m/ nh th i

➤ **Thanh ghi TMOD:**

✓ Thanh ghi TMOD c dùng thi t l p ch ho t ng cho các b nh th i: 4bit cao dùng cho b nh th i 1, 4bit th p dùng cho b nh th i 0

|              |              |            |            |              |              |            |            |
|--------------|--------------|------------|------------|--------------|--------------|------------|------------|
| <b>GATE1</b> | <b>C//T1</b> | <b>M11</b> | <b>M10</b> | <b>GATE0</b> | <b>C//T0</b> | <b>M01</b> | <b>M00</b> |
|--------------|--------------|------------|------------|--------------|--------------|------------|------------|

65

## 6.3 B m/ nh th i trong 8051

➤ **Thanh ghi TMOD:**

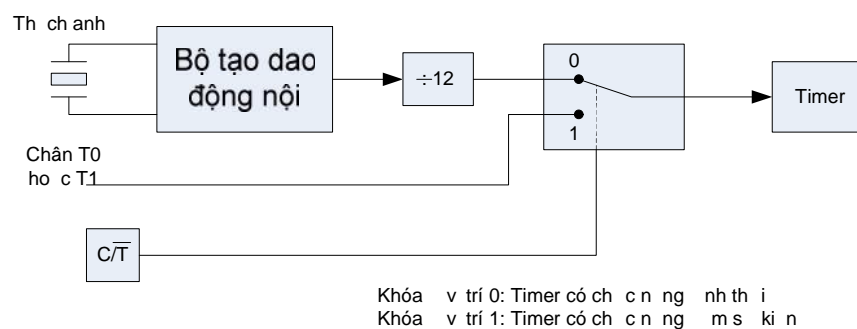
| Bit | Ký hi u  | Mô t   |
|-----|----------|--|
| 0-1 | M00, M01 | Các bit ch n ch cho TIMER0<br>00: Ch 0, b nh th i 13bit<br>01: Ch 1, b nh th i 16bit<br>10: Ch 2, b nh th i 8bit t ng n p l i<br>11: Ch 3, ch chia x . Timer0 ho t ng nh hai b nh th i 8bit. |
| 2   | C//T0    | Bit ch n ch c n ng m/ nh th i cho Timer0: 1: m s k i n<br>0: nh th i   |
| 3   | GATE0    | Bit i u khi n c ng. Khi Gate = 1, Timer0 ch ho t ng khi /INT0 =1.  |
| 4-5 | M10, M11 | Các bit ch n ch cho TIMER1<br>00: Ch 0, b nh th i 13bit<br>01: Ch 1, b nh th i 16bit<br>10: Ch 2, b nh th i 8bit t ng n p l i<br>11: D ng, không ho t ng.                                    |
| 6   | C//T1    | Bit ch n ch c n ng m/ nh th i cho Timer1: 1: m s k i n<br>0: nh th i   |
| 7   | GATE1    | Bit i u khi n c ng. Khi Gate = 1, Timer1 ch ho t ng khi /INT1 =1.  |

66

## 6.3 B m/ nh th i trong 8051

### ➤ Thanh ghi TMOD:

Ngu n xung ng h :

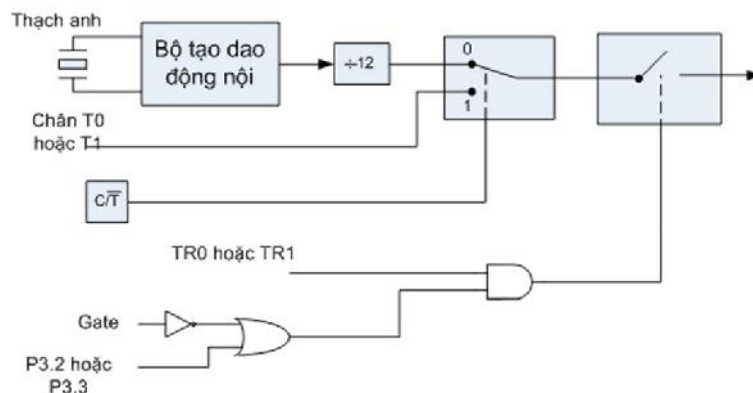


67

## 6.3 B m/ nh th i trong 8051

### ➤ Thanh ghi TMOD:

Ch c n ng c a chân Gate:



3

## 6.3 Bộ đếm/đồng hồ trong 8051

### ➤ Thanh ghi TCON:

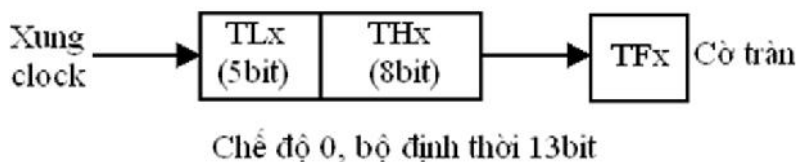
- ✓ Thanh ghi TCON có địa chỉ là 88H, đây là thanh ghi có địa chỉ cố định. TCON chứa các bit hiệu quả và trạng thái của các bộ đếm.

| Bit    | Ký hiệu | Địa chỉ bit | Mô tả  |
|--------|---------|-------------|--|
| TCON.7 | TF1     | 8FH         | Cờ tràn của Timer1. TF1 được set bằng phần cứng, được xóa bằng phần mềm hoặc bit phần cứng khi bit V_KT cho biết chương trình con phải vận hành. |
| TCON.6 | TR1     | 8EH         | Bit hiệu quả cho phép/dừng của Timer1. TR1 được set/reset bằng phần mềm cho phép Timer1 hoạt động hay ngừng hoạt động.                           |
| TCON.5 | TF0     | 8DH         | Cờ tràn của Timer0.  |
| TCON.4 | TR0     | 8CH         | Bit hiệu quả cho phép/dừng của Timer0.   |
| TCON.3 | IE1     | 8BH         | Cờ ngắt ngoài INT1   |
| TCON.2 | IT1     | 8AH         | Trạng thái cho ngắt ngoài INT1   |
| TCON.1 | IE0     | 89H         | Cờ ngắt ngoài INT0   |
| TCON.0 | IT0     | 88H         | Trạng thái cho ngắt ngoài INT0   |

69

## 6.3 Bộ đếm/đồng hồ trong 8051

- ❖ Các bộ đếm/đồng hồ
- Các bộ đếm/đồng hồ của 8051 có thể hoạt động 4 chế độ. Các chế độ này được chọn thông qua thanh ghi TMOD
- **Chế độ 0: bộ đếm 13bit**
  - ✓ Byte cao của bộ đếm THx (x=0 hoặc 1) được ghép nối tiếp với 5bit thấp của byte thấp TLx của bộ đếm để tạo thành một bộ đếm 13bit



70

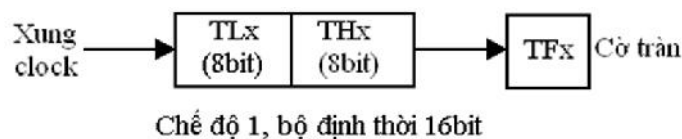
## 6.3 Bộ nhớ trong 8051

### ❖ Các chế độ nhớ

#### ➤ Chế độ 1: bộ nhớ 16bit

✓ 2 thanh ghi THx và TLx có sẵn để tạo thành bộ nhớ 16bit.

✓ Khi có xung clock thì bộ nhớ sẽ ghi dữ liệu. Khi tràn xảy ra khi có sự chuyển số từ FFFFH xuống 0000H và bit tràn TFX bằng 1. TFX sau đó có thể được đọc và xóa bit tràn ra ngoài. Sau khi tràn bộ nhớ sẽ tiếp tục ghi giá trị 0000H.



71

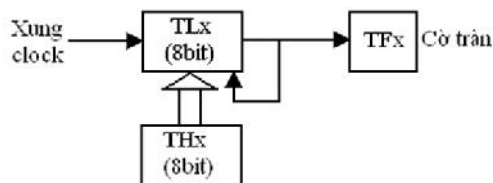
## 6.3 Bộ nhớ trong 8051

### ❖ Các chế độ nhớ

#### ➤ Chế độ 2: bộ nhớ 8bit tự động nạp lại

✓ Byte thấp của bộ nhớ TLx làm việc như một bộ nhớ 8bit còn byte cao THx chứa giá trị nạp lại.

✓ Khi số tràn từ FFH xuống 00H, bit tràn TFX sẽ được đặt lên 1 nghĩa là giá trị trong THx sẽ được nạp vào trong TLx và bộ nhớ sẽ tiếp tục làm việc với giá trị này cho đến khi xảy ra một tràn tiếp theo.



Chế độ 2, bộ định thời 8bit tự động nạp lại

72

## 6.3 B m/ nh th i trong 8051

### ❖ Các ch nh th i

#### ➤ Ch 3: b nh th i chia s

✓ B nh th i 0 c chia thành 2 b nh th i 8bit ho t ông riêng r là TL0 và TH0. TL0 s d ng các bit i u khi n c a Timer0 và c TF0. TH0 s d ng các bit i u khi n c a Timer1 và c và TF1.

✓ B nh th i 1 không ho t ng ch 3, nh ng có th kh i ng b nh th i này b ng cách chuy n nó vào 1 trong các ch khác. B nh th i 1 trong ch này có th c s d ng b i c ng n i ti p ho c c s d ng cho nh ng ng d ng nh th i mà không s d ng ng t

73

## 6.3 B m/ nh th i trong 8051

### ❖ Ngu n xung Clock cho b nh th i

➤ Có 2 l a ch n ngu n xung Clock cho các b nh th i c th c hi n thông qua vi c thi t l p bit C//T c a thanh ghi TMOD b ng 0 hay 1

#### ➤ nh th i m t kho ng th i gian

✓ N u  $C//T = 0$ , Xung clock c p cho b nh th i b ng  $1/12$  t n s dao ng c a th ch anh g n vào chip. B nh th i s tr n sau m t s xung clock xác nh ph thu c vào giá tr ban u n p cho các thanh ghi nh th i (TLx/THx). Th i gian tr t o ra t khi n p giá tr cho b nh th i n khi nó tr n s là:

74

### 6.3 B m/ nh th i trong 8051

- ❖ Các b c l p trình ch Mode 1.
- 1. N p giá tr TMOD cho thanh ghi Timer0 ho c Timer1
- 2. N p các thanh ghi TL và TH giá tr m ban u
- 3. Kh i ng b nh th i
- 4. Ki m tra c tràn TF b ng l nh “JNB TFx, nhĩn”.  
Thoát vòng l p khi TFx = 1.
- 5. D ng b nh th i
- 6. Xóa c TF cho vòng k ti p
- 7. Quay tr l i b c 2 n p l i TH và TL

75

### 6.3 B m/ nh th i trong 8051

- nh th i m t kho ng th i gian  
+ Ch 16bit:  
$$\text{TimeDelay} = [12 * (65536 - \text{InitValue})] / F$$
  
Trong ó  
$$\text{InitValue} = \text{TLx} + (256 * \text{THn}) = 65536 - \text{TimeDelay} * F / 12$$
  
F: t n s c a th ch anh.
- + Ch 8bit:  
$$\text{TimeDelay} = [12 * (256 - \text{THx})] / F$$
  
$$\Rightarrow \text{THx} = 256 - \text{TimeDelay} * F / 12$$

76

### 6.3 B m/ nh th i trong 8051

- ❖ Nguồn xung Clock cho b nh th i
- Ví d : Ví t ch ng trình t o ra m t sóng vuông v i y xung 50% trên chân P1.5. B nh th i Timer0 c dùng t o tr th i gian ch 1. Giá tr kh i t o là FFF2H

```

HERE:    MOV    TMOD, #01          ; Sử dụng Timer0 và chế độ 1(16 bit)
          MOV    TL0, #0F2H        ; TL0 = F2H, byte thấp
          MOV    TH0, #0FFH        ; TH0 = FFH, byte cao
          CPL     P1.5             ; Sử dụng chân P1.5
          ACALL  DELAY             ; Nạp lại TH, TL
          SJMP   HERE              ; delay using timer0.
;
DELAY:
AGAIN:    SETB   TR0               ; Khởi động bộ định thời Timer0
          JNB    TF0, AGAIN         ; Hiển thị cờ bộ định thời cho đến khi nó vượt qua FFFFH.
          CLR    TR0               ; Dừng bộ Timer
          CLR    TF0               ; Xóa cờ bộ định thời 0
          RET

```

### 6.3 B m/ nh th i trong 8051

- ❖ Nguồn xung Clock cho b nh th i
  - Ví d : Tính toán th i gian tr c a ch ng trình con DELAY n u XTAL = 11,0592MHz
- $$\text{TimeDelay} = [12 * (65536 - \text{InitValue})] / F$$
- $$= (65536 - 65522) * 1,085$$
- $$= 15,19 \text{ micro giây}$$

## 6.3 B m/ nh th i trong 8051

- ❖ Nguồn xung Clock cho b nh th i
- Ví d : Ch ng trình d i t o ra các sóng vuông trên chân P2.5 liên t c b ng vi c s d ng b Timer0 t o ra tr th i gian. Hãy tìm t n s c a sóng vuông n u XTAL=12MHz (không tính t ng phí c a các l nh)

|        |      |            |  |
|--------|------|------------|--|
|        | MOV  | TMOD, #01H | ; Chọn Timer0, chế độ 1 (16 bit)                           |
| HERE:  | MOV  | TL1, #34H  | ; Đặt byte thấp TL1 = 34H                                  |
|        | MOV  | TH0, #76H  | ; Đặt byte cao TH1 = 76H                                   |
|        |      |            | ; (giá trị bộ định thời là 7634H)                          |
|        | SETB | TR1        | ; Khởi động bộ Timer1                                      |
| AGAIN: | JNB  | TF1, AGAIN | ; ở lại cho đến khi bộ định thời đếm qua 0                 |
|        | CLR  | TR1        | ; Dừng bộ định thời.                                       |
|        | CPL  | P1.5       | ; Bù chân P1.5 để nhận Hi, L0                              |
|        | CLR  | TF         | ; Xóa cờ bộ định thời                                      |
|        | SJMP | AGAIN      | ; Nạp lại bộ định thời do chế độ 1 không tự động nạp lại . |

## 6.3 B m/ nh th i trong 8051

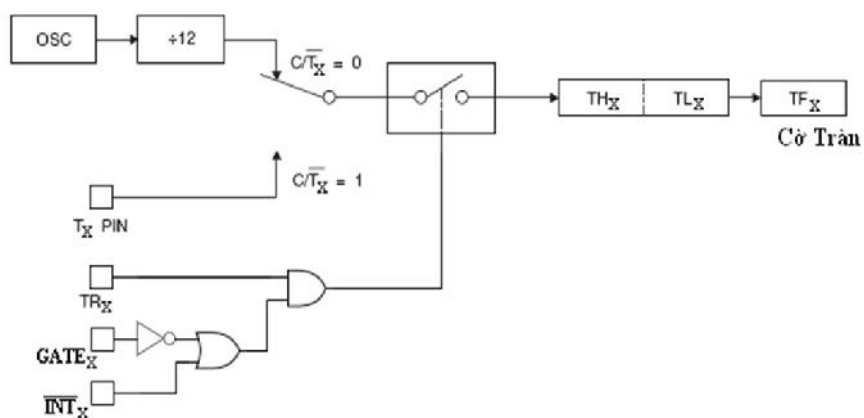
- ❖ Nguồn xung Clock cho b nh th i
- **m s k i n**
  - ✓ N u  $C//T = 1$ , b nh th i s ho t ng ch b m và nguồn xung clock c c p t bên ngoài.
    - + Timer 0: dùng chân T0 (P3.4)
    - + Timer 1: dùng chân T1 (P3.5)
  - ✓ Các thanh ghi c a b nh th i t ng m i khi x y ra s chuy n tr ng thái t 1 xu ng 0 ngõ vào Tx. Tuy nhiên b V K ph i m t 2 chu k máy nh n b i t s chuy n tr ng thái này, do v y t n s c c i c a ngu n xung clock bên ngoài là  $1/24$  t n s th ch anh g n trên V K (v i TA 12MHz thì t n s này là 500KHz)

80



### 6.3 B m/ nh th i trong 8051

- ❖ Kh i ng, d ng và truy xu t các thanh ghi c a b nh th i



81

### 6.3 B m/ nh th i trong 8051

- ❖ Kh i ng, d ng và truy xu t các thanh ghi c a b nh th i
- t ch ho t ng cho b nh th i thông qua thanh ghi TMOD

VD: `MOV TMOD, #00010001B`

- Kh i ng s m ban u (n u c n) cho các thanh ghi nh th i TLx/THx

VD: th i t l p m t kho ng th i gian là  $1000\mu s$  (v i TA 12MHz) thì ta c n kh i ng cho TLx/THx ch a m t giá tr nó m 1000 xung thì tràn:

$(FFFFH - 1000) + 1 = FC18H \quad \text{THx} = 0FCH \quad \text{TLx} = 18H$

82

### 6.3 B m/ nh th i trong 8051

- ❖ Khi ng, d ng và truy xu t các thanh ghi c a b nh th i
- Khi ng/d ng các b nh th i b ng các l nh Set/Reset tr c ti p các bit TRx  
 VD: SETB TR0 ;Kh i ng b nh th i 0  
 CLR TR0 ;D ng b nh th i 0
- Ki m tra c tr n TFX ho c s d ng ng t xác nh kho ng th i tr ã trôi qua hay ch a.  
 Lap: JNB TF1, Lap; Den Lap neu TF1 = 0
- Có th c/ghi n i dung các thanh ghi c a b nh th i b t c khi nào

83

### 6.3 B m/ nh th i trong 8051

- ❖ Ví d 1: Vi t ch ng trình con t o tr 200ms dùng b nh th i 0. Bi t t n s c a th ch anh c s d ng là 12MHz
- ❖ Ví d 2: Vi t ch ng trình cho 8051 t o xung vuông t n s 2000Hz, r ng xung 50% trên chân P1.0 s d ng b nh th i 1 (không s d ng ng t). Bi t t n s c a th ch anh c s d ng là 12MHz?
- ❖ Ví d 3: Vi t ch ng trình cho 8051 t o xung vuông t n s 50Hz, r ng xung 50% trên chân P1.0 s d ng b nh th i 1 (không s d ng ng t). Bi t t n s c a th ch anh c s d ng là 12MHz?

84

### 6.3 B m/ nh th i trong 8051

- ❖ L p trình b nh th i ch 2:
  1. N p giá tr TMOD
  2. N p giá tr TH v i giá tr m ban u
  3. Kh i ng b nh th i
  4. Duy trì hi n th c TF v i l nh “JNB TFx, ích”  
xem tr n b m ch a. Thoát vòng l p khi TF = 1.
  5. Xóa c TF
  6. Quay tr l i b c 4 vì ch 2 t n p l i

85

### 6.3 B m/ nh th i trong 8051

- ❖ Ví d : V i XTAL = 11.0592MHz, hãy tìm
  - a. T n s c a sóng vuông trên chân P1.0
  - b. T n s nh nh t có th t o ra b ng ch 2

```

MOV TMOD, #20H
MOV TH1, #5
SETB TR1
BACK: JNB TF1, BACK
      CPL P1.0
      CLR TF1
      SJMP BACK

```

86

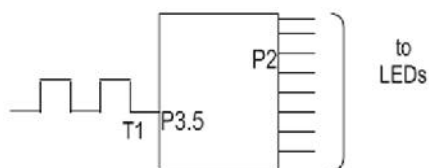
### 6.3 B m/ nh th i trong 8051

- ❖ Ví d : Vi t ch ng trình t o xung vuông t n s 2KHz t i chân P1.7 s d ng Timer 1 ch 8 bit.

87

### 6.3 B m/ nh th i trong 8051

- ❖ Ví d : Gi s xung ng h c c p t i chân T1, hãy vi t ch ng trình cho b m 1 ch 2 m các xung và hi n th tr ng thái c a s m TL1 trên c ng P2.



88

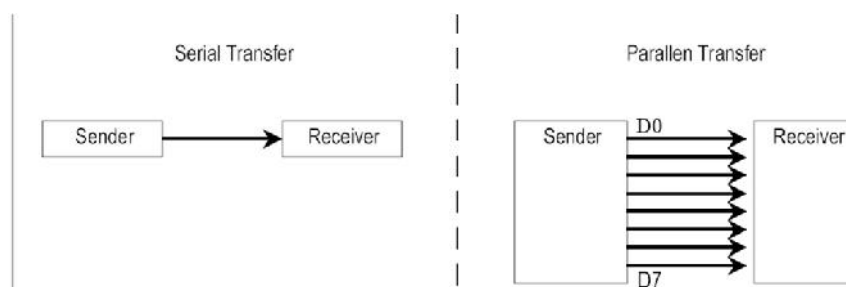
## 6.4 Cấu trúc và nguyên lý hoạt động của UART trong 8051

- ❖ Nguyên lý hoạt động của các chế độ truyền thông nhị phân
- ❖ Thanh ghi điều khiển và các chế độ hoạt động của nhị phân
- ❖ Khởi động và truy xuất các thanh ghi
- ❖ Tốc độ baud cho các chế độ nhị phân
- ❖ Ví dụ

89

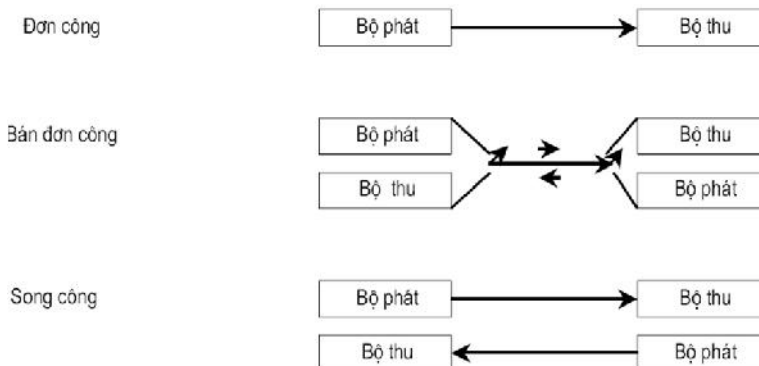
## 6.4 Cấu trúc và nguyên lý hoạt động của UART trong 8051

- ❖ Nguyên lý hoạt động của các chế độ truyền thông nhị phân
- ❖ Truyền thông nhị phân: Thời gian để truyền 1 bit trên 1 giây (R - Khoảng cách xa - Chậm)
- ❖ Truyền thông song song: Thời gian để truyền 8 bit trên 8 giây riêng biệt (T - Khoảng cách gần - Nhanh)



## 6.4 Cấu trúc và nguyên lý hoạt động của bộ chuyển đổi thông tin (UART) trong 8051

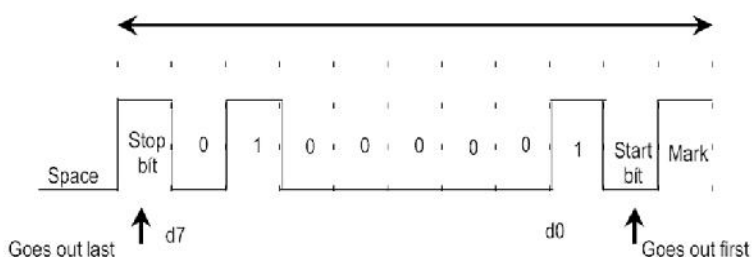
- ❖ Nguyên lý hoạt động của bộ chuyển đổi thông tin



91

## 6.4 Cấu trúc và nguyên lý hoạt động của bộ chuyển đổi thông tin (UART) trong 8051

- ❖ Nguyên lý hoạt động của bộ chuyển đổi thông tin
- ❖ Truyền thông tin có hai phương thức: đồng bộ (synchronous) và bất đồng bộ (asynchronous).
- ❖ 8051 hỗ trợ truyền song công và có hai phương thức truyền đồng bộ và bất đồng bộ.



92

## 6.4 Công nghệ truyền thông (UART) trong 8051

- ❖ Một số chuẩn truyền thông nổi bật:
  - ❖ RS232: chuẩn truyền thông giữa 2 thiết bị
  - ❖ RS485: truyền thông giữa 2 hay nhiều thiết bị
  - ❖ USB (Universal Serial Bus): Thay thế RS232
  - ❖ I2C (Inter - Integrated Circuit): Được phát triển bởi hãng Philips.
  - ❖ 8051 tích hợp RS232 với tên gọi: Bộ thu phát dữ liệu đồng bộ – UART (Universal Asynchronous Receiver Transmitter)

93

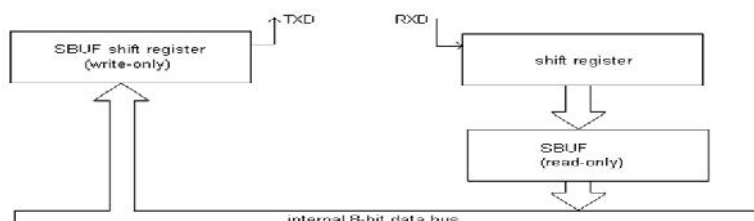
## 6.4 Công nghệ truyền thông (UART) trong 8051

- ❖ Thanh ghi sử dụng trong UART:
  - ❖ Thanh ghi SBUF
  - ❖ Thanh ghi SCON

94

## 6.4 Cấu trúc nội tiếp (UART) trong 8051

### ❖ Thanh ghi SBUF



- ❖ Thanh ghi SBUF địa chỉ 99H
- ❖ SBUF thực chất là 2 thanh ghi: viết và ghi
- ❖ Có hai dòng dữ liệu: dòng phát (P3.1) và dòng thu (P3.0). Vì vậy, cấu trúc nội tiếp có thể truyền và nhận dữ liệu đồng thời.

95

## 6.4 Cấu trúc nội tiếp (UART) trong 8051

### ❖ Thanh ghi SBUF

- ❖ Dữ liệu truyền khi truyền phải chờ đợi thanh ghi SBUF. Ngược lại, trong chế độ nhận, SBUF lưu dữ liệu truyền khi nhận các thanh ghi khác.
- ❖ MOV SBUF, #45H: Truyền dữ liệu ra bên ngoài.
- ❖ MOV A, SBUF: Lưu dữ liệu nhận vào thanh ghi A.
- ❖ Mỗi byte truyền khi truyền sẽ có khung bit 1 bit start và 1 bit stop.
- ❖ Khi nhận dữ liệu, 8051 chờ đợi 2 bit start và stop truyền khi ghi dữ liệu vào thanh ghi SBUF.

96



## 6.4 C ng n i ti p (UART) trong 8051

- ❖ Thanh ghi i u khi n và các ch ho t ng c a n i ti p

- Thanh ghi SCON:

| Bit    | Ký hi u | Mô t   |
|--------|---------|--|
| SCON.7 | SM0     | Bit0 ch n ch c a c ng n i ti p   |
| SCON.6 | SM1     | Bit1 ch n ch c a c ng n i ti p   |
| SCON.5 | SM2     | Bit2 ch n ch c a c ng n i ti p   |
| SCON.4 | REN     | Bit này cho phép truy n thông a x lý các ch 2 và 3. Bit cho phép thu. Bit này c set lên 1 cho phép nh n các ký t . |
| SCON.3 | TB8     | Bit phát th 8. Bit th 9 c phát các ch 2 và 3. c set/reset b ng ph n m m.   |
| SCON.2 | RB8     | Bit thu th 8. Bit th 9 nh n c trong ch 2 và 3.   |
| SCON.1 | TI      | C ng t phát. C này c set ngay khi k t thúc vì c phát m t ký t , c xoá b i ph n m m.                                |
| SCON.0 | RI      | C ng t thu. RI =1 ngay sau khi k t thúc vì c thu m t ký t , c xoá b i ph n m m.                                    |

97

## 6.4 C ng n i ti p (UART) trong 8051

- ❖ Thanh ghi i u khi n và các ch ho t ng c a n i ti p

- SCON c s d ng i u khi n và t các ch ho t ng cho c ng UART.

- C ng n i ti p c a 8051 có 4 ch ho t ng:

| SM0, SM1 | Ch | Mô t           | T c baud                              |
|----------|----|----------------|---------------------------------------|
| 00       | 0  | Thanh ghi d ch | C nh ( $F_{TA}/12$ )                  |
| 01       | 1  | UART 8bit      | Thay i (thi t l p b i b nh th i l)    |
| 10       | 2  | UART 9bit      | C nh ( $F_{TA}/32$ ho c $F_{TA}/64$ ) |
| 11       | 3  | UART 9bit      | Thay i (thi t l p b i b nh th i l)    |

98

## 6.4 Cấu trúc và tính năng (UART) trong 8051

### ➤ Chế độ: thanh ghi dữ liệu 8bit :

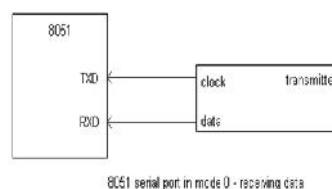
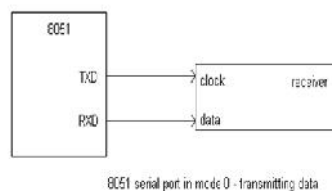
- ✓ Các chế độ vận hành SM0 = 0, SM1 = 0
- ✓ RxD: thu/phát dữ liệu
- ✓ TxD: phát xung clock dữ liệu bit
- ✓ Tốc độ baud cố định và bằng 1/12 tần số XTAL
- ✓ Khi phát hoặc thu dữ liệu 8bit, bit LSB được thu hoặc phát trước tiên
- ✓ Vì có phát dữ liệu có thể hiển thị bằng 1 thanh ghi dữ liệu vào SBUF.

99

## 6.4 Cấu trúc và tính năng (UART) trong 8051

### ➤ Chế độ: thanh ghi dữ liệu 8bit :

- Cấu trúc UART hoạt động như bán song công. Nó không thể truyền và nhận dữ liệu đồng thời trên cùng 1 chân RxD
- Cấu trúc UART sử dụng phương thức truyền dữ liệu vì sử dụng xung nhịp trên chân TxD



100

## 6.4 Cấu trúc và tính năng (UART) trong 8051

### ➤ Chương 1: UART 8bit có tốc độ baud thay đổi:

- ✓ Cấu trúc và chế độ SM0 = 0, SM1 = 1
- ✓ Cấu trúc và tính năng của 8051 hỗ trợ việc truyền và nhận dữ liệu theo chế độ UART 8bit có tốc độ baud thay đổi.
- ✓ Khi cấu hình xong có 10bit dữ liệu thu trên chân RxD và 10bit dữ liệu phát trên chân TxD cho mỗi ký tự dữ liệu, bao gồm: 1bit start (luôn bằng 0), 8bit dữ liệu, và 1bit stop (luôn là 1). Khi thu, bit stop của mỗi bit RB8 của SCON

101

## 6.4 Cấu trúc và tính năng (UART) trong 8051

### ➤ Chương 1: UART 8bit có tốc độ baud thay đổi:

- ✓ Tốc độ baud của thiết lập bit của truyền và nhận.
- ✓ Khi cấu hình xong phát:
  - ✓ Vì cấu trúc phát thể hiện bằng cách ghi vào SBUF. Dữ liệu được dịch bit xuất ra trên chân TxD và bắt đầu bằng bit start, tiếp theo là 8bit dữ liệu, rồi đến bit stop. Cấu trúc phát TI = 1 ngay khi bit stop xuất hiện trên chân TxD.

102

## 6.4 Cấu trúc và tính năng (UART) trong 8051

### ➤ Chương 1: UART 8bit có tốc độ baud thay đổi:

- ✓ Chức năng:
  - ✓ Ví dụ: Khi bit SM0 = 1, SM1 = 0, UART 8bit có tốc độ baud thay đổi.
  - ✓ Bit start: bit 0 trên chân RxD (bit start).
  - ✓ Bit stop: bit 1 trên chân RxD (bit stop).
  - ✓ Khi bit 8 bit đã gửi xong thì:
    - ✓ Bit 9 (bit stop) gửi vào bit RB8 của SCON
    - ✓ 8bit dữ liệu gửi vào SBUF
    - ✓ Cổng thu RI tăng lên 1.

103

## 6.4 Cấu trúc và tính năng (UART) trong 8051

### ➤ Chương 2: UART 9 bit có tốc độ baud cố định:

- ✓ Chức năng:
  - ✓ Khi bit SM0 = 1, SM1 = 0, UART 9 bit có tốc độ baud cố định, bao gồm 11bit thu hoặc phát: bit start, 8bit dữ liệu, bit dữ liệu thứ 9 (bit stop), bit stop.
  - ✓ Khi phát, bit 9 là bit TB8 trong thanh ghi SCON. Khi thu, bit 9 nhận được gửi vào bit RB8.
  - ✓ Tốc độ baud chia 2 bằng 1/32 hoặc 1/64 tùy chọn (tùy theo bit SMOD bằng 1 hay 0)

104

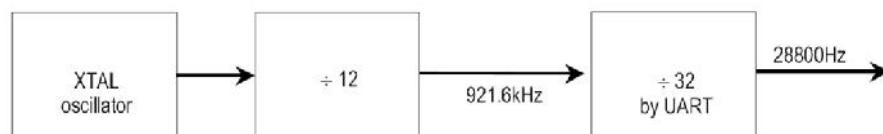
## 6.4 Cấu hình UART trong 8051

- **Chương 3: UART 9bit có tốc độ baud thay đổi:**
  - ✓ Cần thiết vì SM0 = 1, SM1 = 1
  - ✓ Chương 3 hoạt động như một ngoại lệ tốc độ baud có sẵn và cung cấp bit nhúng

105

## 6.4 Cấu hình UART trong 8051

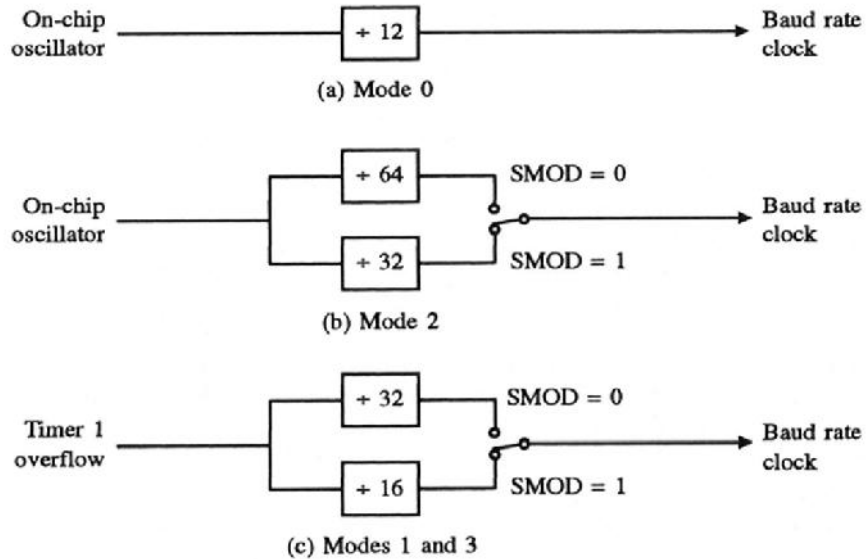
- ❖ **Tốc độ baud cho cấu hình**
  - Chương 0:  $T_c \text{ baud} = F_{TA}/12$
  - Chương 1,3:  $T_c \text{ baud} = \text{tốc độ tràn của Timer 1 chia cho 16 hoặc 32 tùy theo bit SMOD bằng 1 hay 0.}$



- Chương 2:  $T_c \text{ baud} = 1/32 \text{ hoặc } 1/64 \text{ tùy theo bit SMOD bằng 1 hay 0}$

106

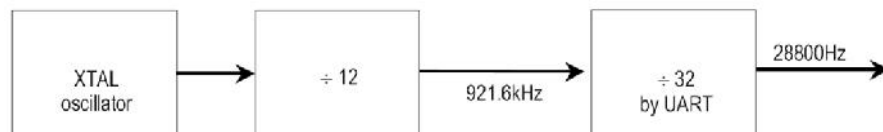
## 6.4 Cấu hình UART trong 8051



## 6.4 Cấu hình UART trong 8051

### ❖ Tốc độ baud cho cấu hình

$$\text{Baud rate} = \frac{2^{\text{SMOD}} * F_{\text{OSC}}}{32 * 12 * (256 - TH)}$$



## 6.4 Cấu hình UART trong 8051

### ❖ Tốc độ baud cho cấu hình

- ❖ Với  $XTAL = 12MHz$ , tìm giá trị TH1 có tốc độ baud:

- ❖ 9600
- ❖ 2400
- ❖ 1200

109

## 6.4 Cấu hình UART trong 8051

### ❖ Tốc độ baud cho cấu hình

- ❖ Với  $XTAL = 12MHz$ ,  $SMOD = 1$ , tìm tốc độ baud với các giá trị của TH1:

- ❖ -3
- ❖ -6
- ❖ -12
- ❖ -24

110

## 6.4 C  ng n  i ti  p (UART) trong 8051

- ❖ **L  p tr nh truy  n d   li u (ch     1)**
  - ❖ N  p gi  tr 20H v o thanh ghi TMOD
  - ❖ N  p TH1 gi  tr  m ban  u/
  - ❖ N  p gi  tr 50H v o thanh ghi SCON
  - ❖ B  t TR1 = 1   kh  i  ng Timer1
  - ❖ X a c  ng t TI b  ng l  nh CLR TI
  - ❖ N  p byte k y t   v o thanh ghi SBUF
  - ❖ K i m tra c   TI b  ng l  nh JNB TI, label
  - ❖ truy  n k y t   ti  p theo quay v   b  c 5

111

## 6.4 C  ng n  i ti  p (UART) trong 8051

- ❖ **L  p tr nh truy  n d   li u (ch     1)**
  - ❖ V i d   : V i t   ch  ng tr nh cho 8051 truy  n n  i ti  p k y t   “A” v  i t  c 4800 baud li n t  c.
 

```

MOV TMOD, #20
MOV TH1, #-6
MOV SCON, #50H
SET TR1
Label  MOV SBUF, 'A'
Loop   JNB TI, Loop
        CLR TI
        SJMP Label
          
```

112



## 6.4 Chương trình truyền dữ liệu (UART) trong 8051

- ❖ **Lập trình truyền dữ liệu (chương 1)**
  - ❖ Ví dụ: Viết chương trình cho 8051 truyền dữ liệu theo chế độ UART với tốc độ baud bằng 4800

113

## 6.4 Chương trình truyền dữ liệu (UART) trong 8051

- ❖ **Lập trình nhận dữ liệu (chương 1)**
  - ❖ Đặt giá trị 20H vào thanh ghi TMOD
  - ❖ Đặt TH1 giá trị đếm ban đầu
  - ❖ Đặt giá trị 50H vào thanh ghi SCON
  - ❖ Đặt TR1 = 1 khởi động Timer1
  - ❖ Xóa cờ nhận dữ liệu bằng CLR RI
  - ❖ Kiểm tra cờ nhận dữ liệu bằng JNB TI, label
  - ❖ Chuyển nội dung SBUF vào thanh ghi
  - ❖ Nhận ký tự tiếp theo quay vòng lại

114

## 6.4 C  ng n  i ti  p (UART) trong 8051

- ❖ **L  p tr nh nh  n d   li  u (ch   1)**
  - ❖ V i d   1: L  p tr nh cho 8051 nh  n c c byte d   li  u n  i ti  p v a t   ch ng v o c  ng P1. t   t   c baud b  ng 4800.
  - ❖ V i d   2: L  p tr nh cho 8051 truy  n li n t  c ch   “A” v  i t   c baud l  19.200

115

## 6.4 C  ng n  i ti  p (UART) trong 8051

- ❖ Kh  i  ng v a truy xu  t c c thanh ghi
- **Cho ph p thu d   li  u:**
  - ✓ C  ng n  i ti  p c  a 8051 ch   c ph p nh  n d   li  u khi bit REN trong thanh ghi SCON c   t b  ng 1
  - ✓ Th  ng bit REN s   c   t b  ng 1 b  ng ph  n m m u ch  ng tr nh.  
VD: SETB REN
- **Bit d   li  u th   9**
  - ✓ Bit d   li  u th   9 c c ch   2 v  3 c   ghi v o bit TB8 b  ng ph  n m m khi ph t d   li  u, v  c   t bit RB8 ra x   lý khi thu.

116

## 6.4 Công năng tiếp (UART) trong 8051

- ❖ Khi khởi động và truy xuất các thanh ghi
  - **Thêm vào bit chọn:**
    - ✓ Bit thứ 9 thường được dùng làm bit chọn cho mô thức ký tự. Thêm bit chọn vào khung truy cập dùng các lệnh sau:
 

```
MOV A,G
MOV C,P
MOV TB8,C
MOV SBUF,A
```
- Bit P được set hoặc xóa mô thức máy thì tiếp vì kiểm tra chọn cho 8bit trong thanh chọn A.

117

## 6.4 Công năng tiếp (UART) trong 8051

- ❖ Khi khởi động và truy xuất các thanh ghi
- **Các công năng:**
  - ✓ Các công năng thu RI và công năng phát TI trong thanh ghi SCON được đặt lên 1 bằng phép công nhân phép nhân xóa bằng phép nhân.
  - ✓ RI được đặt lên mức 1 khi kết thúc vì nhân mô thức ký tự báo báo nhân. RI = 1 có thể sinh ra mô thức công năng nhân V K hoặc công năng có thể kiểm tra thanh xuyên bằng phép nhân:
 

```
LAP: JNB RI, LAP
MOV A,SBUF
CLR RI
```

118

## 6.4 Công năng tiếp (UART) trong 8051

- ❖ Khi tiếp nhận và truy xuất các thanh ghi
  - **Các công năng:**
    - ✓ TI=1 khi kết thúc việc phát mã ký tự báo rằng bộ phát đang nhận, có thể truy cập tiếp theo. Do vậy trước khi truy cập mã ký tự tiếp theo phải kiểm tra TI. Khi TI=1 hay ký tự trước đã truy cập xong hay chưa, khi TI=1 hay ký tự trước đã truy cập xong thì ta mới truy cập tiếp theo. Điều này tránh việc ghi đè dữ liệu. Các lệnh như sau:
- CHO: JNB TI, CHO ; Khi TI=0 thì tiếp tục truy cập  
       CLR TI ; xoá TI  
       MOV SBUF,A ; truy cập mã tiếp theo

119

## 6.4 Công năng tiếp (UART) trong 8051

- ❖ Ví dụ 1: Truy cập ký tự “A” liên tục ra cổng UART với tốc độ baud bằng 9600 chia 3, có kiểm tra chẵn. Sử dụng Timer1.
- ❖ Ví dụ 2: Lặp trình nhúng dữ liệu tục ra cổng UART với tốc độ baud bằng 4800 chia 3, có kiểm tra lẻ. Sử dụng Timer1.

120

## 6.5 Hoạt động ngắt trong 8051

- ❖ Chức năng và xử lý ngắt trong V K 8051
- ❖ Thiết kế chương trình sử dụng ngắt
- ❖ Ngắt các bộ nhớ/nhân
- ❖ Ngắt các cổng I/O
- ❖ Các ngắt ngoài

121

## 6.5 Hoạt động ngắt trong 8051

- ❖ Chức năng và xử lý ngắt trong V K 8051
- V K 8051 có 5 nguồn ngắt: hai ngắt ngoài, hai ngắt các bộ nhớ/nhân, và một ngắt các cổng I/O.
- Sau khi chấp nhận hoặc Reset tất cả các ngắt đều bị cấm sau đó chúng sẽ cho phép bằng phần mềm. Vì cho phép/cấm một ngắt sẽ thể hiện thông qua vị trí hoặc xóa các bit tương ứng trong thanh ghi cho phép ngắt IE.
- 8051 có 2 xử lý ưu tiên ngắt: sử dụng chu kỳ vòng và sử dụng hai mức ưu tiên. Sử dụng chu kỳ vòng sẽ thất bại khi xảy ra vì mức còn sử dụng ưu tiên ngắt sẽ lập trình bằng bit ED.

122

## 6.5 Hoạt động ngắt trong 8051

❖ Chức năng và xử lý ngắt trong V K 8051

### ➤ Thanh ghi cho phép ngắt IE

| Bit  | Ký hiệu | /ch bit | Mô tả                                    |
|------|---------|---------|--|
| IE.7 | EA      | 0AFH    | Bit cho phép ngắt toàn cục               |
| IE.6 | -       | 0AEH    | Không dùng                               |
| IE.5 | -       | 0ADH    | Không dùng                               |
| IE.4 | ES      | 0ACH    | Bit cho phép ngắt do completion          |
| IE.3 | ET1     | 0ABH    | Bit cho phép ngắt do bộ nhúng 1 (TIMER1) |
| IE.2 | EX1     | 0AAH    | Bit cho phép ngắt ngoài 1 (INT1)         |
| IE.1 | ET0     | 0A9H    | Bit cho phép ngắt do bộ nhúng 0 (TIMER0) |
| IE.0 | EX0     | 0A8H    | Bit cho phép ngắt ngoài 0 (INT0)         |

123

## 6.5 Hoạt động ngắt trong 8051

❖ Chức năng và xử lý ngắt trong V K 8051

### ➤ Thanh ghi cho phép ngắt IE

✓ Vì cho phép hay cấm ngắt có thể hiển thị bằng cách đặt hoặc xóa bit tương ứng trong thanh ghi cho phép ngắt IE

✓ cho phép ngắt nào thì bit cho phép tương ứng trong thanh ghi IE đặt bằng 1, ngược lại bit cho phép ngắt toàn cục tương ứng đặt bằng 0

VD: Các lệnh cho phép ngắt ngoài 1

SETB EX1 ; Cho phép ngắt ngoài 1

SETB EA ; Cho phép các ngắt

hoặc dùng lệnh MOV IE,#10000100B

124

## 6.5 Hoạt động ngắt trong 8051

❖ Tổ chức và xử lý ngắt trong V K 8051

### ➤ Thanh ghi ưu tiên ngắt IP

| Bit  | Ký hiệu | /ch bit | Mô tả                                  |
|------|---------|---------|--|
| IP.7 | -       | 0BFH    | Không dùng                             |
| IP.6 | -       | 0BEH    | Không dùng                             |
| IP.5 | -       | 0BDH    | Không dùng                             |
| IP.4 | PS      | 0BCH    | Bit ưu tiên ngắt cho các ngắt nội tiếp |
| IP.3 | PT1     | 0BBH    | Bit ưu tiên ngắt cho bộ nhúng timer 1  |
| IP.2 | PX1     | 0BAH    | Bit ưu tiên ngắt cho ngắt ngoài 1      |
| IP.1 | PT0     | 0B9H    | Bit ưu tiên ngắt cho bộ nhúng timer 0  |
| IP.0 | PX0     | 0B8H    | Bit ưu tiên ngắt cho ngắt ngoài 0      |

125

## 6.5 Hoạt động ngắt trong 8051

❖ Tổ chức và xử lý ngắt trong V K 8051

### ➤ Thanh ghi ưu tiên ngắt IP

✓ IP cho phép ta có thể đặt mức ưu tiên cho mỗi ngắt. Sau cấp nguồn hay Reset  $IP = 0$ .

✓ Mỗi ngắt có bit ưu tiên bằng 1 sẽ có mức ưu tiên cao hơn ngắt có bit ưu tiên bằng 0. Khi hai ngắt xuất hiện đồng thời ngắt có mức ưu tiên cao hơn sẽ được ưu tiên xử lý.

✓ Nếu có ngắt với mức ưu tiên cao xuất hiện, chương trình phải chờ ngắt có mức ưu tiên thấp hơn xử lý xong rồi mới tiếp tục chương trình xử lý ngắt có mức ưu tiên cao hơn.

126

## 6.5 Hoạt động ngắt trong 8051

❖ Tổ chức và xử lý ngắt trong V K 8051

### ➤ Chu kỳ vòng

- ✓ Nếu có hai ngắt có cùng mức ưu tiên xuất hiện đồng thời, chu kỳ vòng sẽ xác định ngắt nào có mức ưu tiên cao hơn. Chu kỳ vòng này sẽ là (mức ưu tiên giảm dần):
  - + ngắt ngoài 0
  - + ngắt do bộ nhớ thi 0
  - + ngắt ngoài 1
  - + ngắt do bộ nhớ thi 1
  - + ngắt do chương trình bị ngắt.

127

## 6.5 Hoạt động ngắt trong 8051

❖ Tổ chức và xử lý ngắt trong V K 8051

### ➤ Xử lý ngắt

- ✓ Khi có mức ngắt xuất hiện và CPU chấp nhận, chương trình chính sẽ bị ngắt. Và CPU sẽ thực hiện các thao tác sau:
  - + Hoàn tất việc thực thi lệnh hiện hành
  - + Cập nhật chương trình PC vào ngăn xếp
  - + Bộ nhớ chương trình PC sẽ nhận địa chỉ vector của chương trình bị ngắt tiếp theo.
  - + Chương trình bị ngắt sẽ thực thi.
 Khi thực thi chương trình bị ngắt, nếu gặp lệnh RETI thì V K sẽ quay trở lại chương trình chính.

128



## 6.5 Hoạt động ngắt trong 8051

❖ Tổ chức và xử lý ngắt trong V K 8051

### ➤ Xử lý ngắt

- ✓ Các nguyên nhân ngắt sẽ tích cực mỗi khi có ngắt từ bên ngoài:

| Ngắt                      | C   | V trí trong thanh ghi SFR |
|---------------------------|-----|---------------------------|
| Ngắt ngoài 0 (INT0)       | IE0 | TCON.1                    |
| Ngắt ngoài 1 (INT1)       | IE1 | TCON.3                    |
| Ngắt do TIMER0            | TF0 | TCON.5                    |
| Ngắt do TIMER1            | TF1 | TCON.7                    |
| Ngắt nhúng của ngắt NT    | RI  | SCON.0                    |
| Ngắt truy cập của ngắt NT | TI  | SCON.1                    |

129

## 6.5 Hoạt động ngắt trong 8051

❖ Tổ chức và xử lý ngắt trong V K 8051

### ➤ Các Vector ngắt

- ✓ Khi mức ngắt của V K áp dụng, giá trị nạp cho bộ đếm chương trình PC sẽ gọi là vector ngắt. Vector ngắt là địa chỉ bắt đầu của chương trình phục vụ ngắt của ngắt tương ứng.
- ✓ Khi mức chương trình phục vụ ngắt thực hiện bị V K thì sẽ gây ra ngắt tiếp theo bị xóa và 0 bị phép nhân. Riêng với việc truy cập thông tin thì phép thì các cờ TI, RI phải xóa bằng phép nhân.

130

## 6.5 Hoạt động ngắt trong 8051

- ❖ Thiết kế và xử lý ngắt trong V K 8051

### ➤ Các Vector ngắt

| Ngắt do                    | C          | Địa chỉ vector |
|----------------------------|------------|----------------|
| Reset hệ thống             | RST        | 0000H          |
| Ngắt ngoài 0 (INT0)        | IE0        | 0003H          |
| Ngắt TIMER0                | TF0        | 000BH          |
| Ngắt ngoài 1 (INT1)        | IE1        | 0013H          |
| Ngắt TIMER1                | TF1        | 001BH          |
| Ngắt do cộng nhân nhị phân | RI hoặc TI | 0023H          |

131

## 6.5 Hoạt động ngắt trong 8051

- ❖ Thiết kế chương trình sử dụng ngắt
- Dùng khung chương trình như đã trình bày phần 6.2
- Giả sử các vector ngắt có khoảng cách là 8byte, do vậy nếu một chương trình phần cứng ngắt có kích thước nhỏ hơn hoặc bằng 8byte thì ta có thể đặt chương trình này ngay trong vùng vector ngắt.
- Nếu các chương trình phần cứng ngắt có kích thước lớn hơn 8byte thì ta phải chuyển các chương trình này đến một nơi khác trong bộ nhớ chương trình tránh tràn sang địa chỉ khác.

132

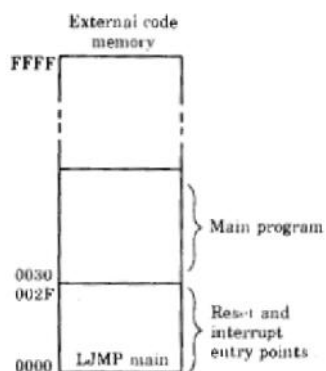
## 6.5 Ho t ng ng t trong 8051

- ❖ Thi t k ch ng trình s d ng ng t
- ❖ Ch ng trình ng t có kích th c nh

```

ORG 0000H
LJMP MAIN
ORG 000BH
INT: .....
    RETI
MAIN: .....
    END

```



133

## 6.5 Ho t ng ng t trong 8051

- ❖ Thi t k ch ng trình s d ng ng t
- ❖ Ch ng trình ng t có kích th c l n

```

ORG 0000H
LJMP MAIN
ORG 000BH
LJMP ToINT
ORG 0030H
MAIN: .....
ToINT: .....
    RETI

```

134

## 6.5 Hoạt động ngắt trong 8051

### ❖ Ngắt cá biệt/nhập



135

## 6.5 Hoạt động ngắt trong 8051

### ❖ Ngắt cá biệt/nhập

Vì tính năng trình cho 8051 tạo xung vuông tần số 2000Hz, r xung xung 50% trên chân P2.0 sẽ dùng để nhập (sẽ dùng ngắt). Bit tần số của thanh ghi sẽ dùng là 12MHz?

```

ORG 0000H
LJMP MAIN
ORG 000BH
CPL P2.0
RETI
ORG 0030H
MAIN: MOV TMOD, #20H
      MOV TH1, #6
      MOV IE, #88H
      SETB TR1
      HERE: SJMP HERE
  
```

136

## 6.5 Hoạt động ngắt trong 8051

### ❖ Ngắt cá nhân/ nhúng

Vì tính năng trình cho 8051 nhận liên tục dữ liệu từ cổng P0 sau đó đưa ra cổng P1. Trong lúc này cần tạo xung vuông có chu kỳ 200microgiây trên chân P2.1.  $f_{osc} = 11.0592\text{MHz}$ .

137

## 6.5 Hoạt động ngắt trong 8051

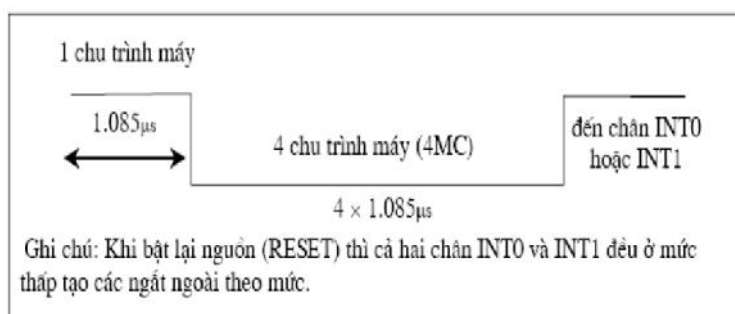
### ❖ Ngắt ngoài

- ❖ Bởi vì khi nhận 8051 có hai ngắt phần cứng bên ngoài là chân 12 (P3.2) và chân 13 (P3.3) dùng cho ngắt INT0 và INT1
- ❖ Có hai mức kích hoạt cho các ngắt phần cứng ngoài: ngắt theo mức và ngắt theo sườn.

138

## 6.5 Hoạt động ngắt trong 8051

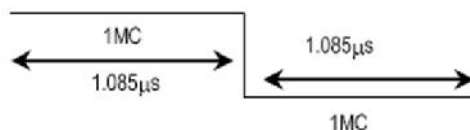
- ❖ Ngắt ngoài
  - ❖ Ngắt theo mức: chân ngắt phải có giá trị mức thấp cho đến khi bit u thanh ghi n trình ph c v ngắt ISR.



139

## 6.5 Hoạt động ngắt trong 8051

- ❖ Ngắt ngoài
  - ❖ Ngắt theo cạnh: Sản xuất các xung tại các chân INT0 và INT1 có giá trị các bit TCON.1 và TCON.3

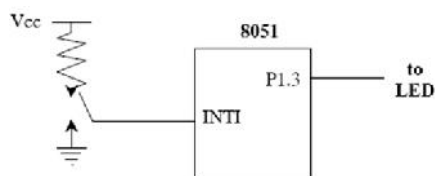


140

## 6.5 Hoạt động ngắt trong 8051

### ❖ Ngắt ngoài theo mức:

Ví dụ ngắt theo mức: Mỗi khi công tắc đóng thì đèn LED sáng trong một khoảng thời gian nhất định.



141

## 6.5 Hoạt động ngắt trong 8051

### ❖ Ngắt ngoài theo mức:

```

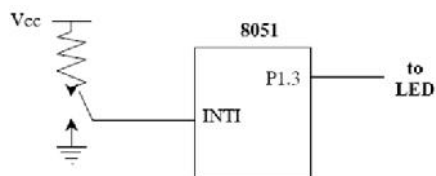
ORG 0000H
LJMP MAIN
ORG 0013H
SETB P1.3
MOV R3,#255
HERE: DJNZ R3, HERE
CLR P1.3
RETI

```

```

ORG 0030H
MAIN: MOV IE, #84H
      SJMP $
      END

```

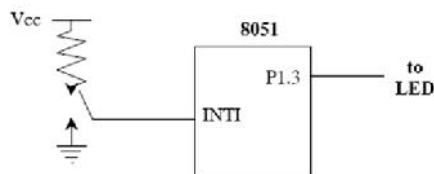


142

## 6.5 Hoạt động ngắt trong 8051

### ❖ Ngắt ngoài theo cách:

Mỗi khi công tắc chuyển trạng thái từ cao xuống thấp thì đèn sáng trong một khoảng thời gian nhất định. Nếu công tắc giữ trong một khoảng thời gian thì đèn không sáng liên tục.



143

## 6.5 Hoạt động ngắt trong 8051

### ❖ Ngắt ngoài theo sơ đồ:

```

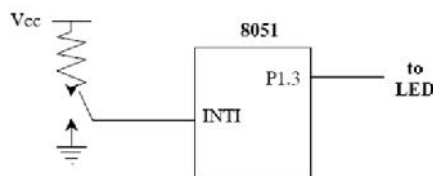
ORG 0000H
LJMP MAIN
ORG 0013H
SETB P1.3
MOV R3,#255
HERE: DJNZ R3, HERE
CLR P1.3
RETI

```

```

ORG 0030H
MAIN: MOV IE, #84H
SETB TCON.2
SJMP $
END

```



144



## 6.5 Hoạt động ngắt trong 8051

- ❖ Ví dụ 1: Viết chương trình nhúng để liệt kê các cổng P1 và gán liên tục các cổng P2 trong khi có dữ liệu vào từ cổng ngắt tiếp xúc gán P0. Giả sử  $f_{osc} = 11.059\text{MHz}$ , tốc độ truyền là 9600 baud.
- ❖ Ví dụ 2: Viết chương trình nhúng để liệt kê mã thời gian ngoài gán 8051 qua cổng ngắt tiếp (UART 8 bit, 9600 baud). Nếu như ký tự “A” thì bật sáng LED, nếu như ký tự “B” thì tắt LED. Bật LED khi nhận qua cổng P1.3. Tốc độ ngắt cổng ngắt tiếp.  $F_{ocs} = 11.059\text{MHz}$

145