## Lecture 01

# 임베디드시스템설계소개

# 임베디드시스템



### ■ 일상생활 임베디드시스템











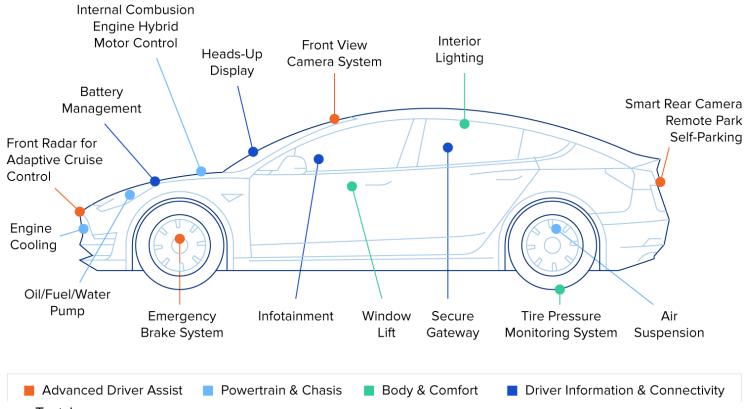




# 임베디드시스템



### ■ 자동차 임베디드시스템

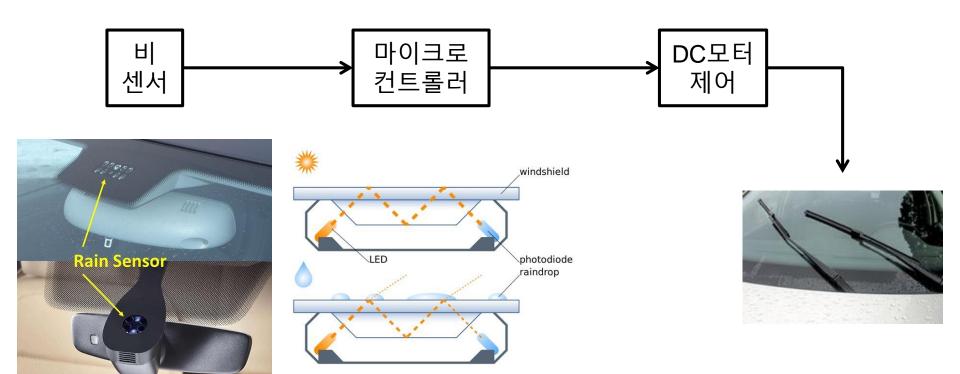


\* Image source: Toptal

# 임베디드시스템



■ 자동차 임베디드시스템 – 와이퍼 자동 제어



## 취업관련



### 삼성전자 DS부문

#### 영상 처리 알고리즘 설계

- AI Deep learning & Computer Vision 알고리즘 개발
- 이미지 센서, 멀티미디어 IP용 ISP(Image Signal Processor) 알고리즘 개발
- 차세대 Sensor(DVS, SLAM 등) 알고리즘 개발
- 주요 연구 분야: Image Stabilization / WDR / Gamma Correction / Sensor compensation / Face verification / Noise Reduction / Demosaicing / Auto Focus / Auto Exposure / Auto White Balance

#### [System LSI사업부] Camera S/W 개발

**직무정보** 참고사항

#### 수행업무

- □ Camera RTA (Real-time Algorithm) 솔루션 개발
- 3A algorithms을 포함한 화질 솔루션 개발
- Computer vision에 기반한 화질 솔루션 개발 (Motion estimation, flicker detection, object tracking, etc.)
- ☐ Image quality engineer
- 알고리즘 (RTA, ISP HW) deep understanding based 화질 튜닝 및 trouble shooting
- ☐ Camera System SW 개발
- Android Camera HAL 개발
- Linux Device Driver 개발
- Firmware 개발

#### 지원자격

- □ 전공 관련
- 전기전자, 컴퓨터공학 전공

## 취업 관련



### 현대자동차

#### 임베디드 소프트웨어 개발 및 검증

채용시까지 2022-12-05 00:00 ~ 채용시까지



#### [ 조직소개

- 우리 조직은 차량의 편의 시스템을 구성하는 요소인 모터, 스위치, 센서, 밸브 장치를 제어하는 표준화된 제어기를 개발하고 있습니다.
- 사양 개발 및 검증 업무를 수행하며 하드 코드 개발로 제어기에 적용하는 업무를 하고 있습니다.

#### [함께 하고 싶은 분]

- 제어기술 전문성을 동료들과 잘 공유하고, 배려하는 성향을 가진 분
- 자기주도적이고 적극적인 태도와 효율적인 업무 수행을 추구하는 분

#### □ 직무상세

- S/W 자체개발을 통한 S/W 단위/통합 및 HILs 검증 및 라이브러리 배포
- MATLAB을 활용한 사양 정합성 검증 및 배포

#### [SW 개발 및 검증]

- '• AUTOSAR 플랫폼 기반 Application S/W 개발
- S/W 정/동적 검증, 검증환경 구축 및 Test case 개발, S/W통합 및 HILS 검증
- 고장모드 도출, 안전설계 및 검증 업무 진행

#### [제어 사양 개발]

- 시스템 요구사항 및 아키텍처 개발
- 제어 사양서 표준화를 통한 업무 효율화 및 차종 사양서 개발

#### ② 지원자격

- · 학사 학위 이상 소지자
- ·제어 공학 계열 (전기전자/로보틱스/컴퓨터/제어/IT 등) 전공자
- · Application S/W 개발, 제어 사양 개발 및 검증 경험 보유자
- · 임베디드 소프트웨어 경험 보유자
- · C/C++ 활용 역량 보유자
- ·최종합격 후, 회사가 지정하는 입사일에 입사 가능하신 분
- ·해외여행에 결격 사유가 없는 분 (남성의 경우, 회사가 지정한 입사일까지 병역을 마쳤거나 면제되신 분)

#### □ 우대사항

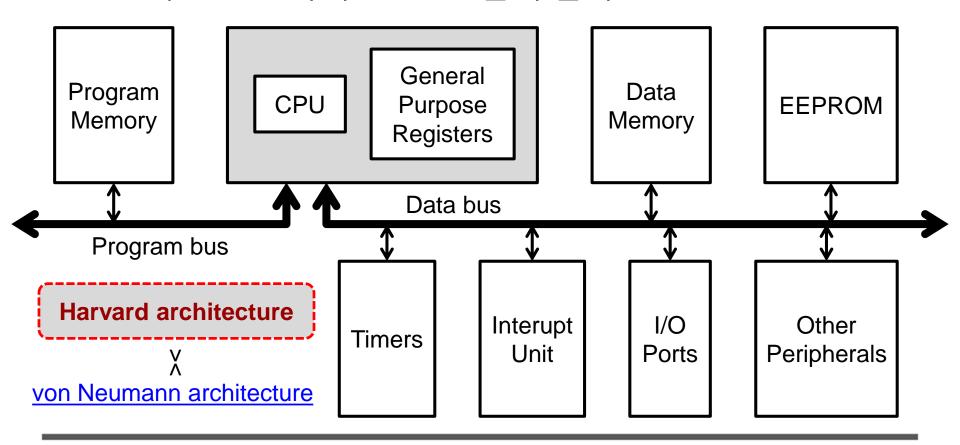
- · 임베디드 소프트웨어 관련 전공자
- · 비즈니스 영어 활용 가능자
- ·차량 공조 및 열관리 제어 요구사양서 개발 및 S/W 검증
- · MATLAB, AUTOSAR
- · SW아키텍처 설계 경험 보유자

2024 01 22 6

## AVR 마이크로컨트롤러



■ 일반적인 AVR 마이크로컨트롤러 블록도



## AVR 마이크로컨트롤러



- AVR 마이크로컨트롤러
  - (modified) Harvard architecture
  - 8-bit RISC(Reduced Instruction Set Computer)

### AVR families

	Flash size	Freq. (MHz)	Package	SRAM	EEPROM
tinyAVR	0.5~32 KB	1.6~20	6~32 pins	32~3072 bytes	64~512 bytes
megaAVR	4~256 KB	1.6~20	28~100 pins	256~16384 bytes	256~4096 bytes
AVR Dx	16~128 KB	20~24	14~64 pins	4~16 KB	512 bytes
XMEGA	16~256 KB	32	44~100 pins	1~32 KB	512~2048 bytes
AVR32	NA				

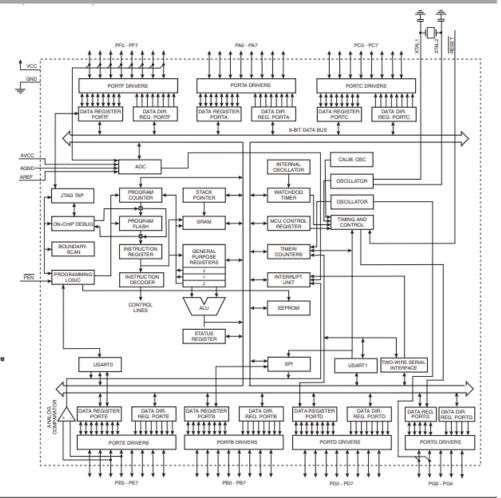
## AVR 마이크로컨트롤러



### ATmega128

#### **Features**

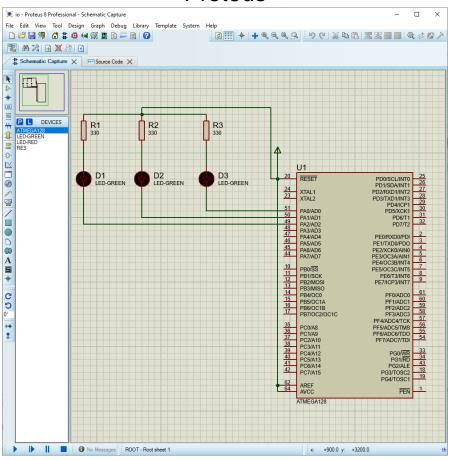
- High-performance, Low-power Atmel®AVR®8-bit Microcontroller
- Advanced RISC Architecture
  - 133 Powerful Instructions Most Single Clock Cycle Execution
  - 32 x 8 General Purpose Working Registers + Peripheral Control Registers
  - Fully Static Operation
  - Up to 16MIPS Throughput at 16MHz
  - On-chip 2-cycle Multiplier
- . High Endurance Non-volatile Memory segments
  - 128Kbytes of In-System Self-programmable Flash program memory
  - 4Kbytes EEPROM
  - 4Kbytes Internal SRAM
  - Write/Erase cycles: 10,000 Flash/100,000 EEPROM
  - Data retention: 20 years at 85°C/100 years at 25°C(1)
  - Optional Boot Code Section with Independent Lock Bits In-System Programming by On-chip Boot Program True Read-While-Write Operation
  - Up to 64Kbytes Optional External Memory Space
  - Programming Lock for Software Security
- SPI Interface for In-System Programming
- QTouch® library support
  - Capacitive touch buttons, sliders and wheels
  - QTouch and QMatrix acquisition
  - Up to 64 sense channels
- JTAG (IEEE std. 1149.1 Compliant) Interface
  - Boundary-scan Capabilities According to the JTAG Standard
  - Extensive On-chip Debug Support
- Programming of Flash, EEPROM, Fuses and Lock Bits through the JTAG Interface
- Peripheral Features
  - Two 8-bit Timer/Counters with Separate Prescalers and Compare Modes
  - Two Expanded 16-bit Timer/Counters with Separate Prescaler, Compare Mode and Capture Mode
  - Real Time Counter with Separate Oscillator
  - Two 8-bit PWM Channels
  - 6 PWM Channels with Programmable Resolution from 2 to 16 Bits
  - Output Compare Modulator
  - 8-channel, 10-bit ADC
    - 8 Single-ended Channels
    - 7 Differential Channels
    - 2 Differential Channels with Programmable Gain at 1x, 10x, or 200x
  - Byte-oriented Two-wire Serial Interface
  - Dual Programmable Serial USARTs
  - Master/Slave SPI Serial Interface
  - Programmable Watchdog Timer with On-chip Oscillator
  - On-chip Analog Comparator



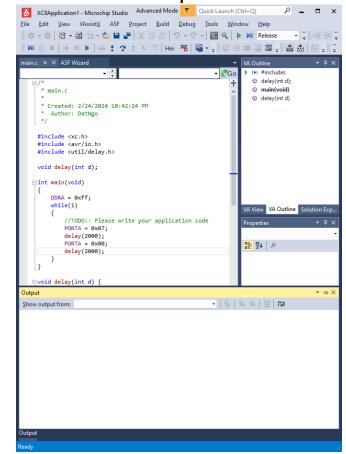




#### **Proteus**



### Microchip Studio



# Appendix



von Neumann architecture

