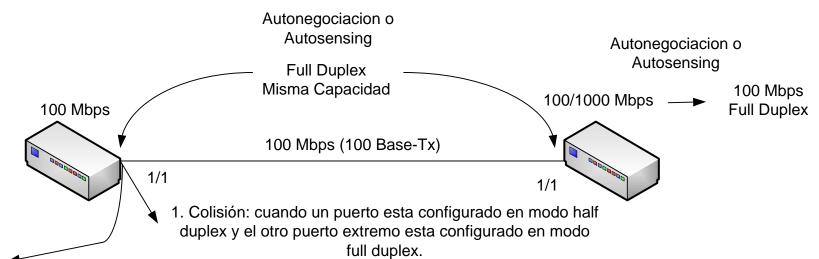
Gestión de Puertos



FastEthernet0/1 is up, line protocol is up (connected)
Hardware is Lance, address is 0006.2acd.e501 (bia 0006.2acd.e501)
BW 100000 Kbit, DLY 1000 usec,

reliability 255/255, txload 1/255, rxload 1/255

Encapsulation ARPA, loopback not set

Keepalive set (10 sec) Full-duplex, 100Mb/s

input flow-control is off, output flow-control is off

ARP type: ARPA, ARP Timeout 04:00:00

Last input 00:00:08, output 00:00:05, output hang never

Last clearing of "show interface" counters never

Input queue: 0/75/0/0 (size/max/drops/flushes); Total output drops: 0

Queueing strategy: fifo

Output queue :0/40 (size/max)

5 minute input rate 0 bits/sec, 0 packets/sec

5 minute output rate 0 bits/sec, 0 packets/sec 956 packets input, 193351 bytes, 0 no buffer

Received 956 broadcasts, 0 runts, 0 giants, 0 throttles

0 input errors, 0 CRC, 0 frame, 0 overrun, 0 ignored, 0 abort

0 watchdog, 0 multicast, 0 pause input

0 input packets with dribble condition detected

2357 packets output, 263570 bytes, 0 underruns

0 output errors, 0 collisions, 10 interface resets

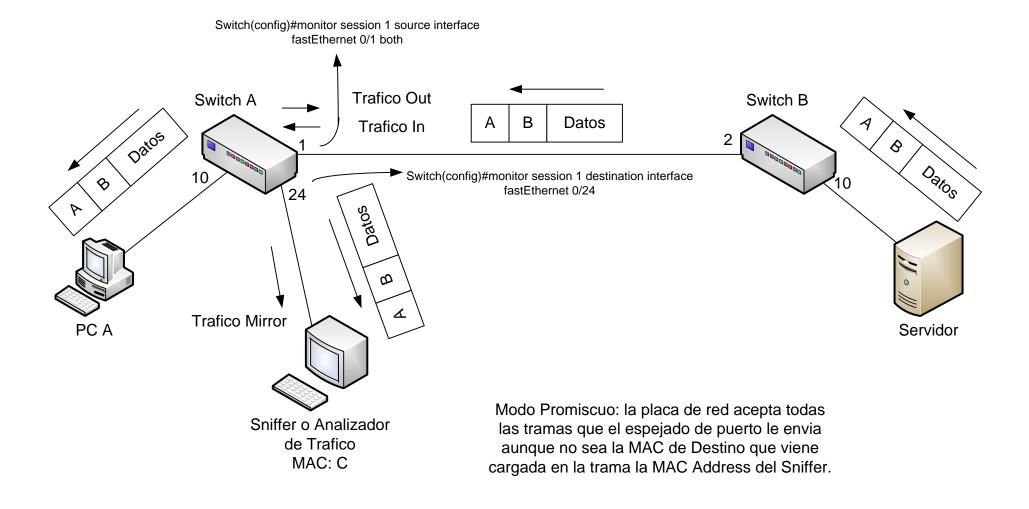
0 babbles, 0 late collision, 0 deferred

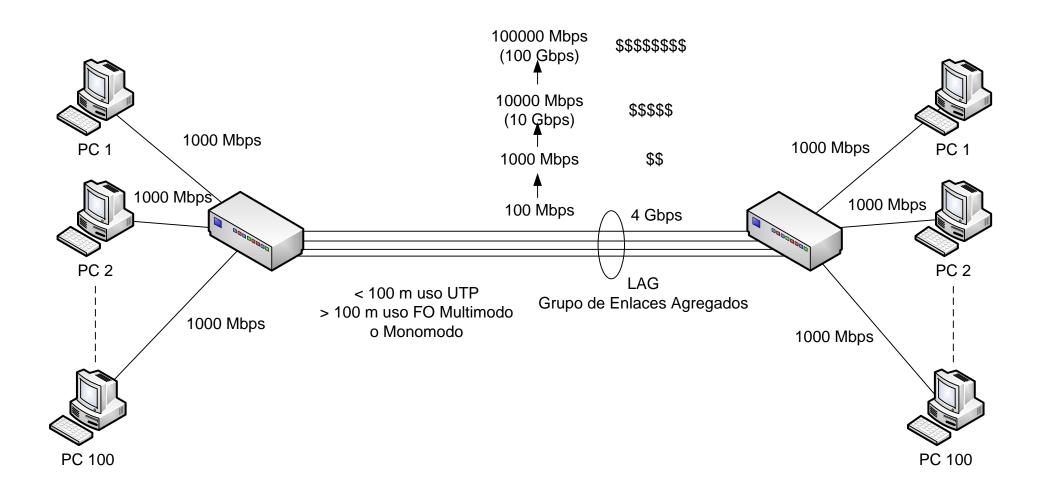
0 lost carrier, 0 no carrier

0 output buffer failures, 0 output buffers swapped out

 Errores de CRC. Se originan con tramas que sufren modificación en algún bits a lo largo del trayecto entre origen y destino. Originado por ruido o interferencia.

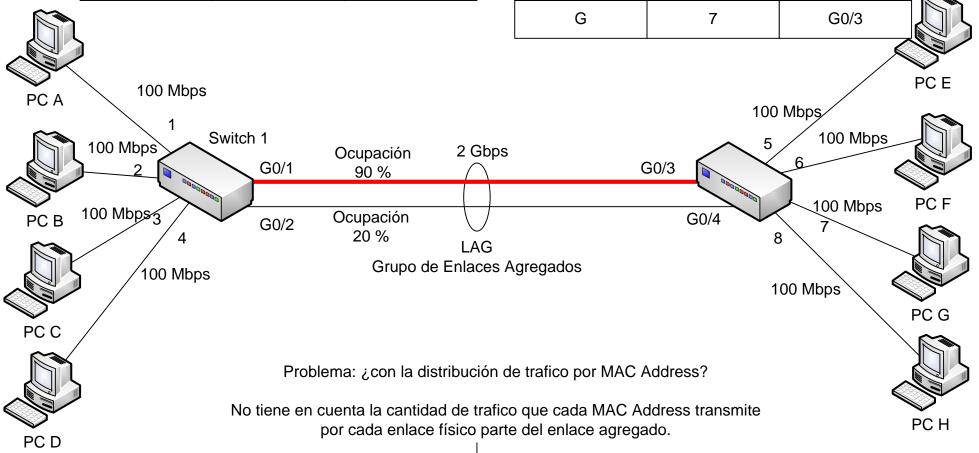
 Buffer saturado. Esto origina que las tramas se descartan por falta de espacio para realizar el proceso de almacenamiento de las tramas para procesarlas.
 Normalmente ocurre cuando un extremo transmite a 1000 Mbps el otro recibe a 100 Mbps.





MAC	Puerto	LAG Out
А	1	G0/1
В	2	G0/2
С	3	G0/1
D	4	G0/2

Puerto	LAG Out
G0/3	
5	G0/3
6	G0/4
G0/4	
7	G0/3
	G0/3 5 6 G0/4



Distribución de MAC Address en función de la ocupación de los enlaces físicos que formar parte del LAG. De esta forma se trata de transmitir la misma cantidad de bytes por cada enlace físico, aunque la cantidad de MAC Address por enlace no esta distribuida equitativamente.