

# **Parcial 1: Informática II**

Análisis y diseño.

**JOSE MIGUEL GOMEZ MONSALVE**

**ERIKA DAYANA LEÓN QUIROGA**

**DAVID AGUDELO OCHOA**

Departamento de Ingeniería Electrónica y Telecomunicaciones

Universidad de Antioquia

Medellín

Febrero 2022

# Índice

<b>1. Introducción</b>	<b>2</b>
<b>2. Integrado 74HC595.</b>	<b>3</b>
2.1. Características del integrado. . . . .	3
2.2. Funcionamiento. . . . .	4
2.3. Aplicaciones. . . . .	7
<b>3. Cibergrafía</b>	<b>7</b>

## 1. Introducción

## 2. Integrado 74HC595.

El integrado 74HC595 hace parte de la familia de dispositivos SNx4HC59, la cual contienen un registro de desplazamiento de 8 bits de entrada en serie y salida en paralelo, el registro de almacenamiento tiene salidas de 3 estados paralelos. Se proporcionan relojes separados para el registro de desplazamiento y el de almacenamiento. El registro de desplazamiento tiene una entrada de anulación directa (SRCLR), una entrada en serie (SER) y salidas en serie para la conexión en cascada. Tienen una amplia corriente de funcionamiento de 2 V a 6 V, y las salidas de 3 estados de alta corriente pueden controlar hasta 15 cargas LSTTL. Los dispositivos tienen un bajo consumo consumo de 80-A (máximo) ICC.

### 2.1. Características del integrado.

- Entrada serial, salida paralela, o salida serial que permite la conexión en cascada de varios integrados.
- Registro de desplazamiento de 8 bits que alimenta a un registro de almacenamiento.
- Entradas de reloj separadas para el registro de desplazamiento y el de almacenamiento con activación por flanco de subida.

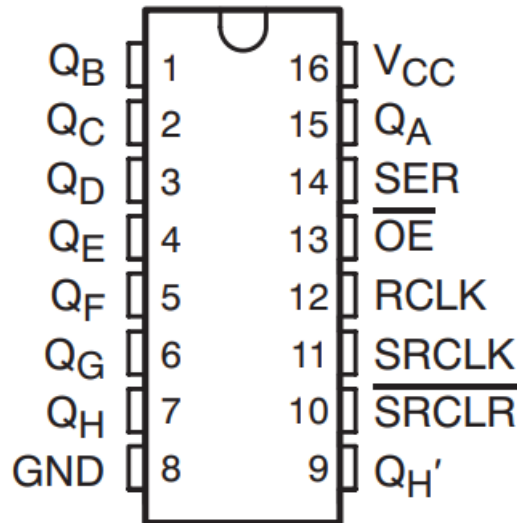


Figura 1: Integrado 74HC595.

#### Configuración de pines.

- Los pines de  $Q_B$  (pin 1) a  $Q_H$  (pin 7), añadiendo  $Q_A$  (pin 15) representan las salidas del integrado.
- $V_{CC}$  (pin 16) es la alimentación y GND (pin 8) se conecta a tierra.
- $Q_{H'}$  (pin 9) se utiliza para conectar otro integrado 74HC595 y generar un efecto de cascada.
- El pin 14 o SER es el pin donde se envían los datos.
- $\overline{OE}$  (pin 13) llamado Output Enable, habilita las salidas y se activa con un nivel bajo, por lo cual, para que siempre esté activo se conecta a GND.

- El RCLK (pin 12) es el reloj del registro de almacenamiento y se utiliza para actualizar los datos a los pines de salida.
- El SRCLK (pin 11) es el reloj que sincroniza la carga de datos.
- El  $SR\bar{C}LR$  (pin 11) llamado Shift Register Clear, reestablece el registro de desplazamiento.

## 2.2. Funcionamiento.

El objetivo principal es pasar el número dado de un formato serial a uno paralelo. Para explicar el funcionamiento del integrado tomaremos un número cualquiera de 8 bits, este número se irá guardando bit por bit en cada uno de los cuadros que se pueden ver en la Figura 2, también podemos ver en esta misma figura que la entrada de los datos es en serie (uno por uno), y la salida de ellos es en paralelo (8 bits).

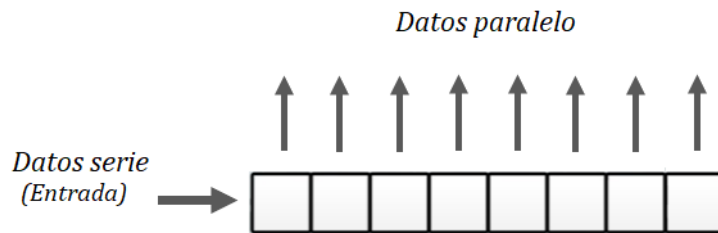


Figura 2: Representación del funcionamiento del circuito integrado 74HC595.

Para que la toma de los datos sea exitosa es necesario un reloj que por medio de pulsos, controlará en qué momento ingresa al integrado el bit presente en la entrada. Tomaremos de ejemplo la representación binaria del número 49, la cual es 00110001.

El primer paso para transformar la información que se encuentra en serie a paralelo es realizar el desplazamiento de los bits dentro del integrado iniciando por el bit más significativo (MSB por sus siglas en inglés), en nuestro ejemplo es un cero, que se encuentra presente en la entrada y que en el primer pulso del reloj ingresa a la primera posición del registro de desplazamiento. Figura 3

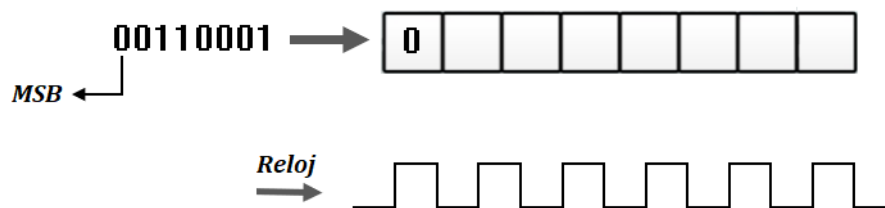
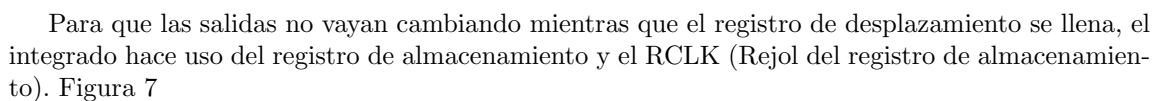


Figura 3: Entrada del MSB al integrado.

En el próximo pulso del reloj el MSB, ya dentro del integrado, se correrá una posición a la derecha en el registro de desplazamiento, mientras que el número a la derecha del MSB, en la entrada, se posicionará en la primera posición del registro de desplazamiento.



Figura 5: Desplazamiento de los bits dentro del integrado.



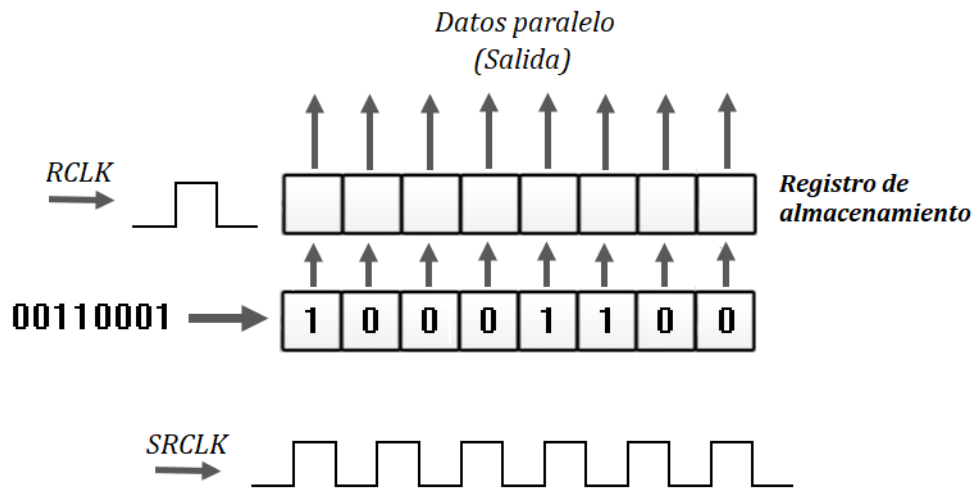


Figura 7: Representación del registro de almacenamiento.

Una vez se finalice la carga de datos en el registro de desplazamiento, con un único pulso del RCLK se cargan todos los datos del registro de desplazamiento al registro de almacenamiento y se muestran en la salida. De esta forma se alcanzará el objetivo principal, transformar los datos de entrada en serie a datos de salida paralelos.

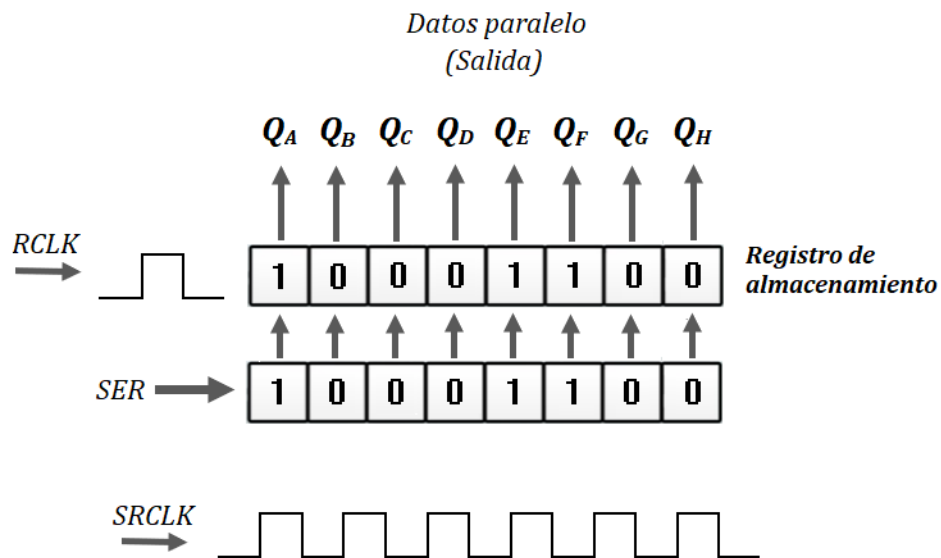


Figura 8: Representación del registro de almacenamiento.

### **2.3. Aplicaciones.**

- Network switches
- Power infrastructure
- LED displays
- Servers

## **3. Cibergrafía**

(PONERLA CORRECTAMENTE) <https://www.electrogeekshop.com/como-funciona-el-74hc595-shift-register-y-su-interfaz-con-arduino/>