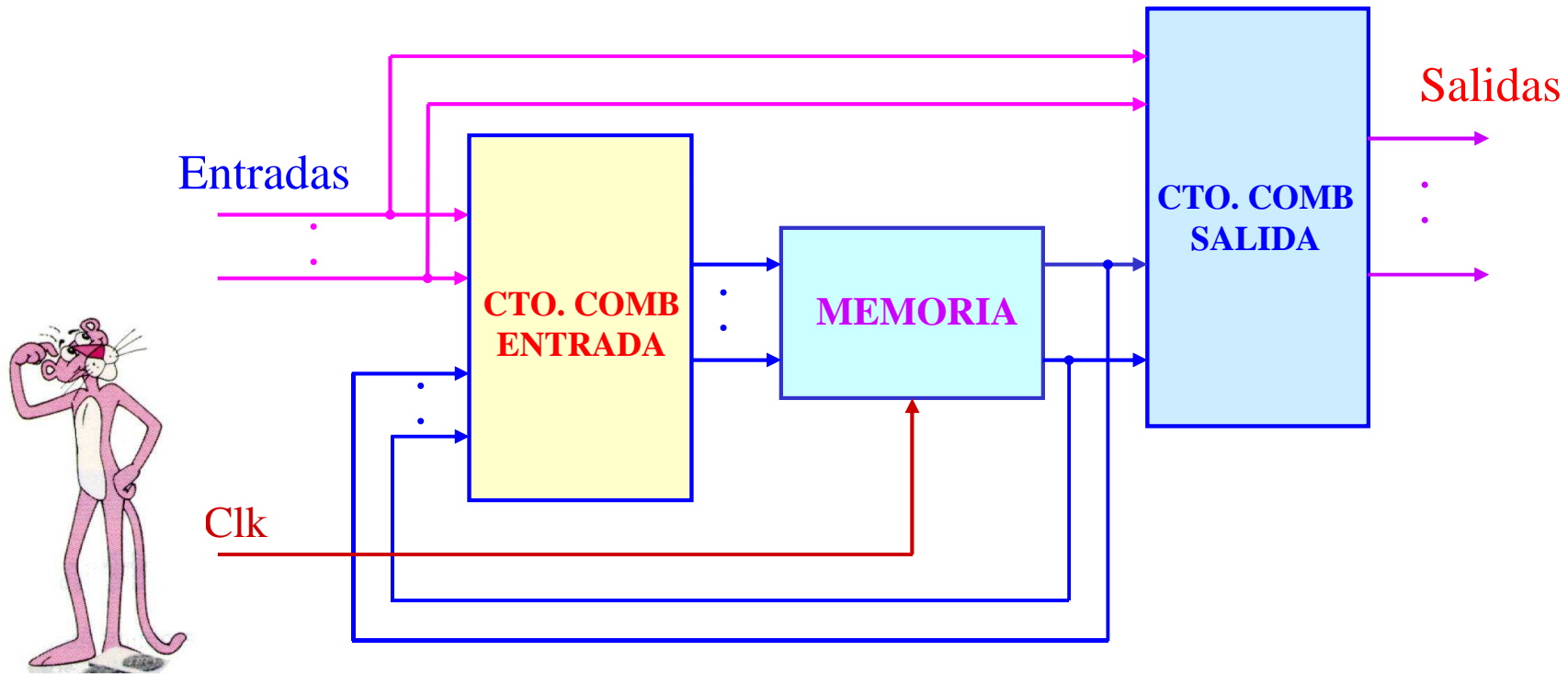


Digital System Design Course

Conceptos sobre Circuitos Secuenciales

Circuitos Secuenciales

- ❑ *Circuito secuencial* es un circuito digital donde las *salidas* dependen de los *valores de las variables de estado presente*, o de los *valores de sus entradas* y los *valores de las variables de estado presente*.



Circuitos Secuenciales

- *Modelo* para el *circuito combinatorio*

– Representación *gráfica*:



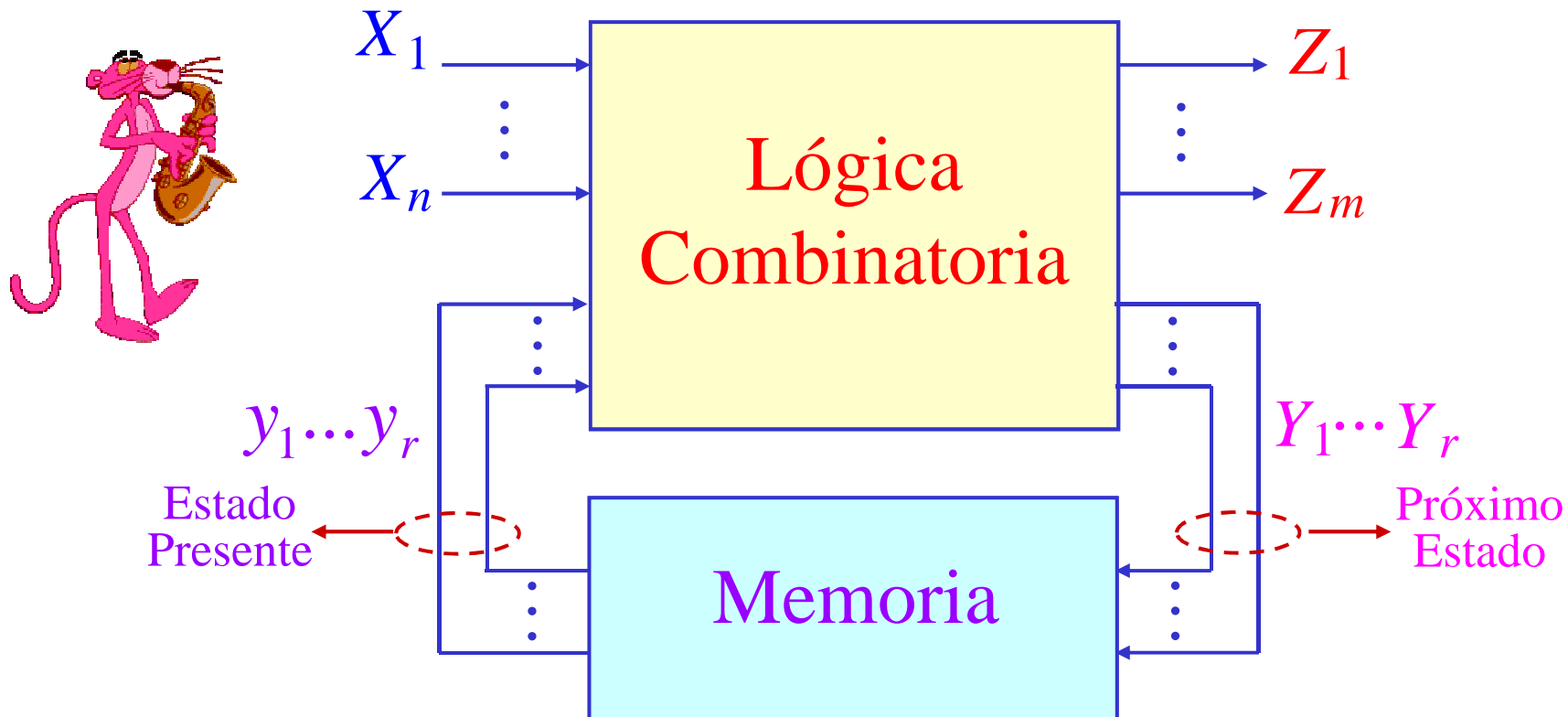
– Representación *matemática*:
 $Z_i = F_i(X_1, X_2, \dots, X_n); \quad i = (1, 2, \dots, n)$

$$X_i = 0, 1$$

Circuitos Secuenciales

❑ *Modelo* para el *circuito secuencial*

❖ Representación *gráfica*:



Circuitos Secuenciales

❖ Representación Matemática:

$$Z_i = g_i(X_1, \dots, X_n, y_1, \dots, y_r) : \quad i = (1, \dots, m)$$

$$Y_i = h_i(X_1, \dots, X_n, y_1, \dots, y_r) : \quad i = (1, \dots, r)$$

Donde:

X_1, \dots, X_n : Variables de Entrada

Z_1, \dots, Z_m : Variables de Salida

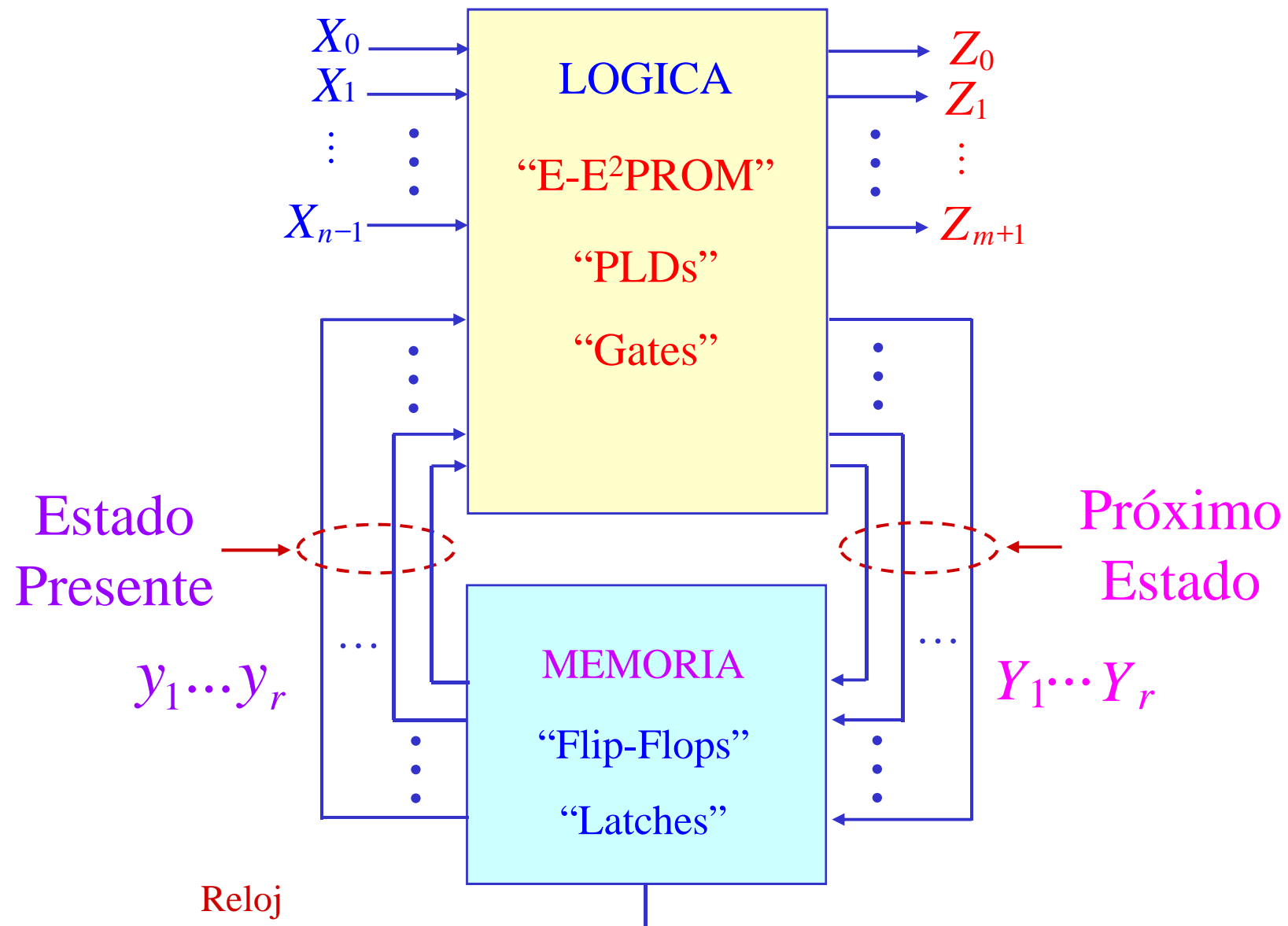
y_1, \dots, y_r : Estado Presente

Y_1, \dots, Y_r : Próximo Estado

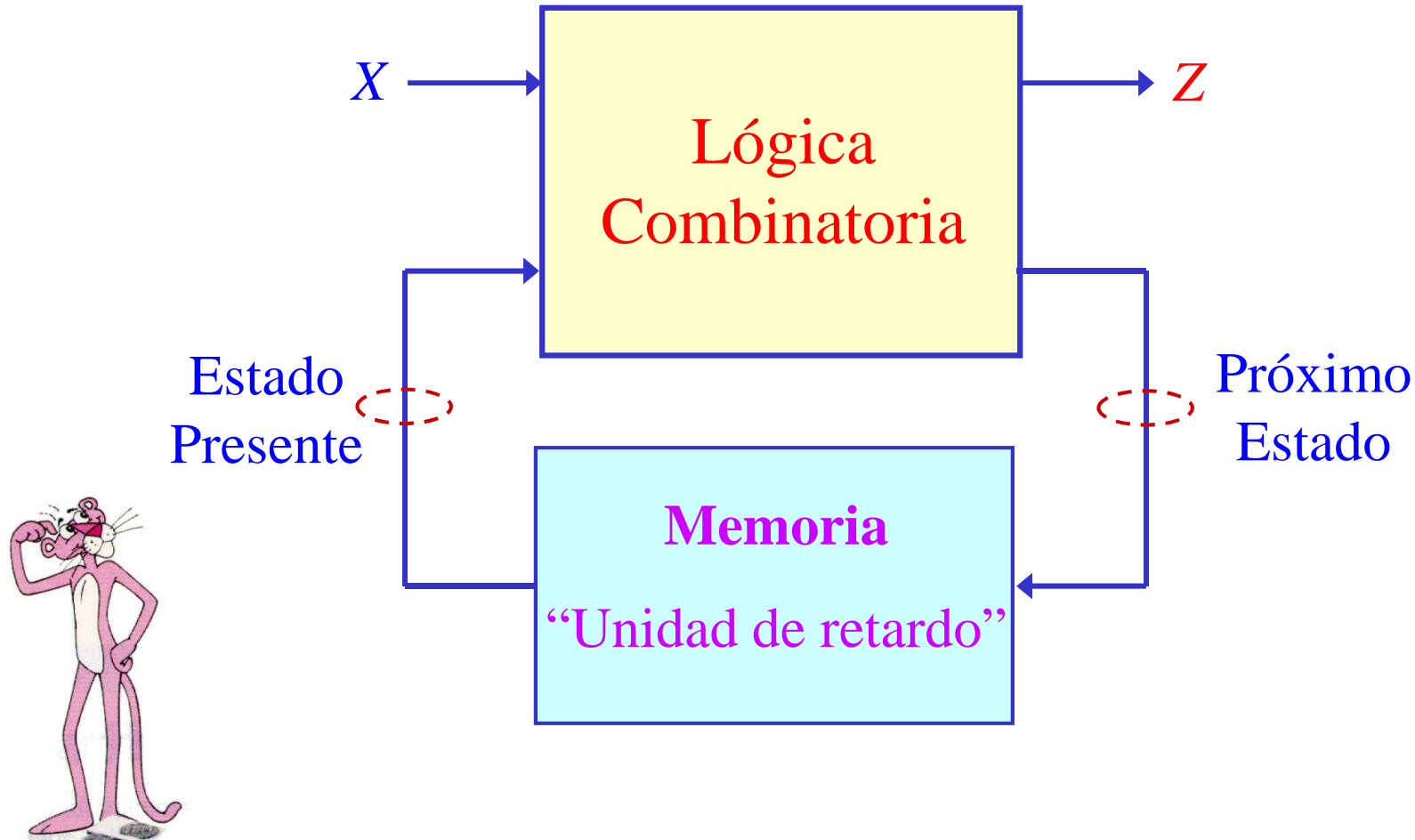
$$Z = g(x, y)$$

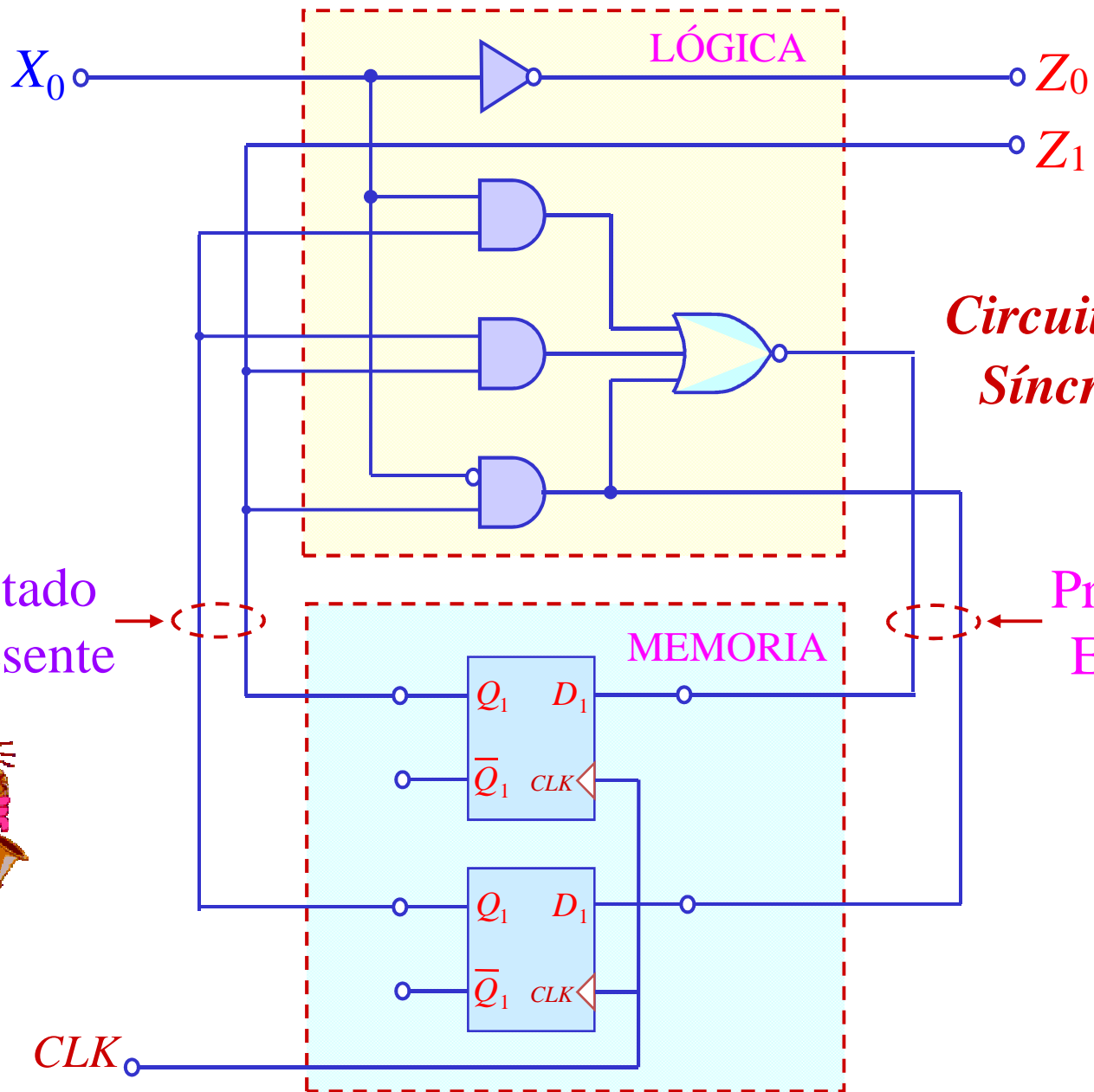
$$Y = h(x, y)$$

Circuito Secuencial Síncrono



Circuito Secuencial Asíncrono





*Circuito Secuencial
Síncrono: Mealy*

Estado
Presente

Próximo
Estado



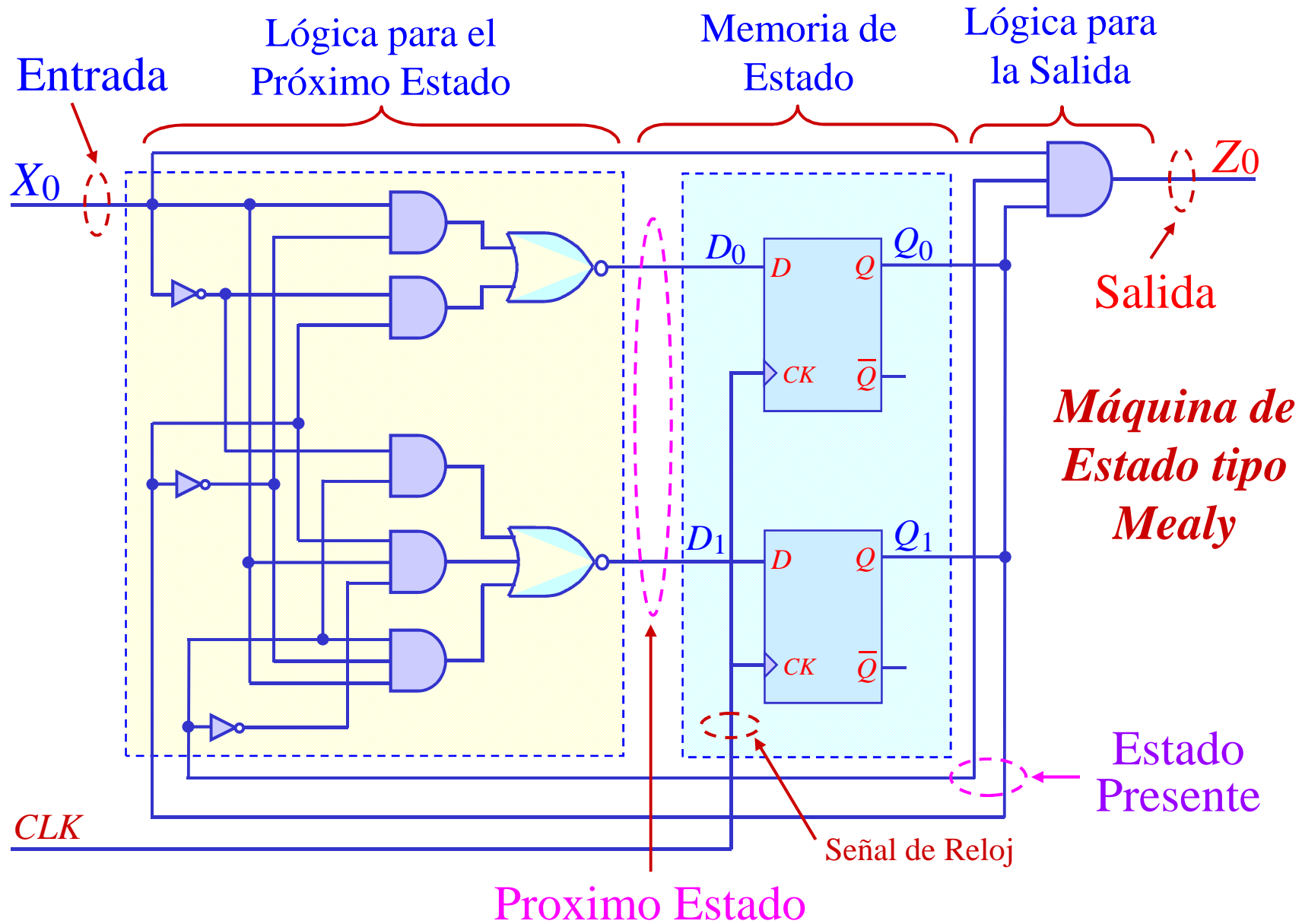
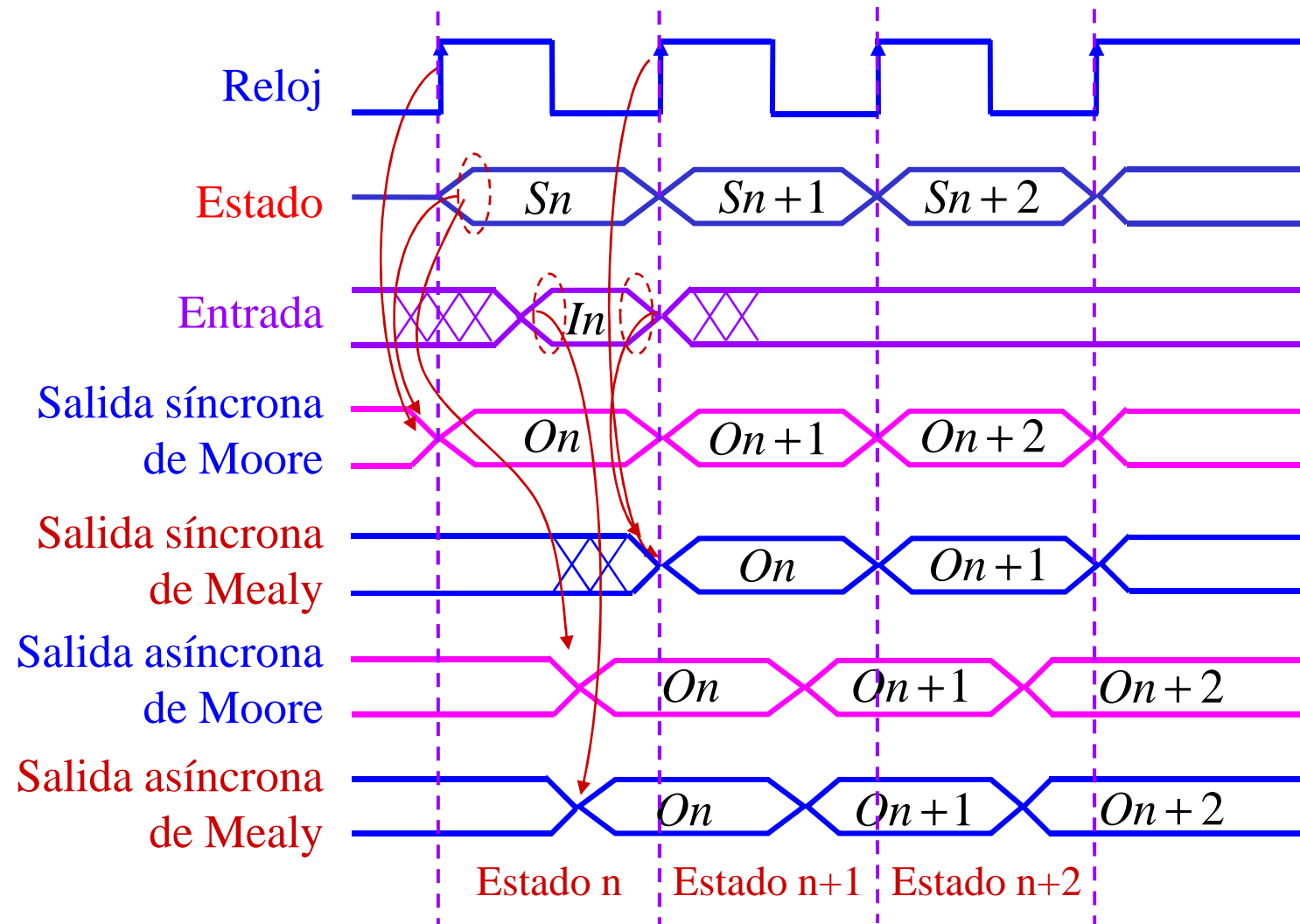


Diagrama de Tiempos para Máquinas de Estado



Clasificación: circuitos secuenciales

- Sincronismo: señal de *reloj* (clock)
 - Síncronos
 - las salidas varían bajo una señal de control.
 - señal de sincronismo o control: *señal de reloj*
 - todos los “elementos de memoria” tienen el mismo clock
 - Asíncronos
 - no necesitan una señal de sincronismo.
 - las salidas varían, si varían las entradas.
 - los “elementos de memoria” no tienen el mismo clock



Clasificación: circuitos secuenciales

- Función o propósito:
 - Propósito general: *no se diseñan: ICs*
 - Latches
 - Flop-flops
 - Registros
 - Registros de desplazamiento
 - Contadores
 - Propósito específico: *se diseñan: FSM-AFSM*
 - Controladores
 - Secuenciadores
 - *Unidades de control*



Clasificación: circuitos secuenciales

- Maquinas de estado finito: **FSM**

- **Moore:** las salidas son función de:

- variables del estado presente



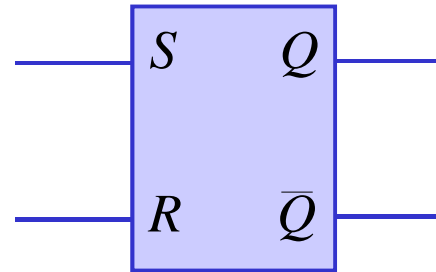
- **Mealy:** las salidas son función de:

- las señales de entrada
- variables del estado presente



Circuitos Secuenciales: Latch SR

❖ *símbolo lógico*



❖ *tabla de verdad*

Inputs		Outputs		
S	R	Q	\bar{Q}	
0	0	Q_0	\bar{Q}_0	→ no cambio
0	1	0	1	→ Reset
1	0	1	0	→ Set
1	1	X	X	→ no permitido

Circuitos Secuenciales: Latch SR

- *Tabla de estados: Estado Presente y Próximo Estado*

Inputs		Estado Presente	Próximo Estado	
S(t)	R(t)	$Q(t)$	$\bar{Q}(t+1)$	
0	0	0	0	→ no cambio
0	0	1	1	
0	1	0	0	→ Reset
0	1	1	0	
1	0	0	1	→ Set
1	0	1	1	
1	1	0	d	→ no permitido
1	1	1	d	

Circuitos Secuenciales: Latch SR

❖ Mapas de Karnaugh

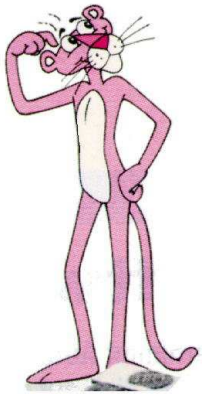
Inputs

Estado Presente

	00	01	11	10
Q_0 { 0	0	0	d	1
1	1	0	d	1

Próximo Estado

R

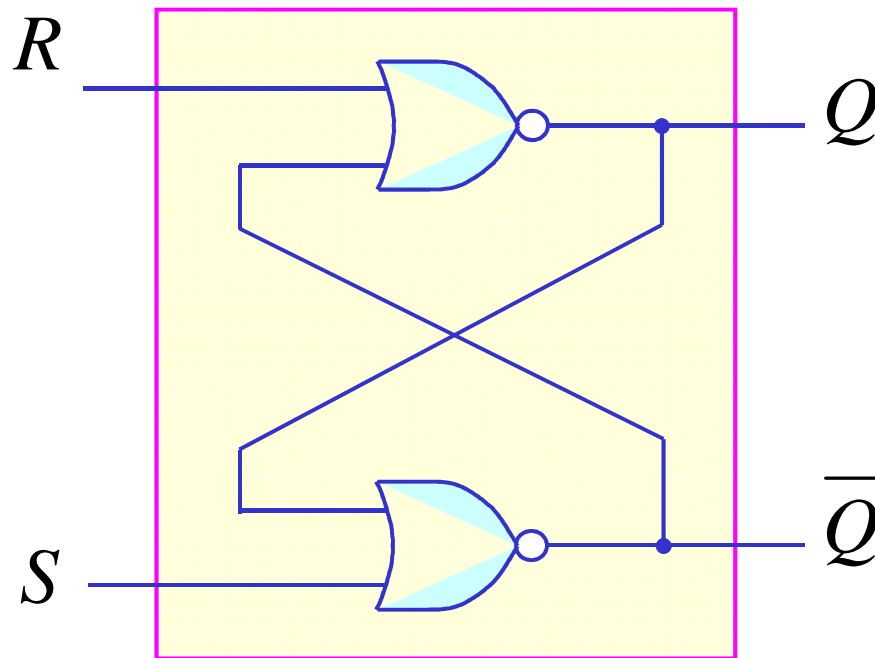


$$Q = S + \overline{R}Q_0 \quad : \quad Q^{t+1} = S^t + \overline{R}^t Q^t$$

$$\overline{Q} = \overline{S + \overline{R}Q_0} \quad : \quad \overline{Q}^{t+1} = \overline{S^t + \overline{R}^t Q^t}$$

Circuitos Secuenciales: Latch SR

– *Diagrama lógico*

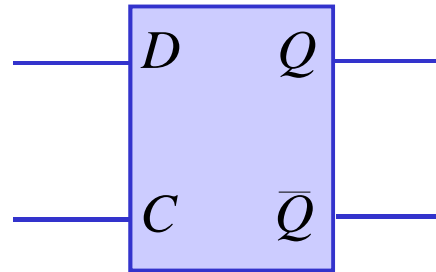


$$\begin{aligned} 1. \quad \overline{Q} &= \overline{S + \overline{R}Q_0} \\ \overline{R}Q_0 &= \overline{R + \overline{Q}_0} \\ \overline{Q} &= \overline{S + R + \overline{Q}_0} \end{aligned}$$

$$\begin{aligned} 2. \quad Q &= \overline{R + \overline{Q}_0} \\ \overline{Q} &= \overline{S + \overline{R}Q_0} \\ Q &= S + \overline{R}Q_0 \end{aligned}$$

Circuitos Secuenciales: Latch D

❖ *símbolo lógico*



❖ *tabla de verdad*

Inputs		Outputs	
C	D	Q	\bar{Q}
0	X	Q_0	\bar{Q}_0
1	0	0	1
1	1	1	0

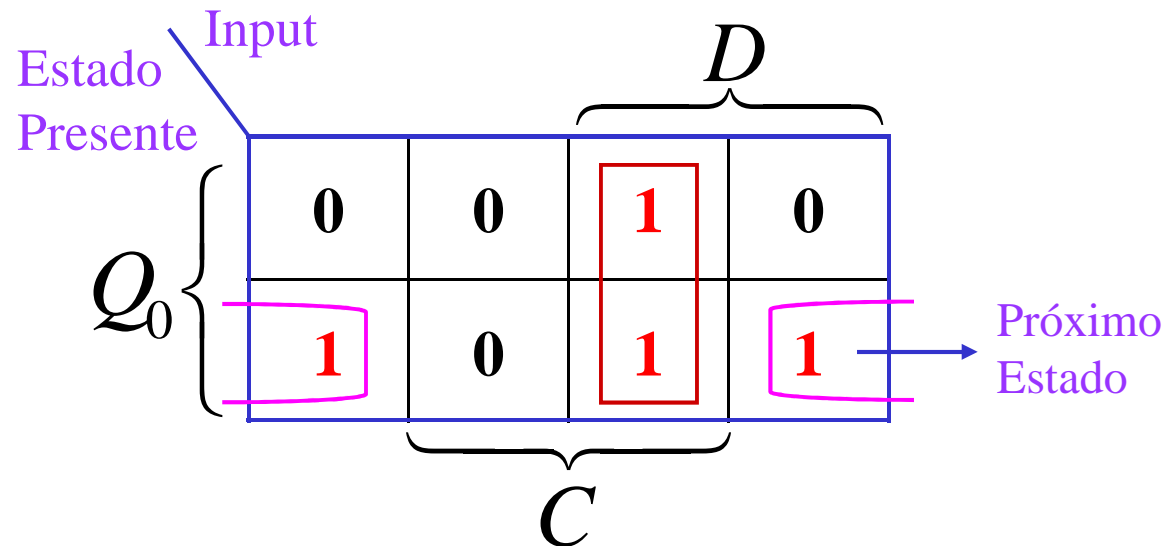
Circuitos Secuenciales: Latch D

❖ *Tabla de estados: Estado Presente y Próximo Estado*

Inputs		Estado Presente	Próximo Estado	
D(t)	C(t)	$Q(t)$	$\overline{Q}(t+1)$	
0	0	0	0	→ no cambio
0	0	1	1	
0	1	0	0	→ dato in
0	1	1	0	
1	0	0	0	→ no cambio
1	0	1	1	
1	1	0	1	→ dato in
1	1	1	1	

Circuitos Secuenciales: Latch D

❖ *Mapas de Karnaugh*

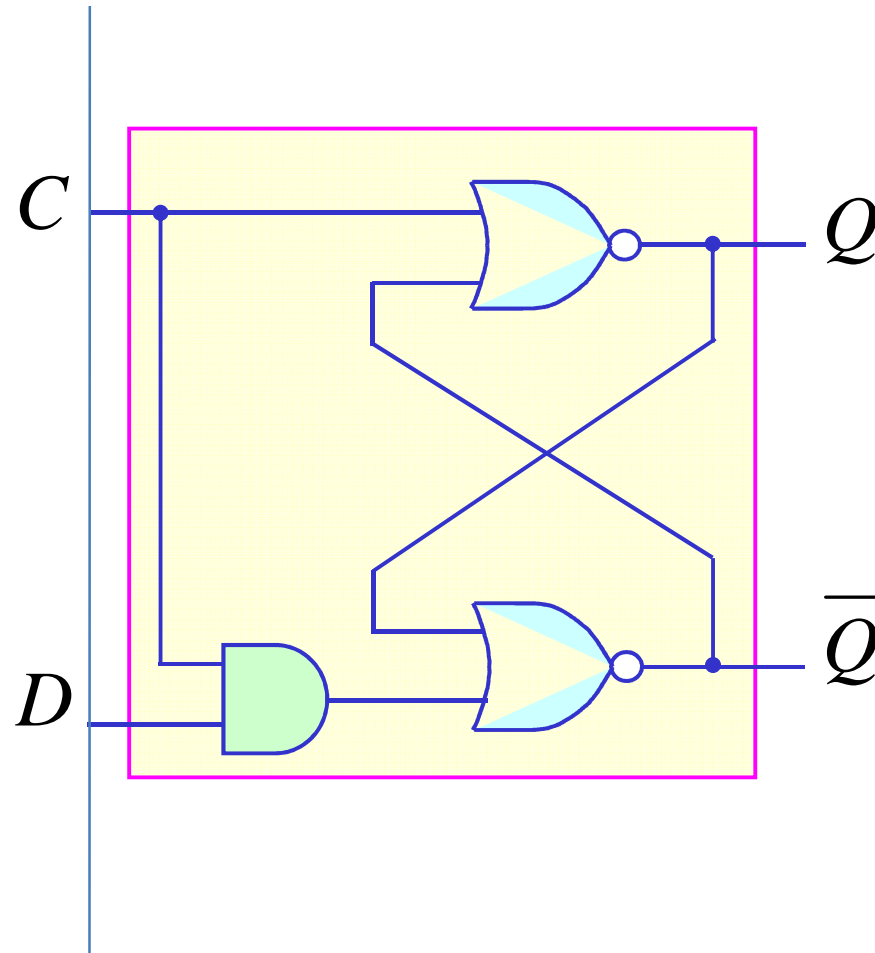


$$Q = D.C + \overline{C}Q_0 \quad : \quad Q^{t+1} = D^t C^t + \overline{C}^t Q^t$$

$$\overline{Q} = \overline{D.C + \overline{C}Q_0} \quad : \quad \overline{Q}^{t+1} = \overline{D^t C^t + \overline{C}^t Q^t}$$

Circuitos Secuenciales: Latch D

– *Diagrama lógico*



$$\begin{aligned} 1. \quad \overline{Q} &= \overline{DC + \overline{C}Q_0} \\ \overline{C}Q_0 &= \overline{C + \overline{Q}_0} \\ \overline{Q} &= \overline{DC + C + \overline{Q}_0} \end{aligned}$$

$$\begin{aligned} 2. \quad Q &= \overline{C + \overline{Q}_0} \\ \overline{Q} &= \overline{DC + \overline{C}Q_0} \\ Q &= DC + \overline{C}Q_0 \end{aligned}$$