Advanced Digital System Design Course







Diseño de Controlador Para División N/N Usando el Datapath UV2009



División De Dos Datos Con N Bits

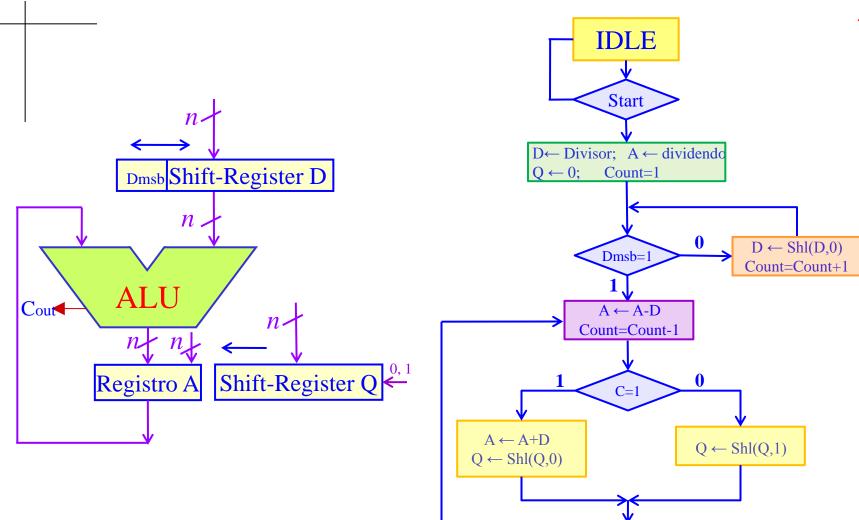


❖ Diseñar la unidad de control para realizar la división de dos datos de 4 bits que se encuentran en la memoria RAM: dividendo en MRAM[03], divisor en MRAM[02]: el cociente se guarda en R5 y el residuo en R2.



Datapath y ASM Específico







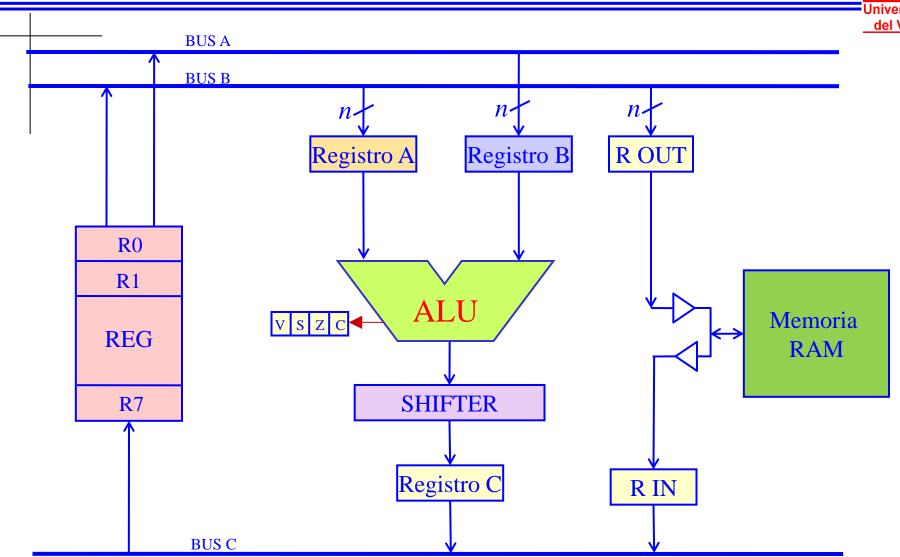
 $D \leftarrow Shr(0,D)$

Count=0

END

Datapath UV2009







ASM



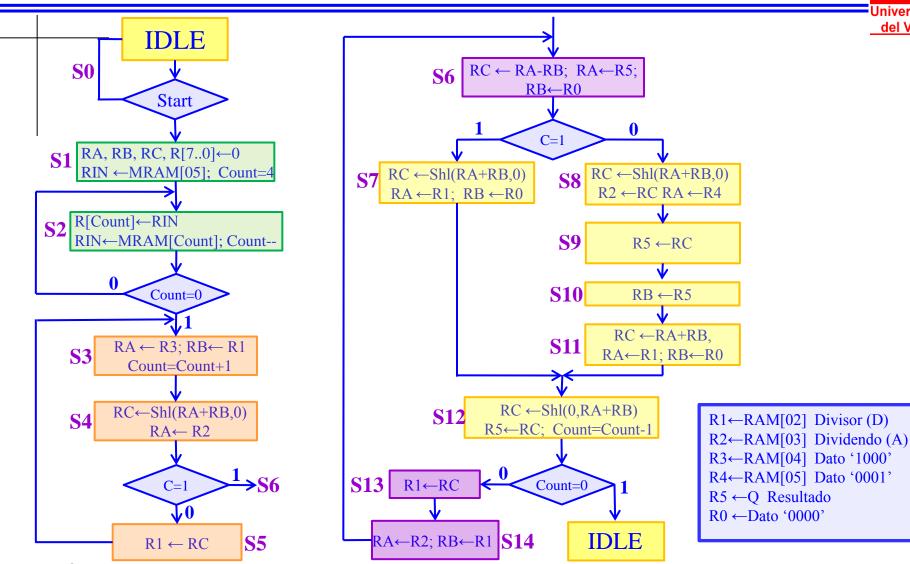
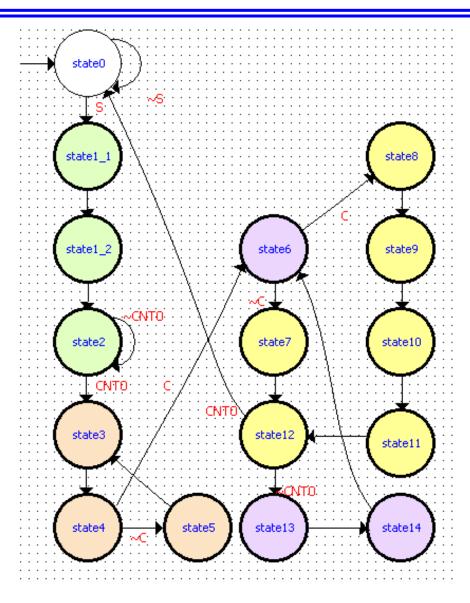




Diagrama de Estados







Señales de Control



9		ĸ	
•	•	۱	•
v	U	,	•

S1: CLR, DIRRAM2, DIRRAM0, WIN, EN_CNT,

S2: RIN, ZCOUNT, WR, WIN, EN_CNT

S3:RRA, RRB, DIRB1, WA, WB, EN_CNT, UD

S4: RRA, DIRA1, RRB, DIRB0, WA, WB, AS

S5:RC, WR, DIRWR0

S6:RRA, DIRA2, DIRA0, RRB, WA, WB.

S7: RRA, DIRAO, RRB, AS

S8:RC, WC, AS

S9: RRB, DIRB2, RC, WB, WR, DIRWR2,

DIRWR0

\$10:RRA, DIRA2, DIRA0, WA

S11:RRA, DIRAO, RRB, WA, WB, AS

S12: RC, WR, DIRWR2, DIRWR0, AS, LR

S13:RC, WR, DIRWR0

S14:RRA, DIRA1, RRB, DIRB0, WA, WB

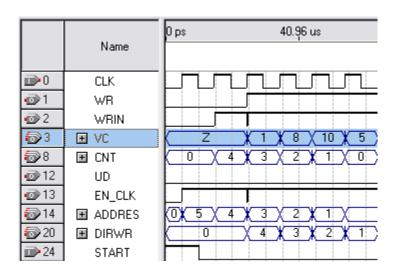
SEÑALES DE	DESCRIPCIÓN
CONTROL	
RA, RB, RC, RIN, ROUT	Leer Registro A, B, C, IN, OUT
RRA, RRB	Leer por el bus A, B Registro del Banco
DIRA[20], DIRB[20]	Dirección lectura Registros del Banco por el bus A, B
DIRRAM[40]	Dirección lectura-escritura RAM
DIRWR[20]	Dirección escritura Registros del Banco
WA, WB, WC, WROUT, WIN	Escribir en el Registro A, B, C, OUT, IN
WR	Escribir en el Banco de Registros
UD	Contar Up-Down
LR	Desplazar Left-Right
AS	Operaciones ALU Add-Sub
EN_CNT	Habilitar el contador





Cargar datos de la RAM en el banco de Registros:

VC muestra los datos provenientes de la memoria RAM que se cargan en el banco de Registros. (VC permite ver los datos que pasan por el Bus C).



NAME	DESCRIPCIÓN
WR	Escribir en el banco
WRIN	Escribir en R IN
VA; VB; VC	Ver datos que pasan por el Bus A, B, C
CNT	Contador
UD	Contar Up-Down
EN_CNT	Habilitar el contador
ADDRES	Dirección RAM
DIRWR	Dirección escritura Banco
COUT	Carry

Datos de la RAM

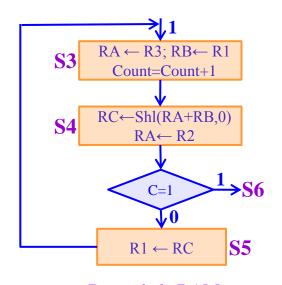
Addr	+0	+1	+2	+3	+4	+5	¥	+7
00	0	0	5	А	8	1	0	0
08	0	0	0	0	0	0	0	0
10	0	0	0	0	0	0	0	0
18	0	0	0	0	0	0	0	0



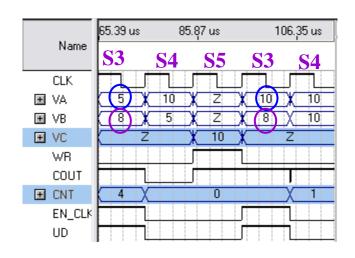


Aumentar Contador y Desplazar Divisor Hasta Dmsb=1

El contador se inicializa en cero en lugar de uno, la ASM se ajustó para que funcione con esta condición. Con el Divisor D=0101 se desplaza una vez a la izquierda con cero y el contador se aumenta en uno. Lo anterior se observa cuando VC=1010 y en los dos siguientes estados CNT=1

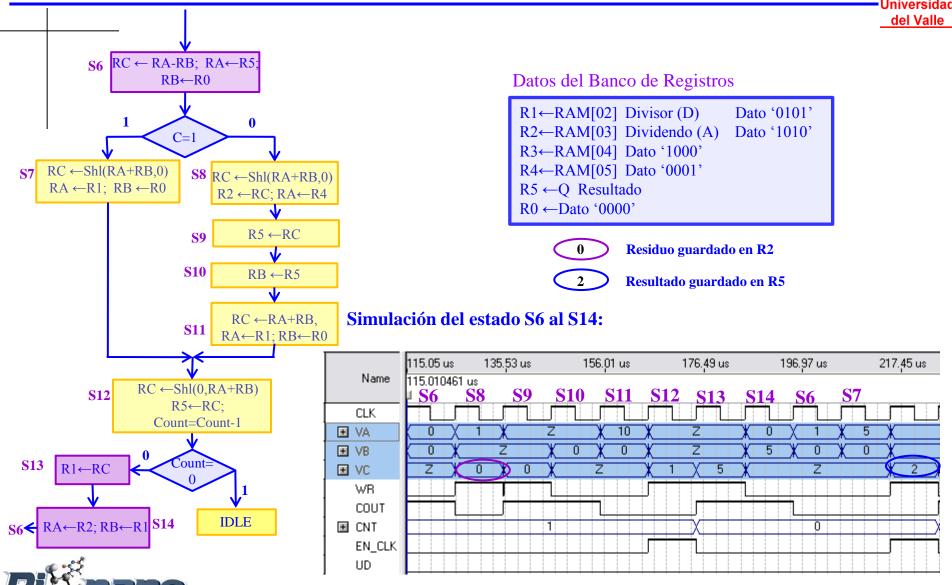


	I	J ate	OS (de l	la .	RA	M			
	Addr	+0	+1	+2	+3	+4	+5	+6	+7	
Divisor —	88	0	⊕	5	A	8	4	0	0	
	08	0	0	0	Ø	0	0	0	0	Dato para
	10	0	0	0	0	0	0	0	0	-
	18	0	0	0	0	0	0	0	0	sensar Dmsh
				Di	vi	den	do			

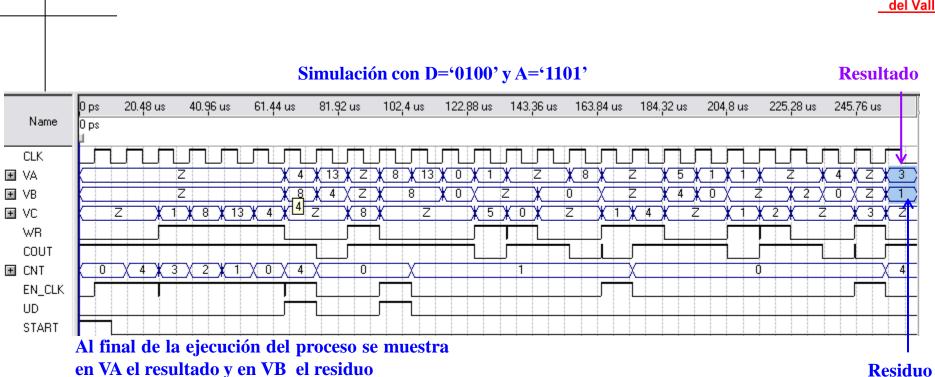


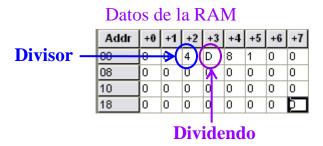
NAME	DESCRIPCIÓN					
WR	Escribir en el banco					
VA; VB; VC	Ver datos que pasan por el Bus A, B, C					
CNT	Contador					
UD	Contar Up-Down					
EN_CNT	Habilitar el contador					
COUT	Carry					





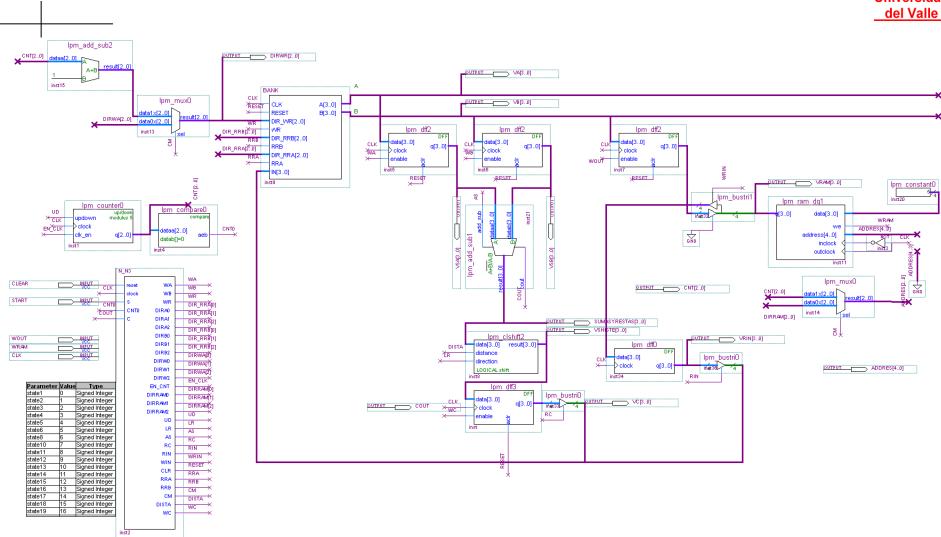






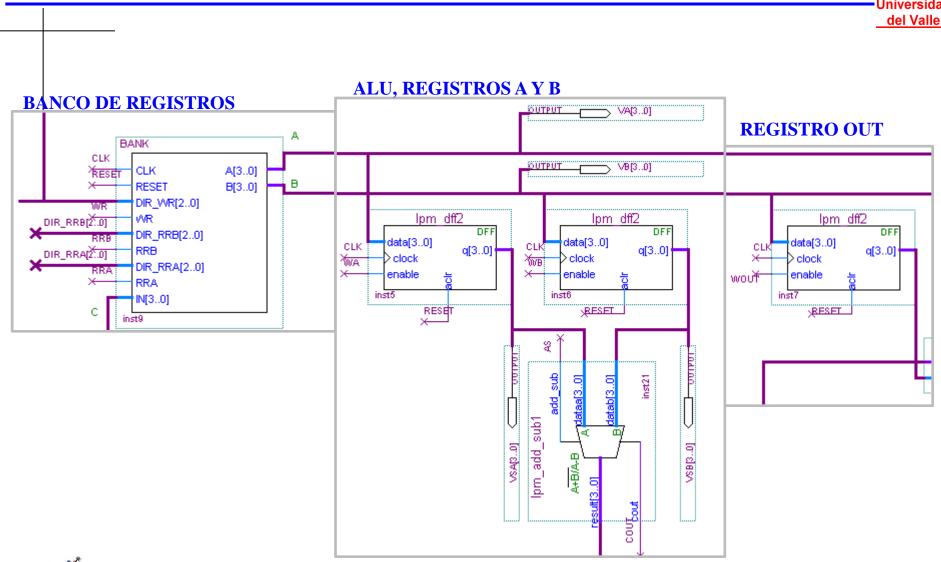
















lpm_constant0

inst20

WRAM

ADDRES[4.30]



VRAM[3..0]

data[3..0]

inclock outclock

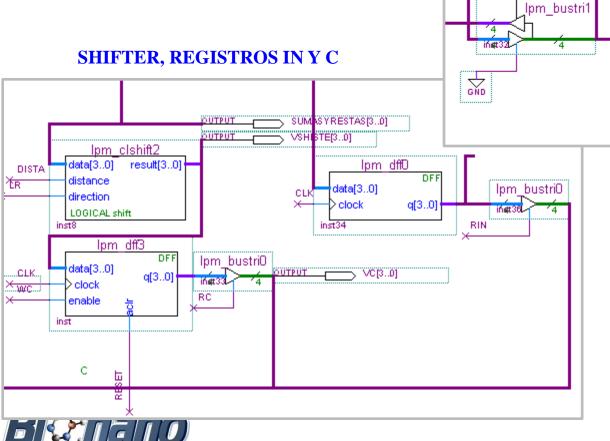
address[4..0]

we

inst1

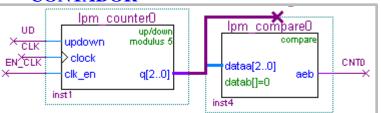
Ipm ram dq1

[3..0]









MAQUINA DE ESTADOS

