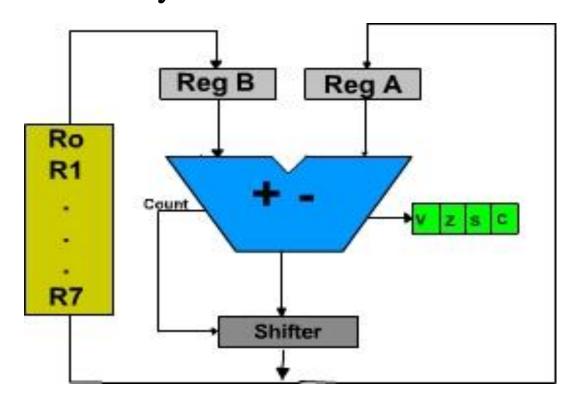






Diseñar un circuito controlador para realizar la raiz cuadrada de un dato que se encuentra en en el registro R5 y el resultado debe ser almacenado en R2. RTL y ASM





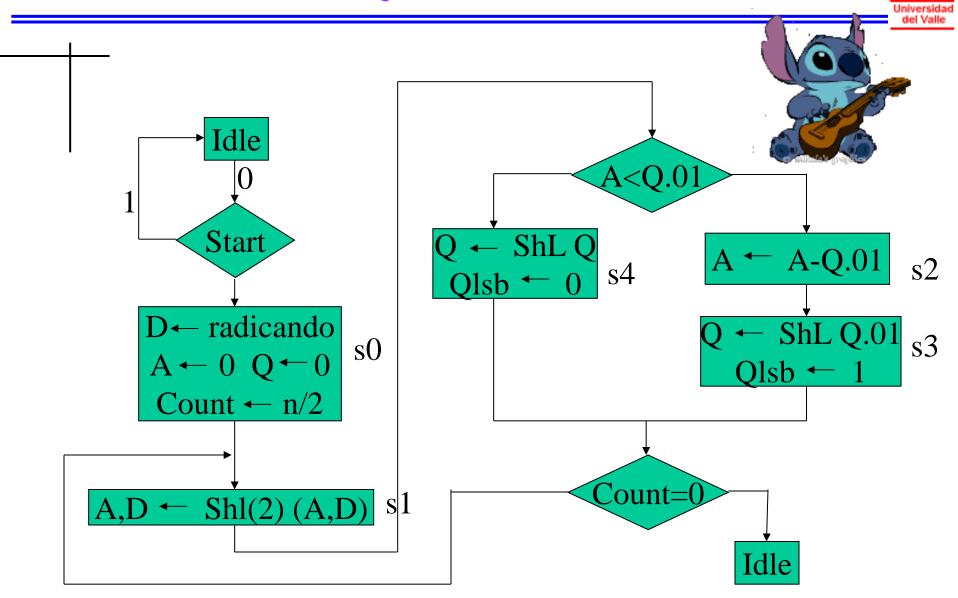


Para la solución de este problema de tendrá en cuenta lo siguiente.

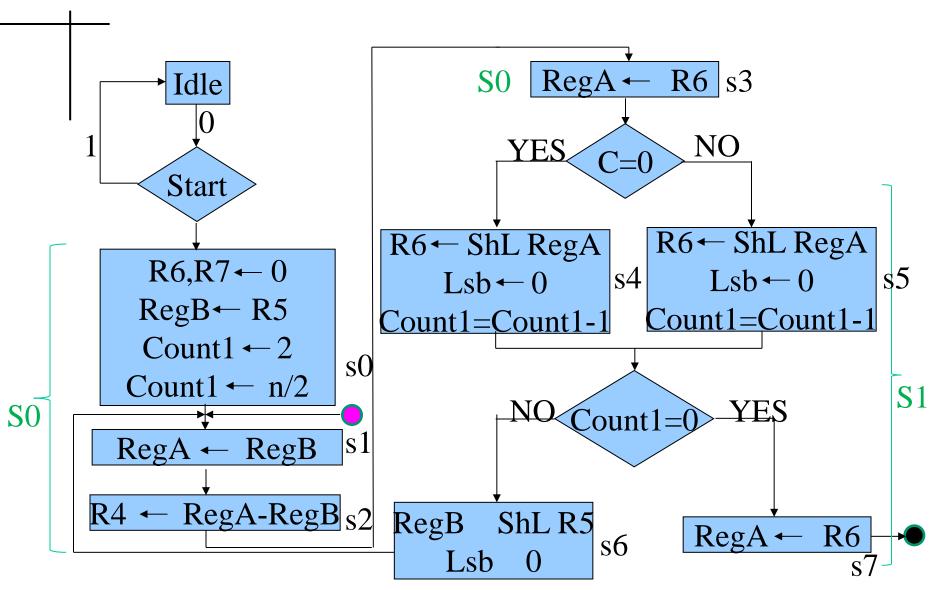


Registros
R6=Acumulador (A)
R7=Q
R2=Resultado
R4=Registro auxiliar (hasura)

Alu		En RTL		
00=Pasa RegA	Sh	00 No desplaza		
01=RegA+RegB	ShL	01 Desplaza Izq con 1 10 Desplaza Izq con 0	RegA=Ra	
10=RegA-RegB	ShR	01 Desplaza Der con 1	RegB=Rb	
11=Pasa RegB	31110	10 Desplaza Der con 0	NCSD-ND	



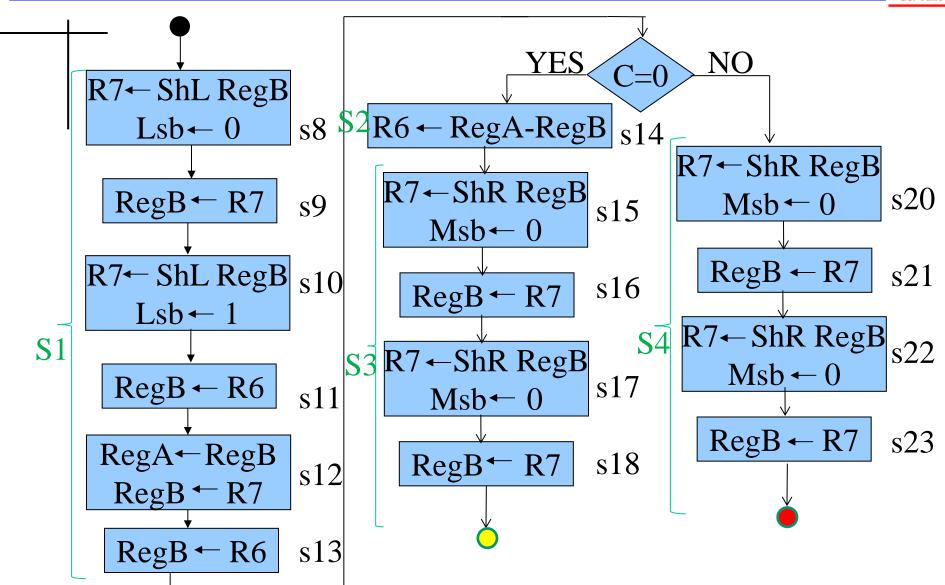




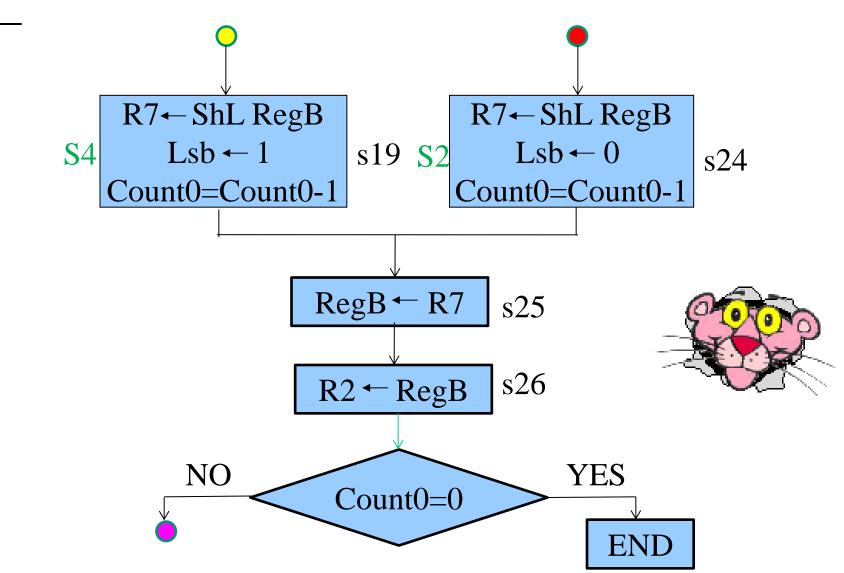
Jaime Velasco-Medina

Digital System Design









Jaime Velasco-Medina

Digital System Design



IRTL



RTL

S1

S2

S3

Jaime Velasco-Medina



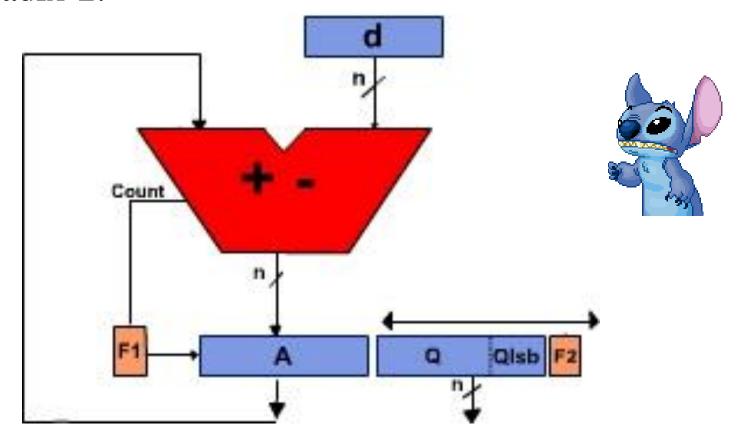
RTL

```
S20 R7
        ShRRb
                 Deco 111, OCRb=0, Alu=11, Sh=10
S21 Rb
                 Deco 111, ENRb=0
        R7
S22 R7
        ShRRb
                 Deco 111, OCRb=0, Alu=11, Sh=10
                                                     S4
S23 Rb
        R7
                 Deco 111, ENRb=0
                 Deco 111, OCRb=0, Alu=11, Sh=10
S24 R7
        ShLRb
S25 Rb
        R7
                  Deco 111, ENRb=0
S26 R2
                  Deco 010, OCRb=0, Alu=00, Sh=00
        Rb
```





Realizar el control para realizar la multiplicación data-path (figura 1) usando el algoritmo de Booth radix-2.

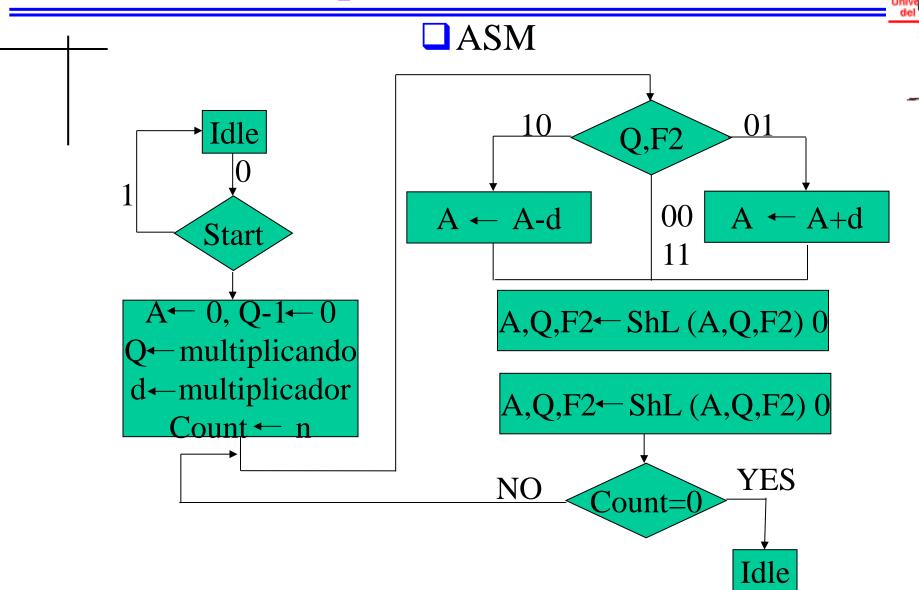




Para este diseño se utilizo como señales de control los Outputs y los Enables de los registros (Shift-register), al igual que una señal Count que indica la terminación del proceso.

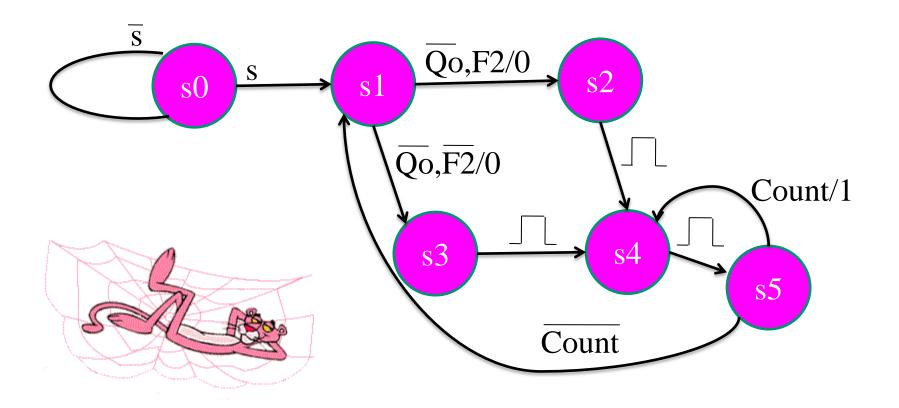
- Señales
- OERA OERQ OERd OEF2 OEF1







□ DIAGRAMA DE ESTADOS





Г						
	EP	PE	S	Q0	F2	Count
	S0	S1	1	X	X	X
	S0	S0	0	X	X	X
	S1	S2	X	0	1	X
	S1	S3	X	0	0	X
	S1	S3	X	1	1	X
	S1	S4	X	1	0	X
	S2	S4	X	X	X	X
	S3	S4	X	X	X	X
	S5	S1	X	X	X	0
	S5	S5	X	Χ	Χ	1

Multiplicador Booth



EP	PE	IN			OUT								
S	S	S	Q0	F2	Count	ENRA	ENRQ	ENRd	OERA	OERQ	OERd	ENFR	OEF2
S0	S0	0	X	X	X	1	1	1	0	0	0	0	0
S0	S1	1	X	X	X	1	1	1	0	0	0	0	0
S1	S2	X	0	1	X	1	0	0	1	0	1	0	0
S1	S3	X	1	1	X	1	1	0	1	1	0	1	1
S1	S4	X	1	0	Χ	1	1	0	1	1	0	1	1
S2	S4	X	X	X	X	1	1	0	1	1	0	1	1
S3	S4	X	X	X	X	1	1	0	1	1	0	1	1
S4	S5	Χ	Χ	X	X	1	1	0	1	1	0	1	1
S5	S5	X	X	X	1	0	0	0	0	0	0	0	0
S5	S1	X	X	Χ	0	1	0	1	1	0	1	0	0