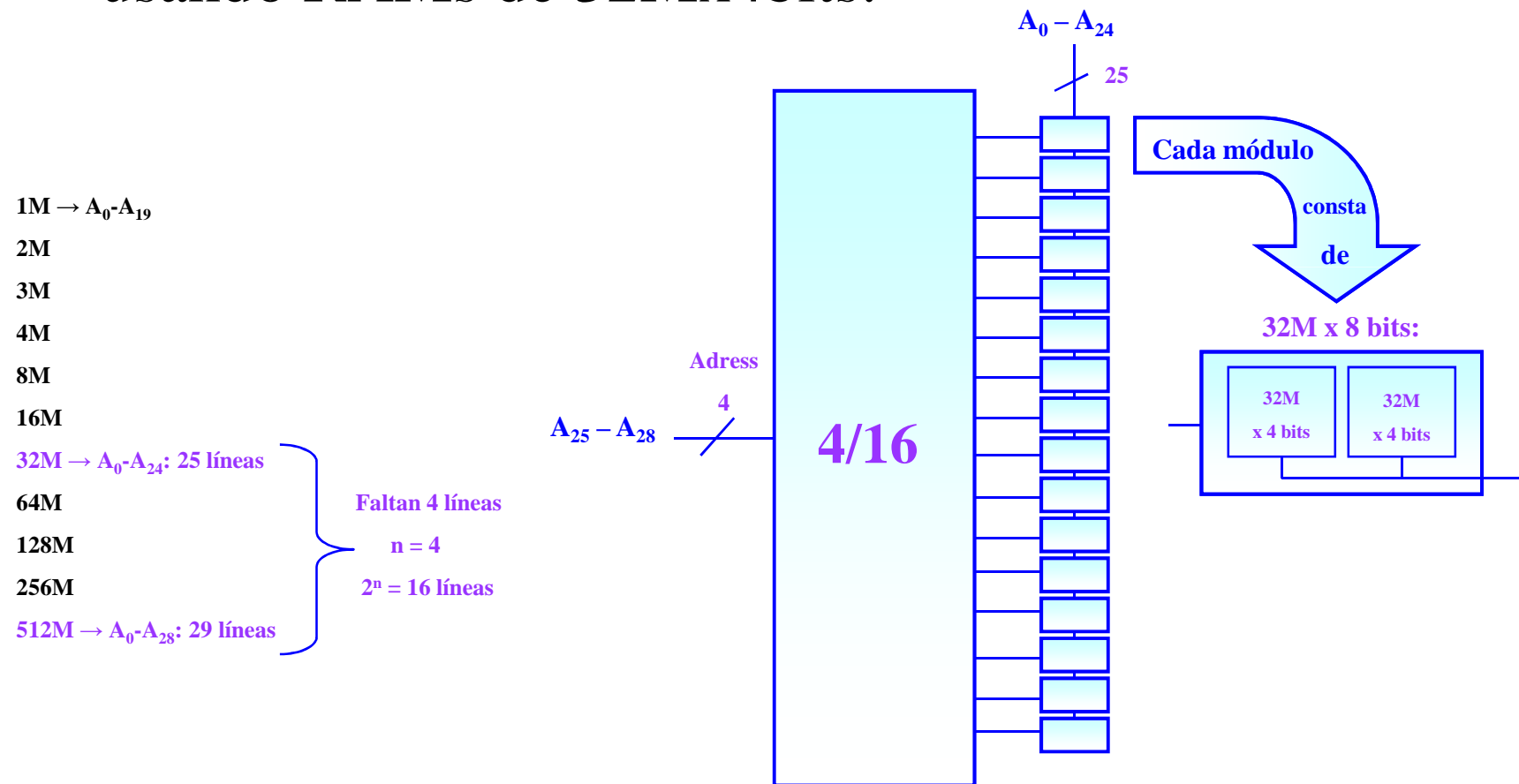


Digital System Design Course

I. TEORÍA

- Implementar una memoria RAM de 512Mbytes usando RAMs de 32Mx4bits:

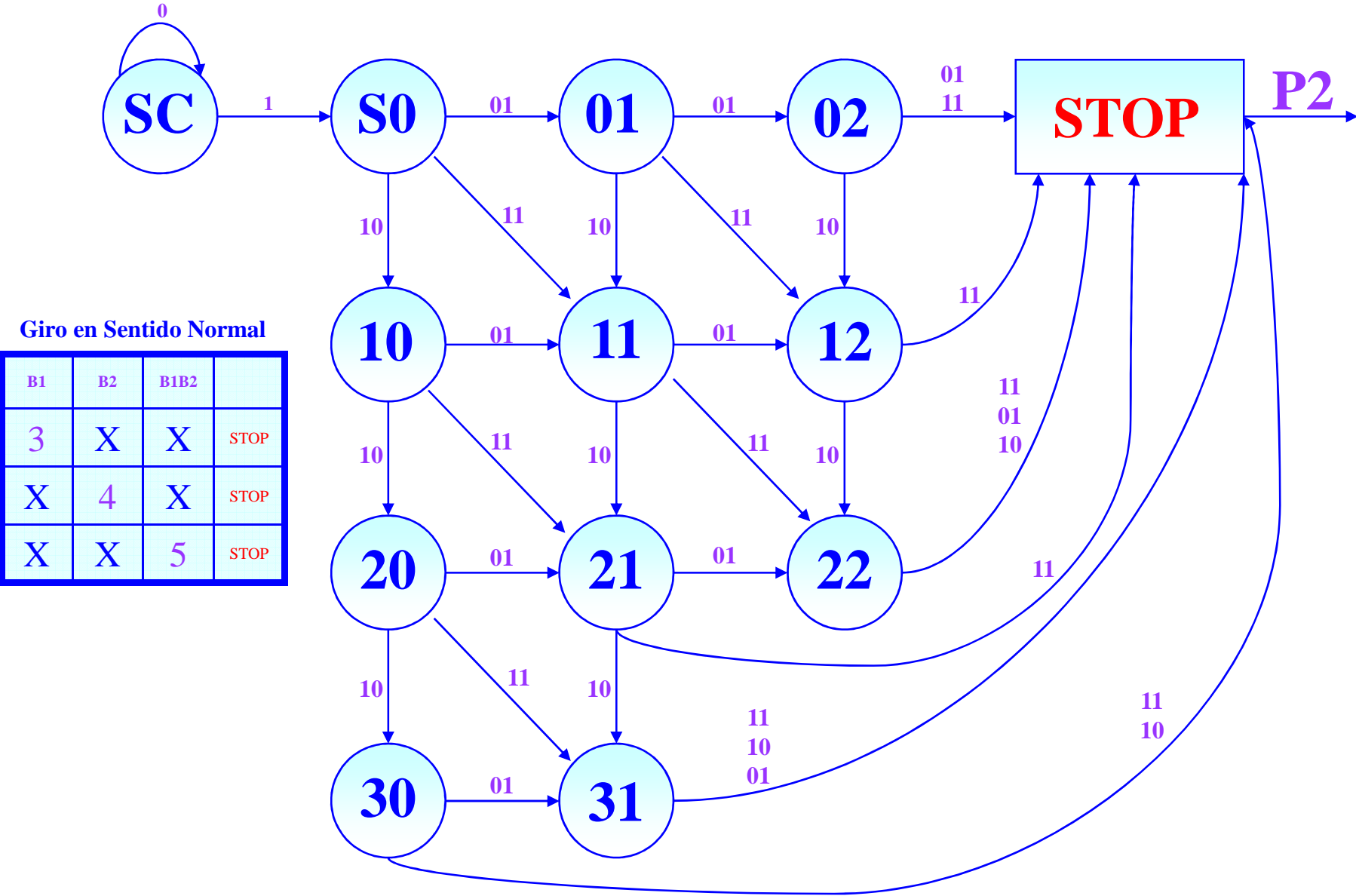


II. DISEÑO

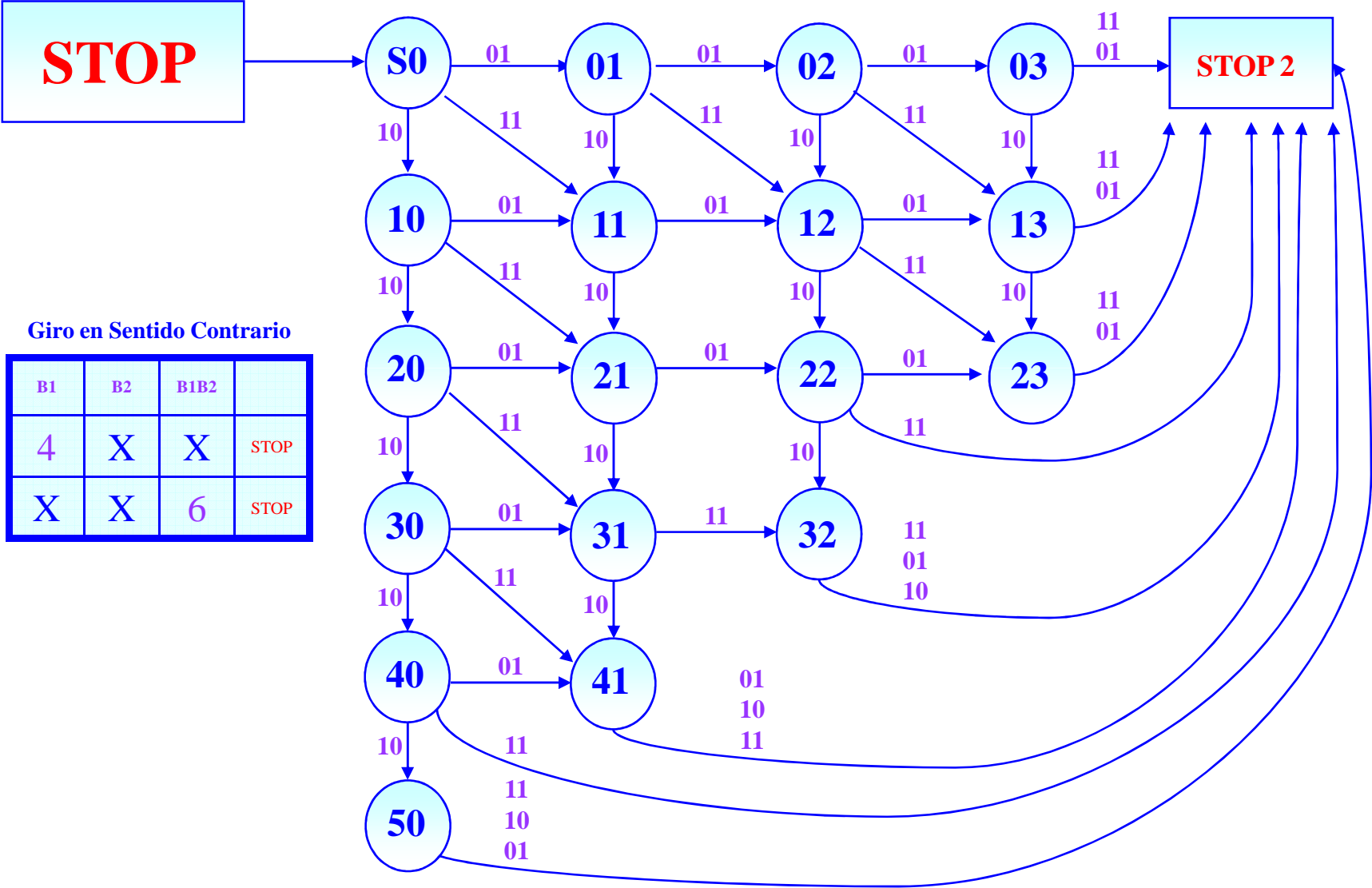
□ Diseñar una máquina de estados para controlar los motores de dos bandas de transporte en un proceso industrial:
Diagrama de estados

- El proceso 1 se detiene si por la banda 1 pasan 3 objetos o si por las dos bandas pasan 5 objetos o si por la banda 2 pasan 4 objetos
- El proceso 2 se inicia una vez se termine el proceso 1, pero en este caso las bandas giran en sentido contrario. El proceso 2 se detiene si por la banda 1 pasan 4 objetos o por ambas bandas pasan 6 objetos
- Los procesos 1 y 2 se repiten siempre y cuando la señal de control SC este activa, en caso contrario los procesos están inactivos.



PROCESO 1

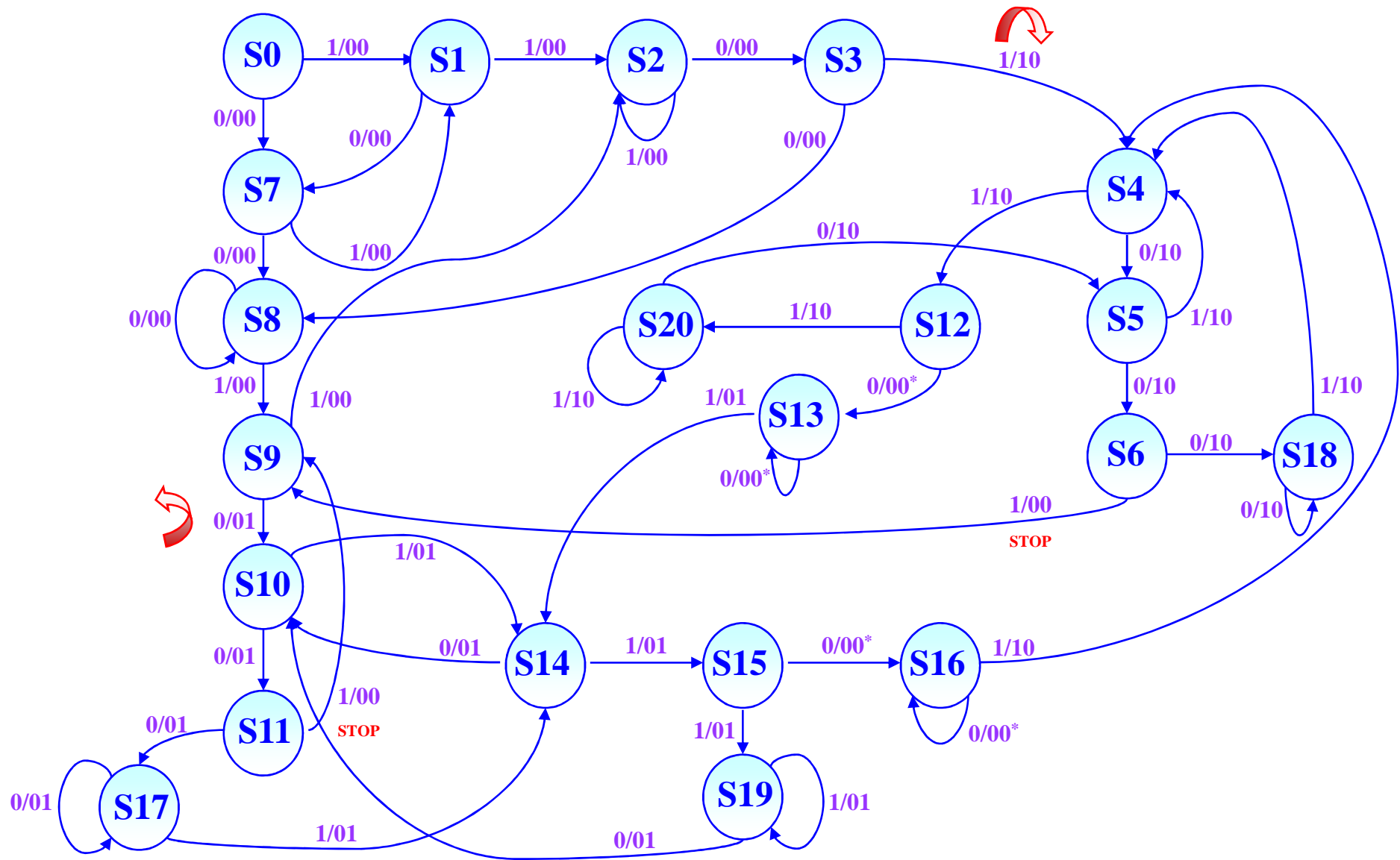


PROCESO 2



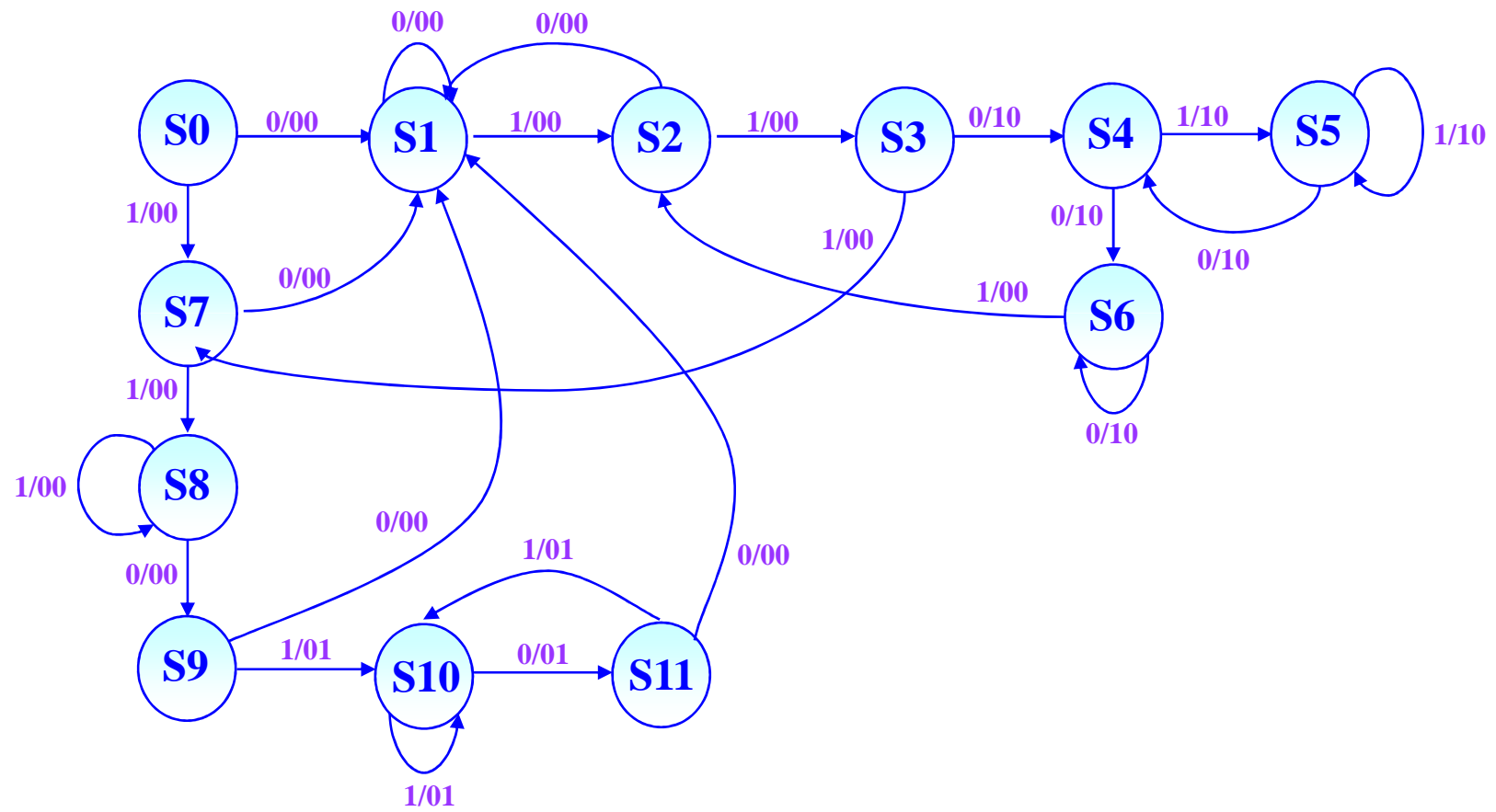
□ Diseñar una FSM para controlar un motor DC: Diagrama de estados

- El motor arranca y gira en sentido normal cuando se detecta la secuencia 1101. $Z_1Z_2 = 10$ 
- El motor arranca y gira en sentido contrario cuando se detecta la secuencia 0010. $Z_1Z_2 = 01$ 
- El motor se detiene, cuando se detecta la secuencia 1001 y permanece detenido hasta detectar de nuevo una secuencia de arranque. $Z_1Z_2 = 00$ **STOP**
- Sin embargo, después de arrancar el motor, cada vez que se detecta la secuencia 0110, el motor debe girar en sentido contrario, pero primero debe parar por un instante antes de cambiar de giro. $Z_1Z_2 = 00^*$
- Existe superposición, **FSM Mealy**



□ Diseñar una FSM para detectar dos secuencias:
Diseño completo

- Cuando se detecta la secuencia: $X = 0110$, las salidas $Z_1Z_2 = 10$ y las salidas permanecen en 10 hasta detectar la secuencia 001, entonces $Z_1Z_2 = 00$
- Cuando se detecta la secuencia: $X = 1101$, las salidas $Z_1Z_2 = 01$ y las salidas permanecen en 01 hasta detectar la secuencia 100, entonces $Z_1Z_2 = 00$
- Existe superposición, FSM Mealy, flip flop D, codificación directa



ESTADO PRESENTE	PRÓXIMO ESTADO		SALIDA	
$Q_3 Q_2 Q_1 Q_0$	X = 0	X = 1	X = 0	X = 1
0 0 0 0	0 0 0 1	0 1 1 1	0 0	0 0
0 0 0 1	0 0 0 1	0 0 1 0	0 0	0 0
0 0 1 0	0 0 0 1	0 0 1 1	0 0	0 0
0 0 1 1	0 1 0 0	0 1 1 1	1 0	0 0
0 1 0 0	0 1 1 0	0 1 0 1	1 0	1 0
0 1 0 1	0 1 0 0	0 1 0 1	1 0	1 0
0 1 1 0	0 1 1 0	0 0 1 0	1 0	0 0
0 1 1 1	0 0 0 1	1 0 0 0	0 0	0 0
1 0 0 0	1 0 0 1	1 0 0 0	0 0	0 0
1 0 0 1	0 0 0 1	1 0 1 0	0 0	0 1
1 0 1 0	1 0 1 1	1 0 1 0	0 1	0 1
1 0 1 1	0 0 0 1	1 0 1 0	0 0	0 1
1 1 0 0	d	d	d	d
1 1 0 1	d	d	d	d
1 1 1 0	d	d	d	d
1 1 1 1	d	d	d	d

$D_3 D_2 D_1 D_0$

$D_3 D_2 D_1 D_0$

$Z_1 Z_2$

$Z_1 Z_2$

Para D_0

XQ_3Q_2					
Q_1Q_0		000	001	011	010
	00	1		d	1
	01	1		d	1
	11		1	d	1
	10	1		d	1

XQ_3Q_2					
Q_1Q_0		100	101	111	110
	00	1	1	d	
	01		1	d	
	11	1		d	
	10	1		d	

$$D_0 = \overline{Q_3} \overline{Q_2} \overline{Q_0} + \overline{X} \overline{Q_3} \overline{Q_2} \overline{Q_1} + \overline{X} Q_2 Q_1 Q_0 + \overline{X} Q_3 + X \overline{Q_3} \overline{Q_2} Q_1 + X Q_2 \overline{Q_1}$$

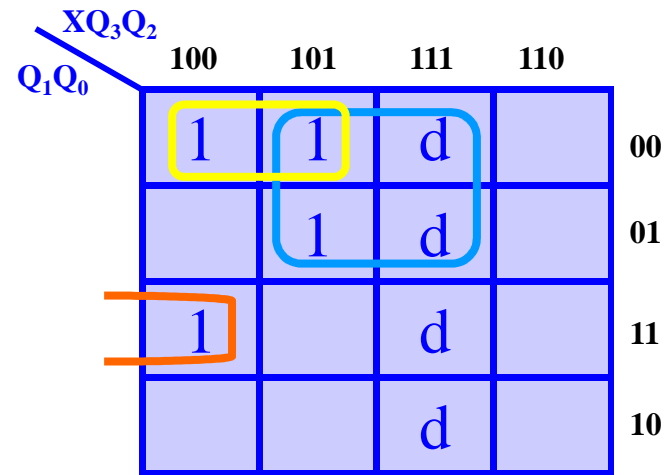
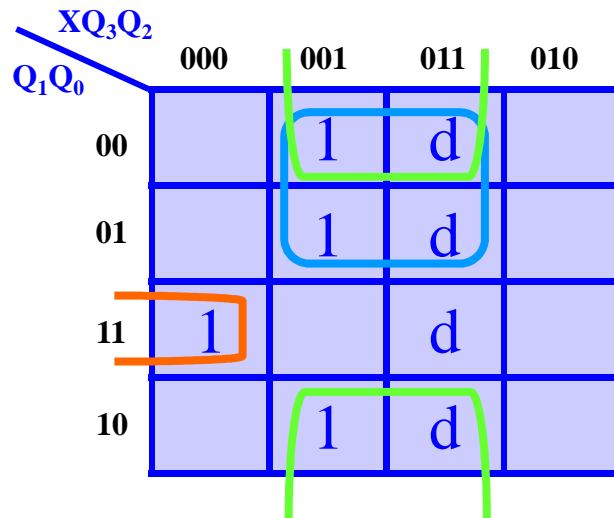
Para D_1

XQ_3Q_2		Q_1Q_0			
		000	001	011	010
Q_1Q_0	00		1	d	
	01			d	
	11			d	
	10		1	d	1

XQ_3Q_2		Q_1Q_0			
		100	101	111	110
Q_1Q_0	00	1		d	
	01	1		d	1
	11	1		d	1
	10	1	1	d	1

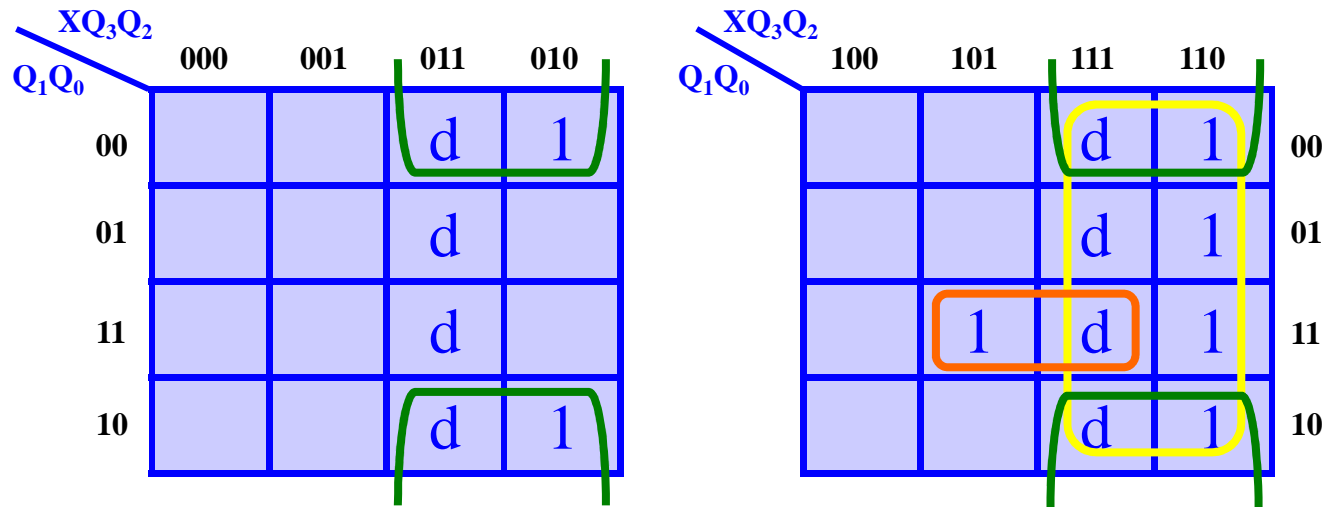
$$D_1 = \bar{X} \bar{Q}_2 \bar{Q}_0 + Q_3 Q_1 \bar{Q}_0 + X \bar{Q}_3 \bar{Q}_2 + X Q_1 \bar{Q}_0 + X \bar{Q}_2 Q_0$$

Para D_2



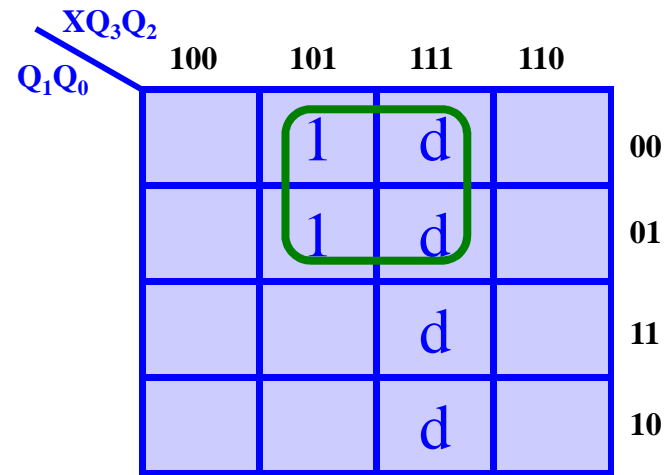
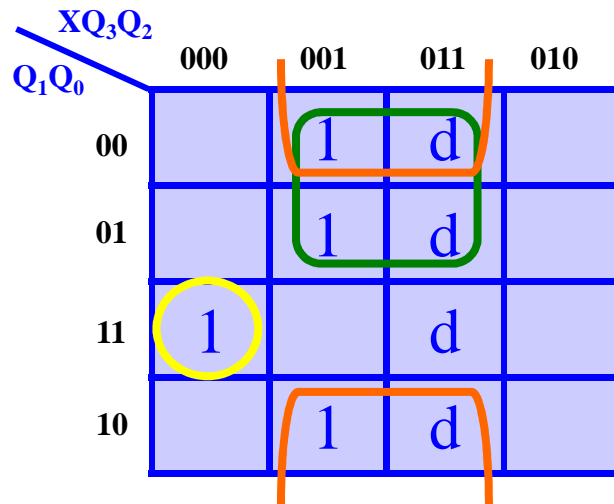
$$D_2 = \overline{Q_3} \overline{Q_2} Q_1 Q_0 + Q_2 \overline{Q_1} + \overline{X} Q_2 \overline{Q_0} + X \overline{Q_3} \overline{Q_1} \overline{Q_0}$$

Para D_3



$$D_3 = Q_3 \overline{Q_0} + X Q_2 Q_1 Q_0 + X Q_3$$

Para Z_1



$$Z_1 = \overline{X} \overline{Q_3} \overline{Q_2} Q_1 Q_0 + \overline{X} Q_2 \overline{Q_0} + Q_2 \overline{Q_1}$$

Para Z_2

XQ_3Q_2					
Q_1Q_0		000	001	011	010
	00			d	
	01			d	
	11			d	
	10			d	1

XQ_3Q_2					
Q_1Q_0		100	101	111	110
	00			d	
	01			d	1
	11			d	1
	10			d	1

$$Z_2 = Q_3 Q_1 \overline{Q_0} + X Q_3 Q_0$$

