

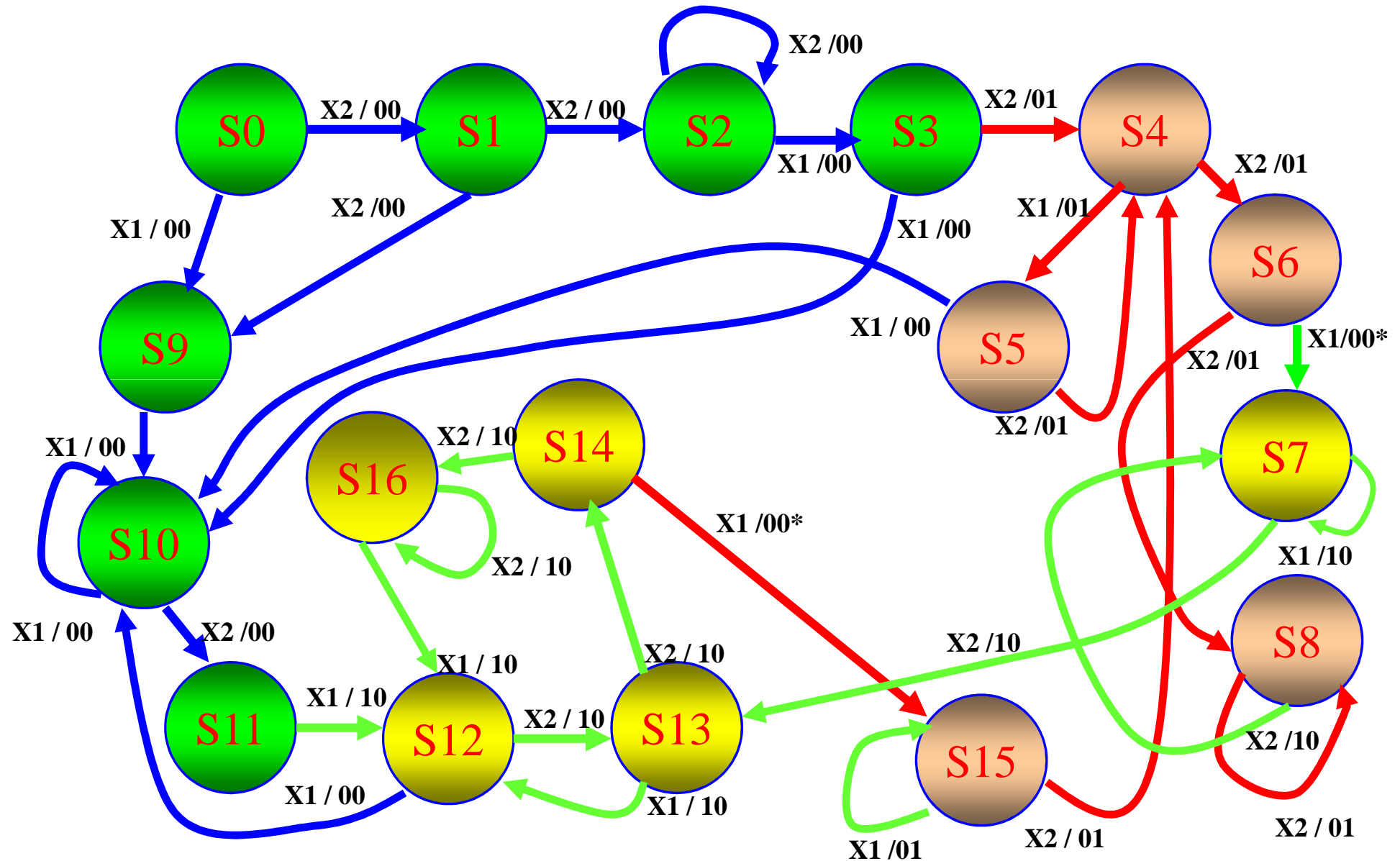
# *Digital System Design*

## *BLADIMIR*

# *MOTOR*

1. Diseñar una FSM asíncrona para controlar un motor DC, existe superposición.
  - ☐ El motor arranca y gira en sentido normal cuando detecta la secuencia X2X2X1X2.
  - ☐ El motor arranca y gira en sentido contrario cuando detecta la secuencia X1X1X2X1.
  - ☐ El motor se detiene, si el circuito detecta la secuencia X2X1X1 y permanece detenido hasta detectar de nuevo la secuencia de arranque.
  - ☐ Sin embargo , después de arrancar el motor, cada vez que el circuito detecta la secuencia X1X2X2X1 el motor debe girar en sentido contrario, pero primero debe parar antes de cambiar de giro.
  - ☐ Usar FSM tipo Mealy.

# DIAGRAMA DE ESTADOS DEL MOTOR



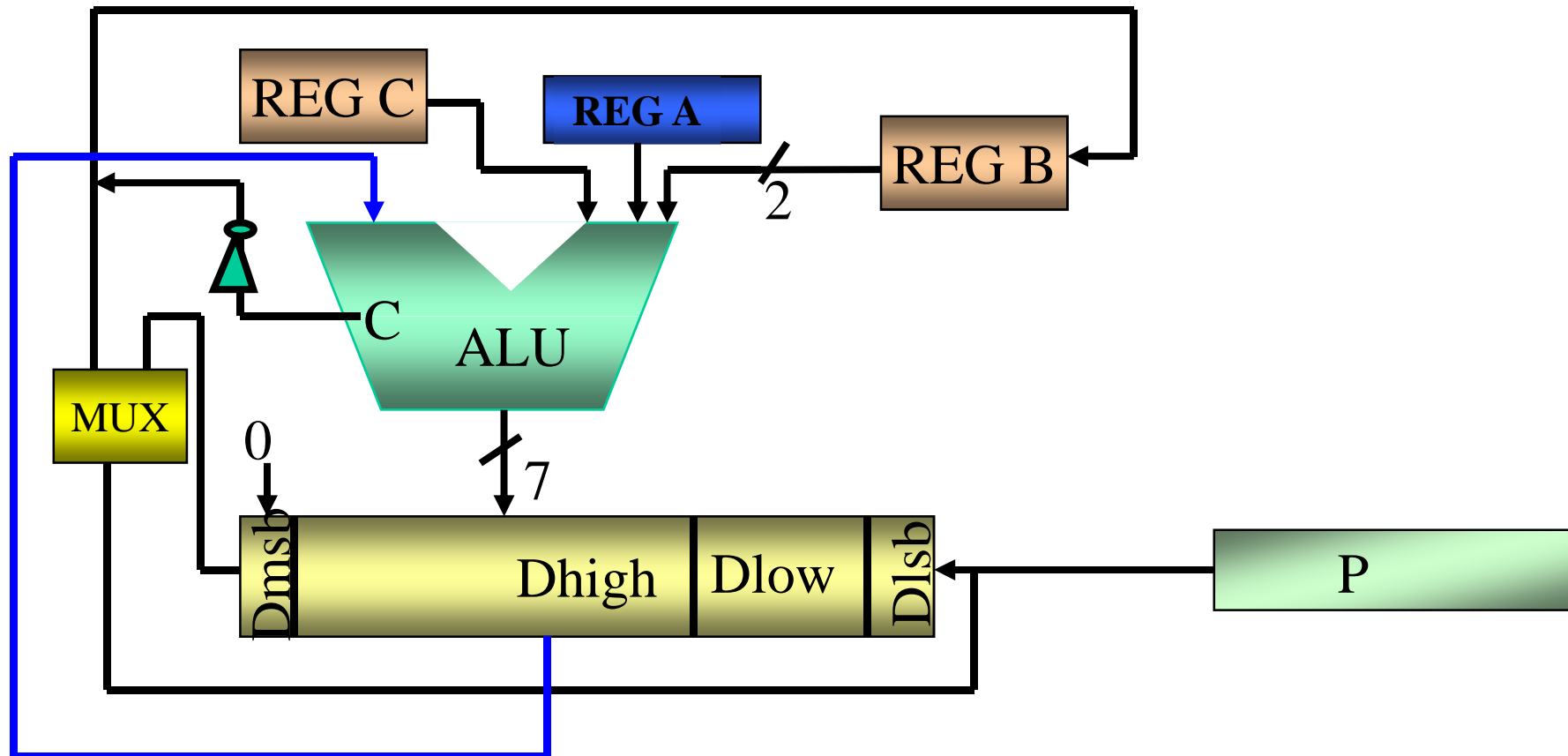
# ***RAIZ- DIVISION***

Diseñar un sistema digital que permita realizar la división y la raíz cuadrada.

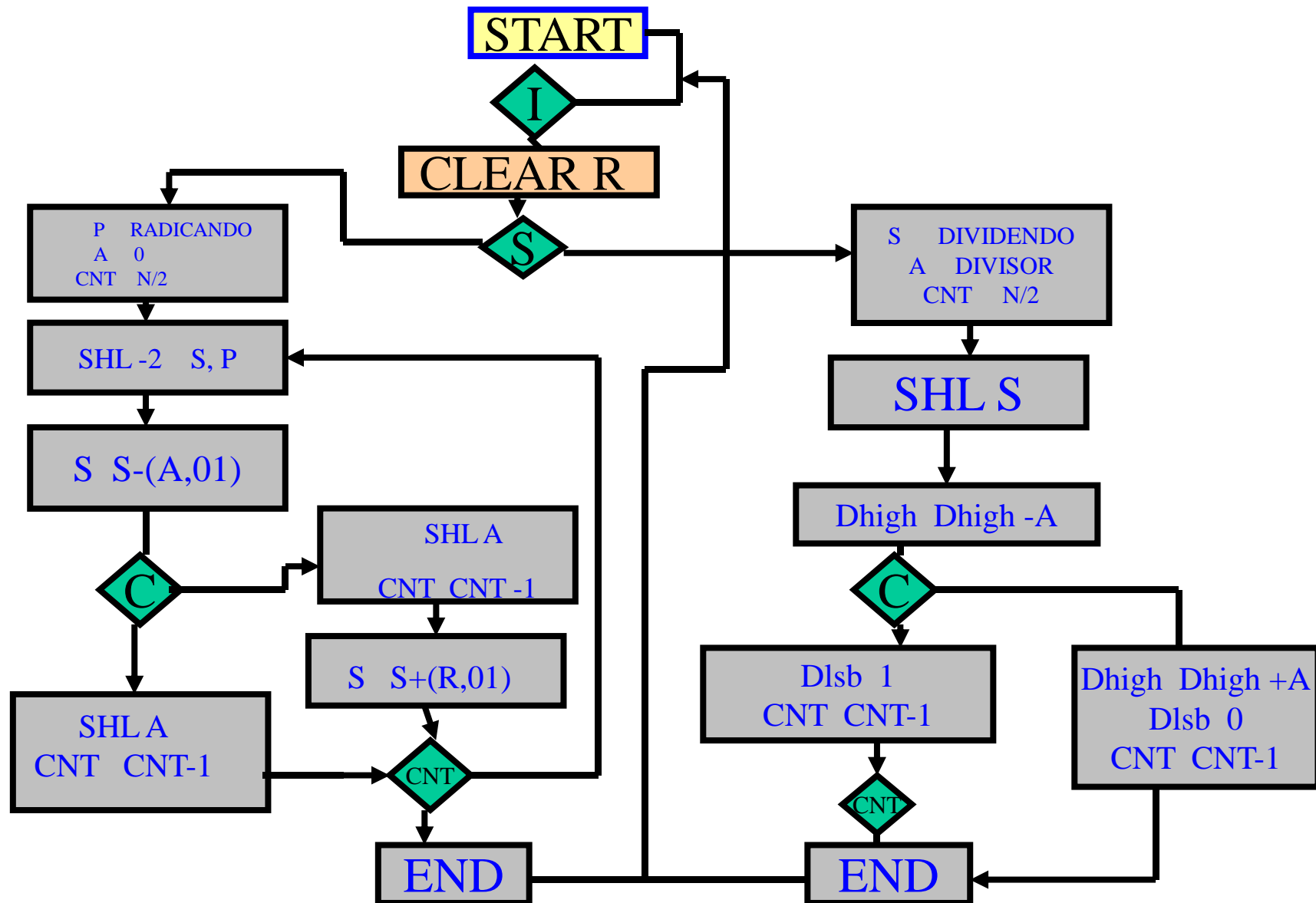
El dividendo (D) es de 6 bits y el divisor (d) de 3 bits.

El dato X para obtener su raíz cuadrada es de 6 bits.

# *DATA-PATH RAIZ-DIVISION*



# ASM RAIZ-DIVISION



## *EJEMPLO RAIZ DE 100100*

	REG S	REG A	REGP
A ← 0		0000	
S ← 0	0000000		
P ← RADICANDO			100100
CNT ← 3			
Shl S,P	0000001	0000	001000
Shl S,P	0000010	0000	010000
S ← S – (A,01)	0000001	0000	010000
Shl ← A	0000001	0001	010000
CNT ← CNT-1			

## *EJEMPLO RAIZ DE 100100*

	REG S	REG A	REGP
Shl S,P	0000010	0001	100000
Shl S,P	0000101	0001	000000
S ← S – (A,01)	0000000	0001	000000
Shl A	0000000	0011	000000
CNT ← CNT-1			
Shl S,P	0000000	0011	000000
Shl S,P	0000000	0011	000000
S ← S – (A,01)	1110011	0001	000000
Shl A	0000000	0110	000000
S ← S + (A,01)	<u>0000000</u>	<u>0110</u>	000000
CNT ← CNT-1	RESIDUO	RESULTADO	



## *EJEMPLO DIVISION 101001/111*

	REG S	REG A
A ← DIVISOR		0111
S ← 0,DIVIDENDO	0101001	
CNT ← 3		
Shl S	1010010	0111
Dhigt ← Dhigt – A	0011010	0111
Dlsb ← C'	0011011	0111
Shl S	0110110	0111

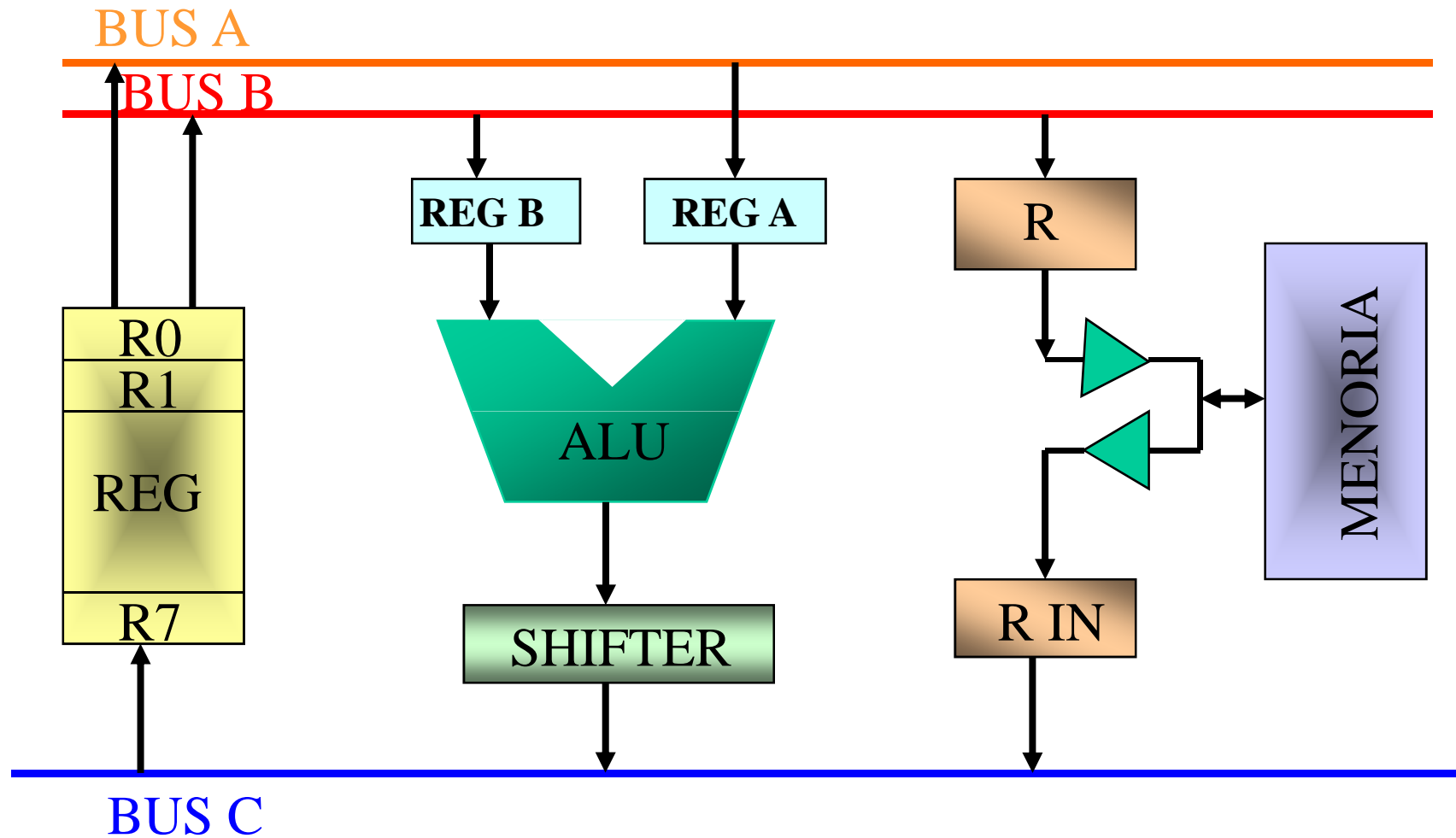
## *EJEMPLO DIVISION 101001/111*

	REG S	REG A
Dhigt $\leftarrow$ Dhigt $-$ A	1111110	0111
Dlsb $\leftarrow$ C'	1111110	0111
Dhigt $\leftarrow$ Dhigt $+$ A	0110110	0111
Shl S	1101100	0111
Dhigt $\leftarrow$ Dhigt $-$ A	0110100	0111
Dlsb $\leftarrow$ C'	<u>0110</u> <u>101</u>	0111
	RESIDUO    COCIENTE	

## *DATA-PATH*

- ❑ Diseñar un circuito controlador para realizar las operaciones en el data-path de la figura que se muestra a continuación.
- ❑  $R1 \leftarrow \text{shr} (R2+R3)$
- ❑  $R2 \leftarrow 2R1+R2.$
- ❑  $M[500] \leftarrow M[100]+R1$
- ❑  $M[400] \leftarrow M[200]+M[300]$

# *DATA-PATH*



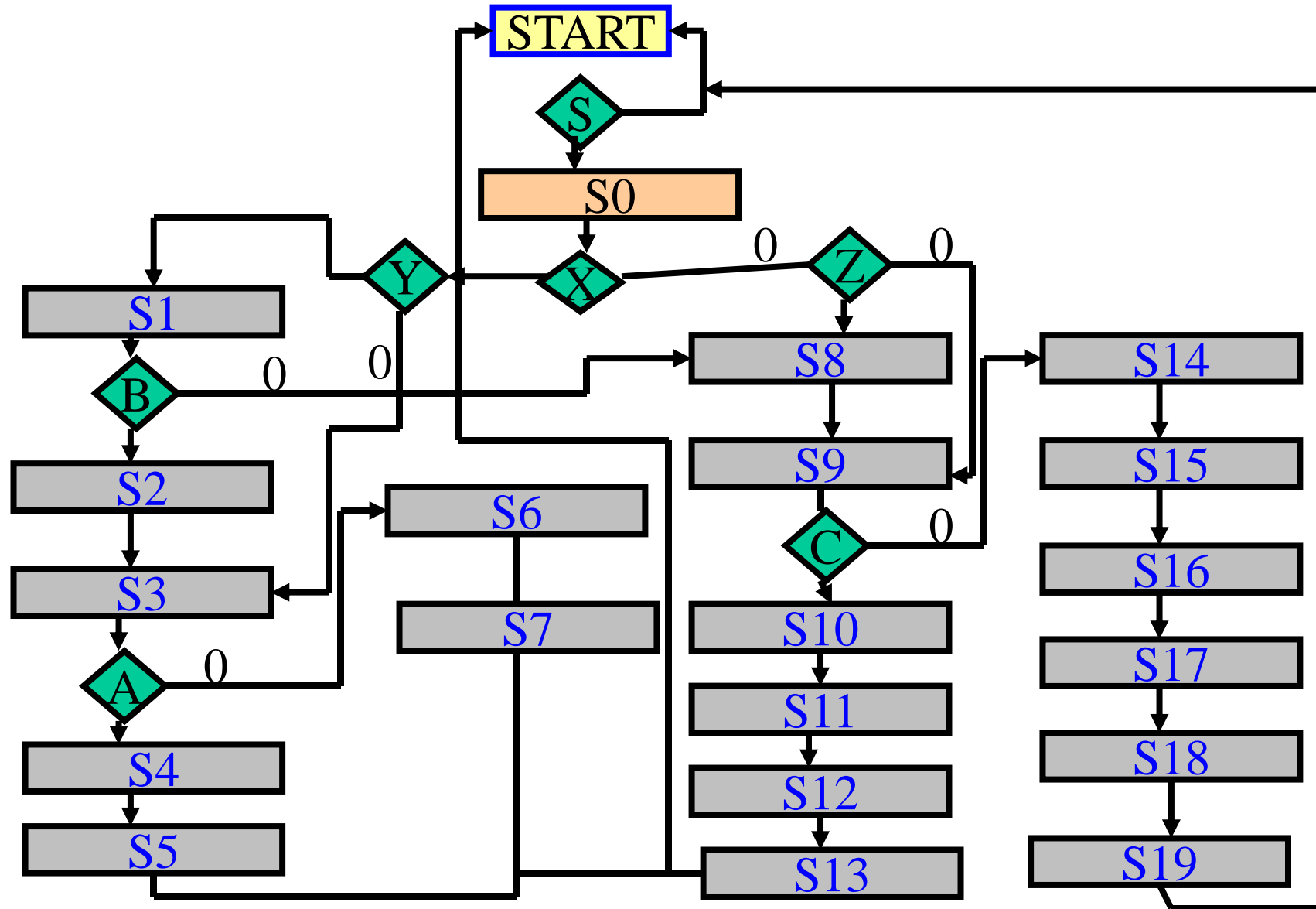
# *RTL*

S0 REB, REA, R, R IN  $\leftarrow$  Z  
S1 REA, REB, RIN  $\leftarrow$  R1, M[100]  
S2 R7  $\leftarrow$  REA+REB  
S3 REB  $\leftarrow$  R2  
S4 REA  $\leftarrow$  R7  
S5 R2  $\leftarrow$  REA + REB  
S6 REA  $\leftarrow$  R3  
S7 R1  $\leftarrow$  shr (REA+REB)  
S8 R7  $\leftarrow$  R IN  
S9 REB, R RIN  $\leftarrow$  R1, M[200]

# *RTL*

S10     $REA \leftarrow R7$   
S11     $R7 \leftarrow REA + REB$   
S12     $R \leftarrow R7$   
S13     $M[500], R7 \leftarrow R, R\text{ IN}$   
S14     $REA, R\text{ IN} \leftarrow R7, M[300]$   
S15     $R6 \leftarrow R\text{ IN}$   
S16     $REB \leftarrow R6$   
S17     $R7 \leftarrow REA + REB$   
S18     $R \leftarrow R7$   
S19     $M[400] \leftarrow R$

# ASM



# DIAGRAMA DE ESTADOS

